Mức năng lượng và giải năng lượng
Nhắc lại các kiến thức cơ bản về cơ học nguyên lượng, sự phân bố điện tử trong nguyên tử theo năng lượng, từ đó hình thành dải năng lượng trong tinh thể chất bán dẫn.

KHÁI NIỆM VỀ CƠ HỌC NGUYÊN LƯỢNG:

Ta biết rằng vật chất được cấu tạo từ những nguyên tử (đó là thành phần nhỏ nhất của nguyên tố mà còn giữ nguyên tính chất của nguyên tố đó). Theo mô hình của nhà vật lý Anh Rutherford (1871-1937), nguyên tử gồm có một nhân mang điện tích dương (Proton mang điện tích dương và Neutron trung hoà về điện) và một số điện tử (electron) mang điện tích âm chuyển động chung quanh nhân và chịu tác động bởi lực hút của nhân. Nguyên tử luôn luôn trung hòa điện tích, số electron quay chung quanh nhân bằng số proton chứa trong nhân - điện tích của một proton bằng điện tích một electron nhưng trái dấu). Điện tích của một electron là -1,602.10-19Coulomb, điều này có nghĩa là để có được 1 Coulomb điện tích phải có 6,242.1018 electron. điện tích của điện tử có thể đo được trực tiếp nhưng khối lượng của điện tử không thể đo trực tiếp được. Tuy nhiên, người ta có thể đo được tỉ số giữa điện tích và khối lượng (e/m), từ đó suy ra được khối lượng của điện tử là:

mo=9,1.10-31Kg

$m_e = \frac{m_o}{\sqrt{1-\frac{v^2}{c^2}}}$ Đó là khối lượng của điện tử khi nó chuyển động với vận tốc rất nhỏ so với vận tốc ánh sáng (c=3.108m/s). Khi vận tốc điện tử tăng lên, khối lượng của điện tử được tính theo công thức Lorentz-Einstein:

Mỗi điện tử chuyển động trên một đường tròn và chịu một gia tốc xuyên tâm. Theo thuyết điện từ thì khi chuyển động có gia tốc, điện tử phải phát ra năng lượng. Sự mất năng lượng này làm cho quỹ đạo của điện tử nhỏ dần và sau một thời gian ngắn, điện tử sẽ rơi vào nhân. Nhưng trong thực tế, các hệ thống này là một hệ thống bền theo thời gian. Do đó, giả thuyết của Rutherford không đứng vững.

Nhà vật lý học Đan Mạch Niels Bohr (1885- 1962) đã bổ túc bằng các giả thuyết sau:

Có những quỹ đạo đặt biệt, trên đó điện tử có thể di chuyển mà không phát ra năng lượng. Tương ứng với mỗi quỹ đạo có một mức năng lượng nhất định. Ta có một quỹ đạo dừng.

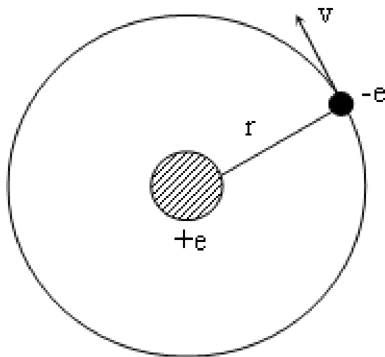
Khi điện tử di chuyển từ một quỹ đạo tương ứng với mức năng lượng w1 sang quỹ đạo khác tương ứng với mức năng lượng w2 thì sẽ có hiện tượng bức xạ hay hấp thu năng lượng. Tần số của bức xạ (hay hấp thu) này là:

$f = \frac{w_2 - w_1}{h}$

Trong đó, h=6,62.10-34 J.s (hằng số Planck).

Trong mỗi quỹ đạo dừng, moment động lượng của điện tử bằng bội số của $\frac{h}{2\pi} = \hbar$

Moment động lượng: $m.v.r = n.\frac{h}{2\pi} = n\hbar$



Hình 1

Với giả thuyết trên, người ta đã dự đoán được các mức năng lượng của nguyên tử hydro và giải thích được quang phổ vạch của Hydro, nhưng không giải thích được đối với những nguyên tử có nhiều điện tử. Nhận thấy sự đối tính giữa sóng và hạt, Louis de Broglie (Nhà vật lý học Pháp)

cho rằng có thể liên kết mỗi hạt điện khối lượng m, chuyển động với vận tốc v một bước sóng $\lambda = \frac{h}{\mathrm{mv}}$.

Tổng hợp tất cả giả thuyết trên là môn cơ học nguyên lượng, khả dĩ có thể giải thích được các hiện tượng quan sát được ở cấp nguyên tử.

Phương trình căn bản của môn cơ học nguyên lượng là phương trình Schrodinger được viết như sau:

$$-\frac{\hbar^2}{2.m}\nabla\phi + (E - U)\phi = 0$$

là toán tử Laplacien

$$\nabla\phi = \frac{\delta^2\phi}{\delta x^2} + \frac{\delta^2\phi}{\delta y^2} + \frac{\delta^2\phi}{\delta z^2}$$

E: năng lượng toàn phần

U: thế năng

(E-U): động năng

là một hàm số gọi là hàm số sóng. Hàm số này xác định xác suất tìm thấy hạt điện trong miền không gian đang khảo sát.

Trong khi giải phương trình Schrodinger để tìm năng lượng của những điện tử trong một nguyên tử duy nhất, người ta thấy rằng mỗi trạng thái năng lượng của electron phụ thuộc vào 4 số nguyên gọi là 4 số nguyên lượng:

Số nguyên lượng xuyên tâm: (Số nguyên lượng chính)

Xác định kích thước của quỹ đạo n=1,2,3,…7

Số nguyên lượng phương vị: (Số nguyên lượng phụ)

Xác định hình thể quỹ đạo l=1,2,3,…,n-1

Số nguyên lượng từ:

Xác định phương hướng của quỹ đạo ml=0, 1, …, l

Số nguyên lượng Spin:

Xác định chiều quay của electron $m_s=+\frac{1}{2}$ và - $\frac{1}{2}$

Trong một hệ thống gồm nhiều nguyên tử, các số nguyên lượng tuân theo nguyên lý ngoại trừ Pauli. Nguyên lý này cho rằng: trong một hệ thống không thể có 2 trạng thái nguyên lượng giống nhau, nghĩa là không thể có hai điện tử có 4 số nguyên lượng hoàn toàn giống nhau.

PHÂN BỐ ĐIỆN TỬ TRONG NGUYÊN TỬ THEO NĂNG LƯỢNG:

Tất cả các nguyên tử có cùng số nguên lượng chính hợp thành một tầng có tên là K,L,M,N,O,P,Q ứng với n=1,2,3,4,5,6,7.

Ở mỗi tầng, các điện tử có cùng số l tạo thành các phụ tầng có tên s,p,d,f tương ứng với l=0,1,2,3

Tầng K (n=1) có một phụ tầng s có tối đa 2 điện tử.

Tầng L (n=2) có một phụ tầng s có tối đa 2 điện tử và một phụ tầng p có tối đa 6 điện tử.

Tầng M (n=3) có một phụ tầng s (tối đa 2 điện tử), một phụ tầng p (tối đa 6 điện tử) và một phụ tầng d (tối đa 10 điện tử).

Tầng N (n=4) có một phụ tầng s (tối đa 2 điện tử), một phụ tầng p (tối đa 6 điện tử), một phụ tầng d (tối đa 10 điện tử) và một phụ tầng f (tối đa 14 điện tử).

Như vậy: Tầng K có tối đa 2 điện tử.

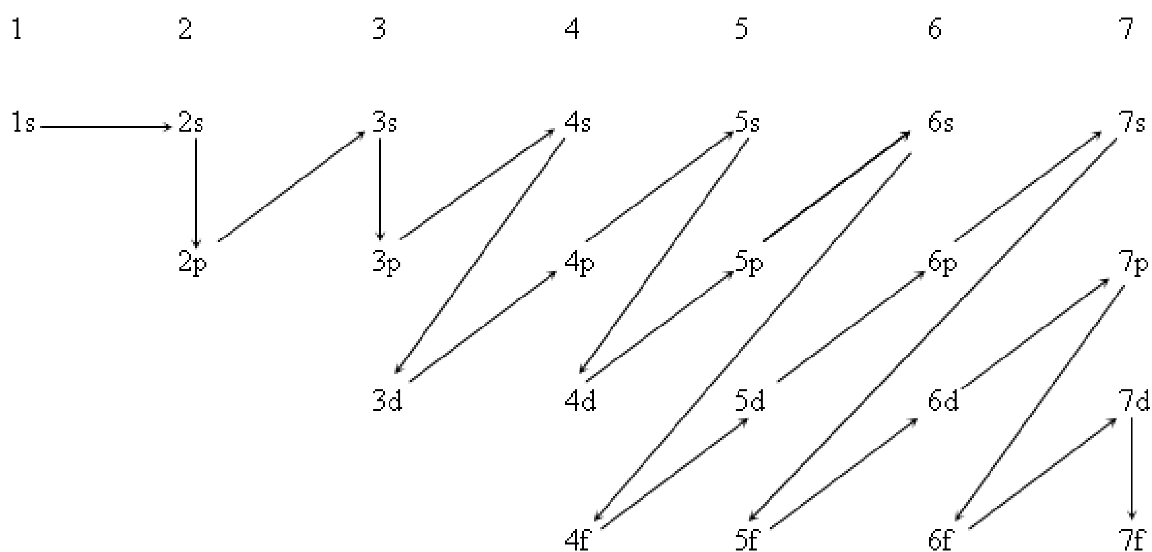
Tầng L có tối đa 8 điện tử.

Tầng M có tối đa 18 điện tử.

Tầng N có tối đa 32 điện tử.

Các tầng O,P,Q cũng có 4 phụ tầng và cũng có tối đa 32 điện tử.

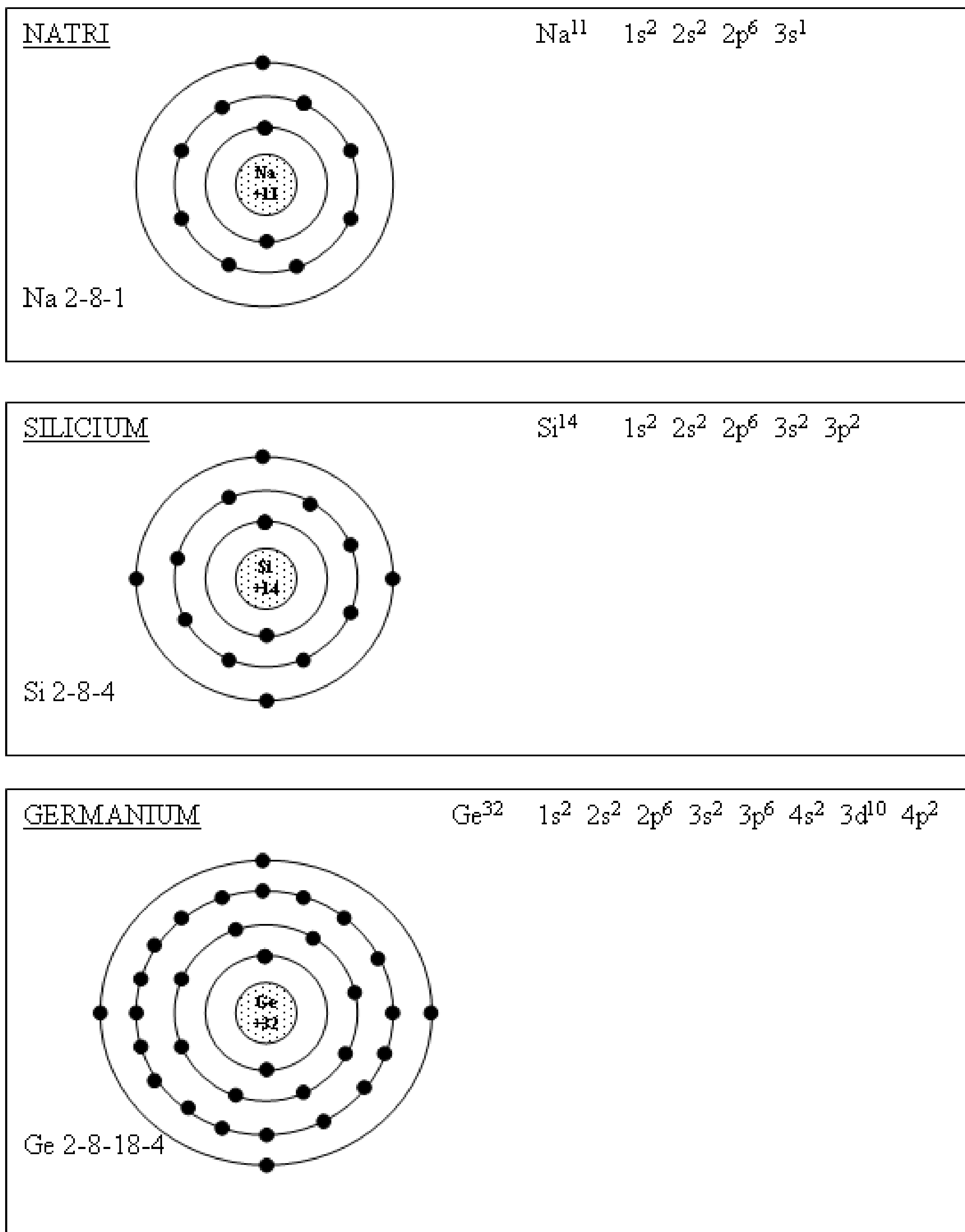
Ứng với mỗi phụ tầng có một mức năng lượng và các mức năng lượng được xếp theo thứ tự như sau:



Hình 2

Khi không bị kích thích, các trạng thái năng lượng nhỏ bị điện tử chiếm trước (gần nhân hơn) khi hết chỗ mới sang mức cao hơn (xa nhân hơn). Thí dụ: nguyên tử Na có số điện tử z=11, có các phụ tầng 1s,2s,2p bị các điện tử chiếm hoàn toàn nhưng chỉ có 1 điện tử chiếm phụ tầng 3s.

Cách biểu diễn:



Hình 3

Lớp bảo hòa: Một phụ tầng bảo hòa khi có đủ số điện tử tối đa.

Một tầng bảo hòa khi mọi phụ tầng đã bảo hòa. Một tầng bảo hòa rất bền, không nhận thêm và cũng khó mất điện tử.

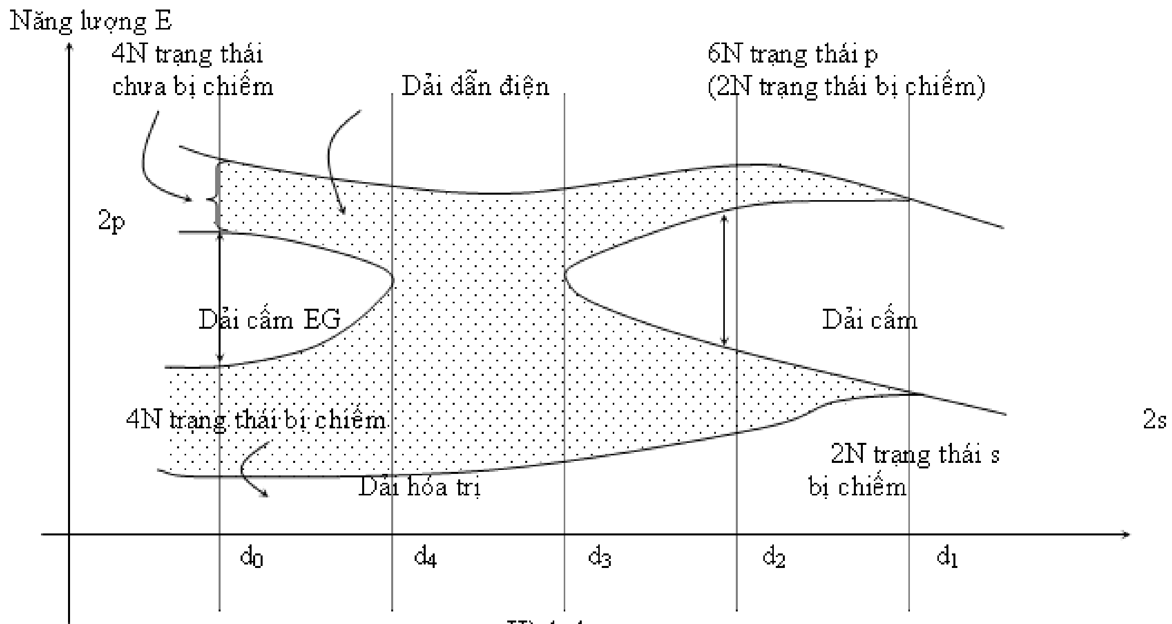
Tầng ngoài cùng: Trong một nguyên tử, tầng ngoài cùng không bao giờ chứa quá 8 điện tử. Nguyên tử có 8 điện tử ở tầng ngoài cùng đều bền vững (trường hợp các khí trơ).

Các điện tử ở tầng ngoài cùng quyết định hầu hết tính chất hóa học của một nguyên tố.

DẢI NĂNG LƯỢNG: (ENERGY BANDS)

Những công trình khảo cứu ở tia X chứng tỏ rằng hầu hết các chất bán dẫn đều ở dạng kết tinh.

Ta xét một mạng tinh thể gồm N nguyên tử thuộc nhóm 4A, thí dụ C6. Ta tưởng tượng rằng có thể thay đổi được khoảng cách giữa các nguyên tử mà không thay đổi cấu tạo căn bản của tinh thể. Nếu các nguyên tử cách nhau một khoảng d1 sao cho tác động lẫn nhau không đáng kể thì các mức năng lượng của chúng trùng với các mức năng lượng của một nguyên tử độc nhất. Hai phụ tầng ngoài cùng có 2 điện tử s và 2 điện tử p (C6=1s22s22p2). Do đó, nếu ta không để ý đến các tầng trong, ta có 2N điện tử chiếm tất cả 2N trạng thái s và có cùng mức năng lượng; Ta cũng có 2N điện tử p chiếm 2N trạng thái p. Vậy có 4N trạng thái p chưa bị chiếm. Giả sử khoảng cách giữa các nguyên tử được thu nhỏ hơn thành d2, tác dụng của một nguyên tử bất kỳ lên các nguyên tử lân cận trở thành quan trọng.



Hình 4

Ta có một hệ thống gồm N nguyên tử, do đó các nguyên tử phải tuân theo nguyên lý Pauli. 2N điện tử s không thể có cùng mức năng lượng mà phải có 2N mức năng lượng khác nhau; khoảng cách giữa hai mức năng kượng rất nhỏ nhưng vì N rất lớn nên khoảng cách giữa mức năng lượng cao nhất và thấp nhất khá lớn, ta có một dải năng lượng. 2N trạng thái của dải năng lượng này đều bị 2N điện tử chiếm. Tương tự, bên trên dải năng lượng này ta có một dải gồm 6N trạng thái p nhưng chỉ có 2N trạng thái p bị chiếm chỗ.

Ta để ý rằng, giữa hai dải năng lượng mà điện tử chiếm-được có một dải cấm. Điện tử không thể có năng lượng nằm trong dải cấm, khoảng cách (dải cấm) càng thu hẹp khi khoảng cách d càng nhỏ (xem hình). Khi khoảng cách d=d3, các dải năng lượng chồng lên nhau, 6N trạng thái của dải trên hoà với 2N trạng thái của dải dưới cho ta 8N trạng thái, nhưng chỉ có 4N trạng thái bị chiếm. Ở khoảng cách này, mỗi nguyên tử có 4 điện tử tầng ngoài nhưng ta không thể phân biệt được điện tử nào là điện tử s và điện tử nào là điện tử p, ở khoảng cách từ đó, tác dụng của các nguyên tử lên nhau rất mạnh. Sự phân bố các dải năng lượng tuỳ thuộc vào dạng tinh thể và nguyên tử số. Người ta xác định sự phân bố này bằng cách giải phương trình Schrodinger và có kết quả như hình vẽ.

Ta có một dải hoá trị (valence band) gồm 4N trạng thái hoàn toàn bị chiếm và một dải dẫn điện (conduction band) gồm 4N trạng thái chưa bị chiếm. Giữa hai dải năng lượng này, có một dải năng lượng cấm có năng lượng khoảng 6eV. (eV: ElectronVolt)

1 volt là hiệu điện thế giữa hai điểm của một mạch điện khi năng lượng cung cấp là 1 Joule để chuyển một điện tích 1 Coloumb từ điểm này đến điểm kia.

Vậy, volt $\leftarrow V = \frac{W}{Q}\begin{matrix}\rightarrow\text{Joule}\\ \rightarrow\text{Coloumb}\end{matrix}$

Vậy năng lượng mà một điện tử tiếp nhận khi vượt một hiệu điện thế 1 volt là:

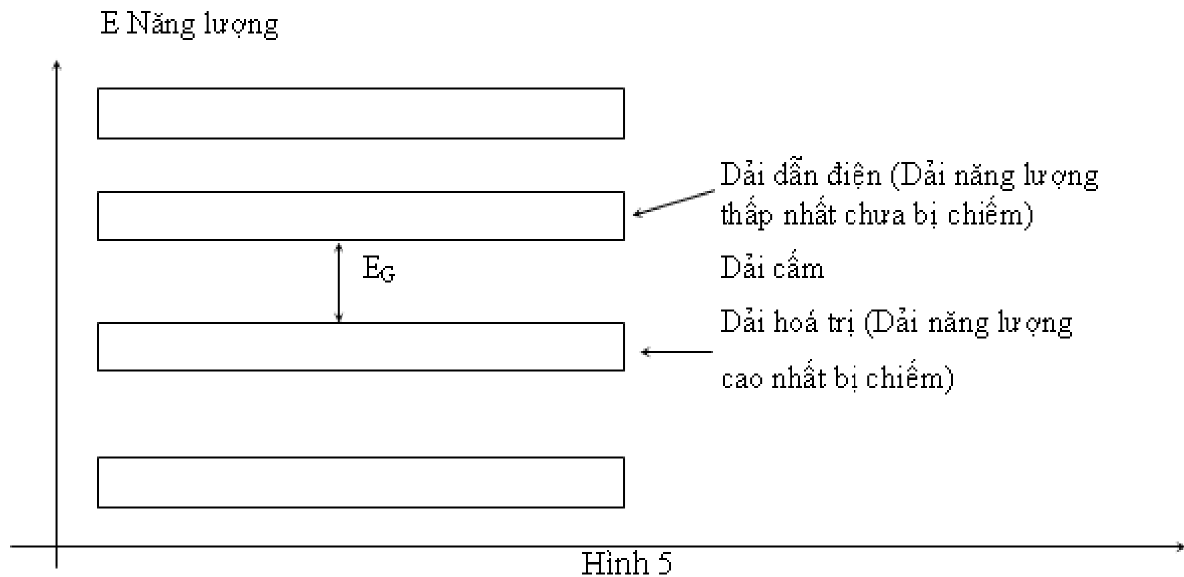
$V = \frac{W}{Q}$

$\Rightarrow 1\text{V} = \frac{W}{1{,}602.10^{-19}}$

$\Rightarrow W = 1{,}602.10^{-19}\text{Joule}$

Năng lượng này được gọi là 1eV (1eV=1,602.10-19J)

Ta đã khảo sát trường hợp đặc biệt của tinh thể Cacbon. Nếu ta khảo sát một tinh thể bất kỳ, năng lượng của điện tử cũng được chia thành từng dải. Dải năng lượng cao nhất bị chiếm gọi là dải hóa trị, dải năng lượng thấp nhất chưa bị chiếm gọi là dải dẫn điện. Ta đặc biệt chú ý đến hai dải năng lượng này.



Hình 5

* Ta có 3 trường hợp:

Dải cấm có độ cao khá lớn (EG>5eV). Đây là trường hợp của các chất cách điện. Thí dụ như kim cương có EG=7eV, SiO2 EG=9eV.

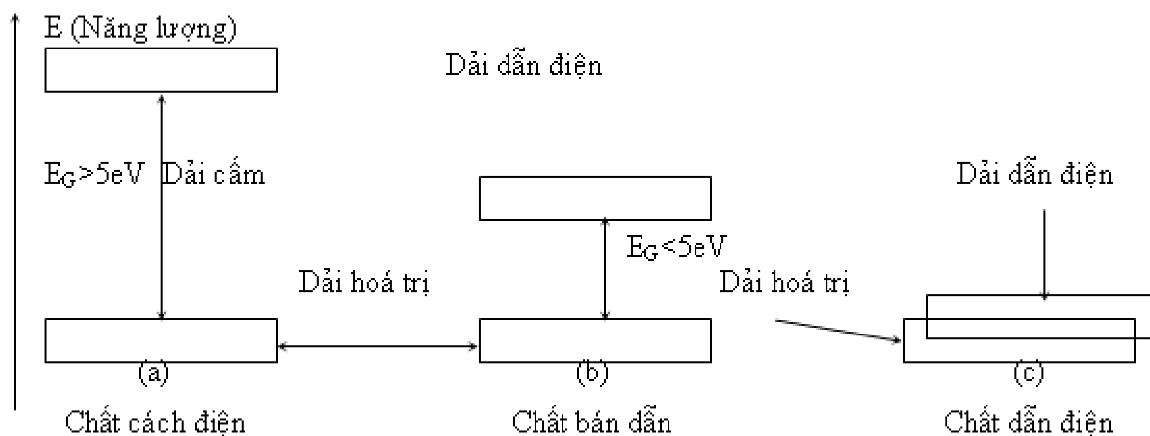
Dải cấm có độ cao nhỏ (EG<5eV). Đây là trường hợp chất bán dẫn điện.

Thí dụ: Germanium có EG=0,75eV

Silicium có EG=1,12eV

Galium Arsenic có EG=1,4eV

Dải hóa trị và dải dẫn điện chồng lên nhau, đây là trường hợp của chất dẫn điện. Thí dụ như đồng, nhôm…



Hình 6

Giả sử ta tăng nhiệt độ của tinh thể, nhờ sự cung cấp nhiệt năng, điện tử trong dải hóa trị tăng năng lượng. Trong trường hợp (a), vì EG lớn, điện tử không đủ năng lượng vượt dải cấm để vào dải dẫn điện. Nếu ta cho tác dụng một điện trường vào tinh thể, vì tất cả các trạng thái trong dải hóa trị điều bị chiếm nên điện tử chỉ có thể di chuyển bằng cách đổi chỗ cho nhau. Do đó, số điện tử đi, về một chiều bằng với số điện tử đi, về theo chiều ngược lại, dòng điện trung bình triệt tiêu. Ta có chất cách điện.

Trong trường hợp (b), một số điện tử có đủ năng lượng sẽ vượt dải cấm vào dải dẫn điện. Dưới tác dụng của điện trường, các điện tử này có thể thay đổi năng lượng dễ dàng vì trong dải dẫn điện có nhiều mức năng lượng trống để tiếp nhận chúng. Vậy điện tử có năng lượng trong dải dẫn điện có thể di chuyển theo một chiều duy nhất dưới tác dụng của điện trường, ta có chất bán dẫn điện.

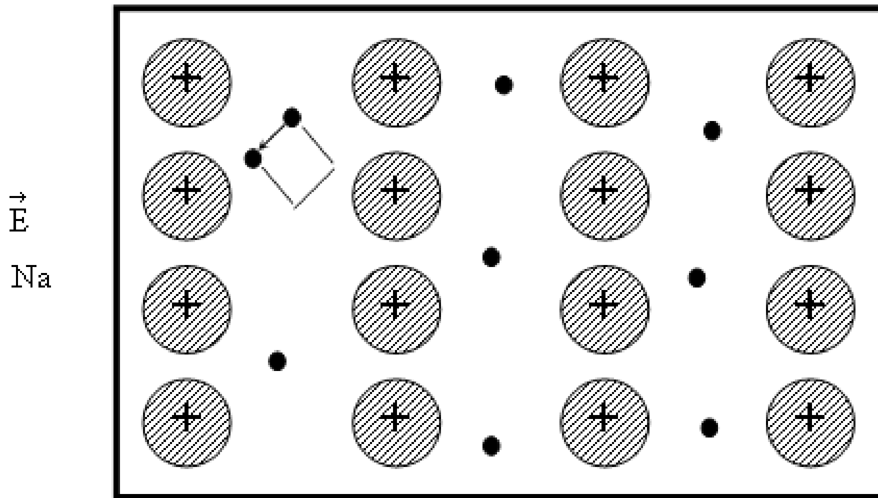
Trong trường hợp (c) cũng giống như trường hợp (b) nhưng số điện tử trong dải dẫn điện nhiều hơn làm cho sự di chuyển mạnh hơn, ta có kim loại hay chất dẫn điện.

Sự dẫn điện trong kim loại

Ôn lại khái niệm về độ linh động của điện tử, dẫn suất của kim loại, từ đó đưa ra phương pháp khảo sát chuyển động của hạt tử bằng năng lượng.

ĐỘ LINH ĐỘNG VÀ DẪN XUẤT:

Trong chương I, hình ảnh của dải năng lượng trong kim loại đã được trình bày. Theo sự khảo sát trên, dải năng lượng do điện tử chiếm có thể chưa đầy và không có dải cấm cho những năng lượng cao. Nghĩa là điện tử có thể di chuyển tự do trong kim loại dưới tác dụng của điện trường.



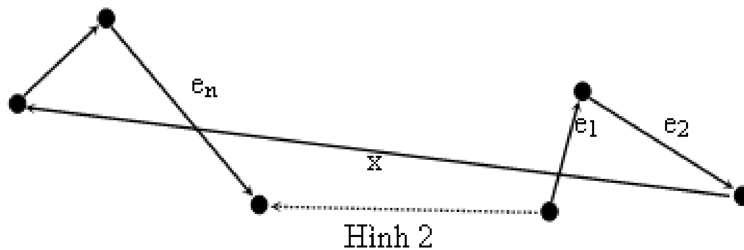
Hình 1

Hình trên vẽ phân bố điện tích trong tinh thể Na. Những chỗ gạch chéo tiêu biểu cho những điện tử ở dải hóa trị có năng lượng thấp nhất, những chỗ trắng chứa những điện tử có năng lượng cao nằm trong dải dẫn điện. Chính những điện tử này là những điện tử không thể nói thuộc hẳn vào một nguyên tử nhất định nào và có thể di chuyển tự do từ nguyên tử này sang nguyên tử khác. Vậy kim loại được coi là nơi các ion kết hợp chặt chẽ với nhau và xếp đều đặn trong 3 chiều trong một đám mây điện tử mà trong đó điện tử có thể di chuyển tự do.

Hình ảnh này là sự mô tả kim loại trong chất khí điện tử. Theo thuyết chất khí điện tử kim loại, điện tử chuyển động liên tục với chiều chuyển

động biến đổi mỗi lần va chạm với ion dương nặng, được xem như đứng yên. Khoảng cách trung bình giữa hai lần va chạm được gọi là đoạn đường tự do trung bình. Vì đây là chuyển động tán loạn, nên ở một thời điểm nào đó, số điện tử trung bình qua một đơn vị diện tích theo bất cứ chiều nào sẽ bằng số điện tử qua đơn vị diện tích ấy theo chiều ngược lại. Như vậy , dòng điện trung bình triệt tiêu.

Giả sử, một điện trường $\vec{E}$ được thiết lập trong mạng tinh thể kim loại, ta thử khảo sát chuyển động của một điện tử trong từ trường nầy.



Hình 2

Hình trên mô tả chuyển động của điện tử dưới tácdụng của điện trường $\vec{E}$. Quỹ đạo của điện tử là một đường gấp khúc vì điện tử chạm vào các ion dương và đổi hướng chuyển động. Trong thời gian t=n lần thời gian tự do trung bình, điện tử di chuyển được một đoạn đường là x. Vận tốc $v = \frac{x}{t}$ gọi là vận tốc trung bình. Vận tốc này tỉ lệ với điện trường $\vec{E}$.
$v = \mu E$

Hằng số tỉ lệ   gọi là độ linh động của điện tử, tính bằng m2/Vsec.

Điện tích đi qua mỗi đơn vị diện tích trong một đơn vị thời gian được gọi là mật độ dòng điện J.

Ta có: J = n.e.v

Trong đó, n: mật độ điện tử, e: điện tích của một electron

t = -1t = 0S’ SvHình 3Bây giờ, ta xét một điện tích vi cấp S đặt thẳng góc với chiều di chuyển của điện tử. Những điện tử tới mặt S ở thời điểm t=0 (t=0 được chọn làm thời điểm gốc) là những điện tử ở trên mặt S’

cách S một khoảng v (vận tốc trung bình của điện tủ) ở thời điểm t=-1. Ở thời điểm t=+1, những điện tử đi qua mặt S chính là những điện tử chứa trong hình trụ giới hạn bởi mặt S và S'. Điện tích của số điện tử này là q=n.e.v.s, với n là mật độ điện tử di chuyển. Vậy điện tích đi ngang qua một đơn vị diện tích trong một đơn vị thời gian là: J=n.e.v

Nhưng $v = \mu E$nên $J = n.e.\mu.E$

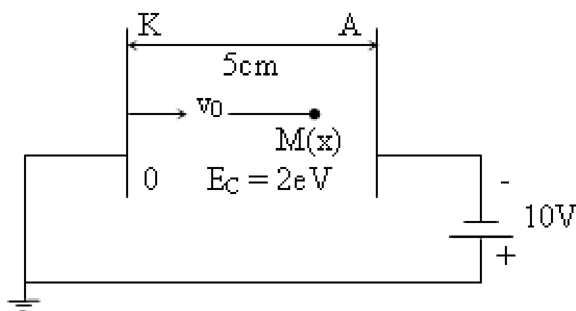
Người ta đặt $\sigma = n.e.\mu$ (đọc là Sigma)

Nên $J = \sigma E \sigma$gọi là dẫn xuất của kim loại

Và $\rho = \frac{1}{\sigma}$ gọi là điện trở suất của kim loại

Điện trở suất tính bằng m và dẫn suất tính bằng mho/m

PHƯƠNG PHÁP KHẢO SÁT CHUYỄN ĐỘNG CỦA HẠT TỬ BẰNG NĂNG LƯỢNG:



Hình 4

Phương pháp khảo sát này căn cứ trên định luật bảo toàn lượng. Để dễ hiểu, ta xét thí dụ sau đây:

Một diode lý tưởng gồm hai mặt phẳng song song bằng kim loại cách nhau 5 Cm. Anod A có hiệu điện thế là –10V so với Catod K. Một điện

tử rời Catod K với năng lượng ban đầu Ec=2eV. Tính khoảng cách tối đa mà điện tử có thể rời Catod.

Giả sử, điện tử di chuyển tới điểm M có hoành độ là x. Điện thế tại điểm M sẽ tỉ lệ với hoành độ x vì điện trường giữa Anod và Catod đều.

Điện thế tại một điểm có hoành độ x là:

$V = \alpha x + \beta$

Khi x=0, (tại Catod) $\Rightarrow V = 0 \Rightarrow \beta = 0$

Nên $V = \alpha x$

Tại x=5 Cm (tại Anod A) thì V=-10volt $\Rightarrow \alpha = -2$

Vậy V=-2x (volt) với x tính bằng Cm

Suy ra thế năng tại điểm M là:

$U = \text{QV=+}2.e.x(\text{Joule})$với e là điện tích của điện tử.

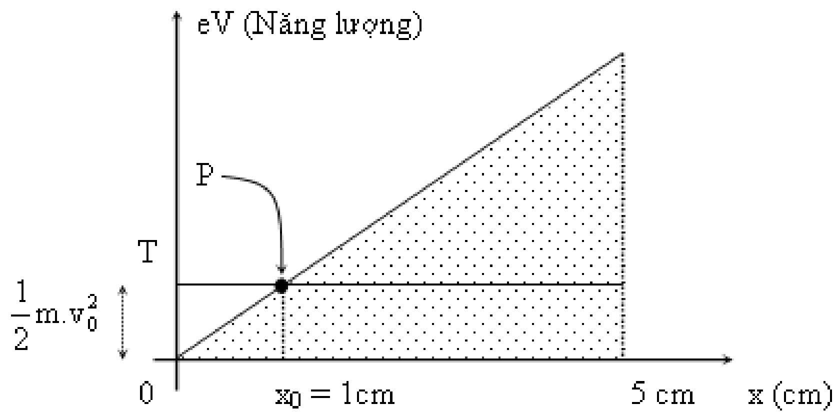
Ta có thể viết $U = 2.x(\text{eV})$

Năng lượng toàn phần tại điểm M là:

$T = \frac{1}{2}\text{mv}^2 + U$

Năng lượng này không thay đổi. Trên đồ thị, T được biểu diễn bằng đường thẳng song song với trục x.

Hiệu $T - U = \frac{1}{2}\text{mv}^2$là động năng của điện tử. Động năng này tối đa tại điểm O (Catod) rồi giảm dần và triệt tiêu tại điểm P có hoành độ x0. Nghĩa là tại điểm x0, điện tử dừng lại và di chuyển trở về catod K. Vậy x0 là khoảng cách tối đa mà điện tử có thể rời xa Catod.



Hình 5

Tại điểm M (x=x0) ta có:

T-U=0

Mà T=+Ec (năng lượng ban đầu)

T=2.e.V

Vậy, U=2.x0 (eV)

=> 2-2.x0=0=> x0=1Cm

Về phương diện năng lượng, ta có thể nói rằng với năng lượng toàn phần có sẵn T, điện tử không thể vượt qua rào thế năng U để vào phần có gạch chéo.

Ta thấy rằng nếu biết năng lượng toàn phần của hạt điện và sự phân bố thế năng trong môi trường hạt điện, ta có thể xác định được đường di chuyển của hạt điện.

Phần sau đây, ta áp dụng phương pháp trên để khảo sát sự chuyển động của điện tử trong kim loại.

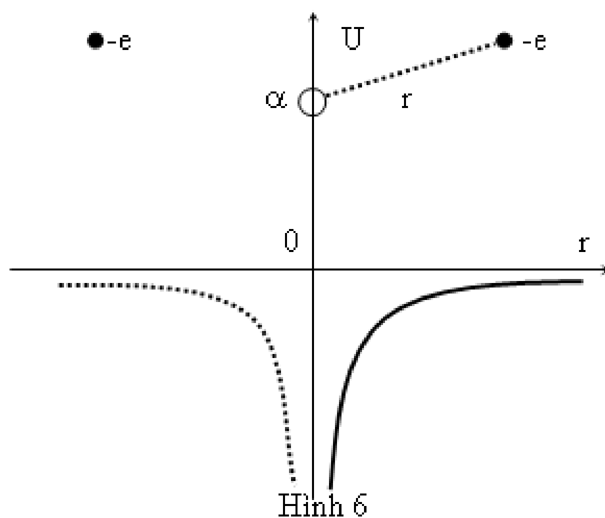
THẾ NĂNG TRONG KIM LOẠI:

Nếu ta có một nguyên tử duy nhất thì điện thế tại một điểm cách một khoảng r là:

$$V = \frac{k}{r} + C$$

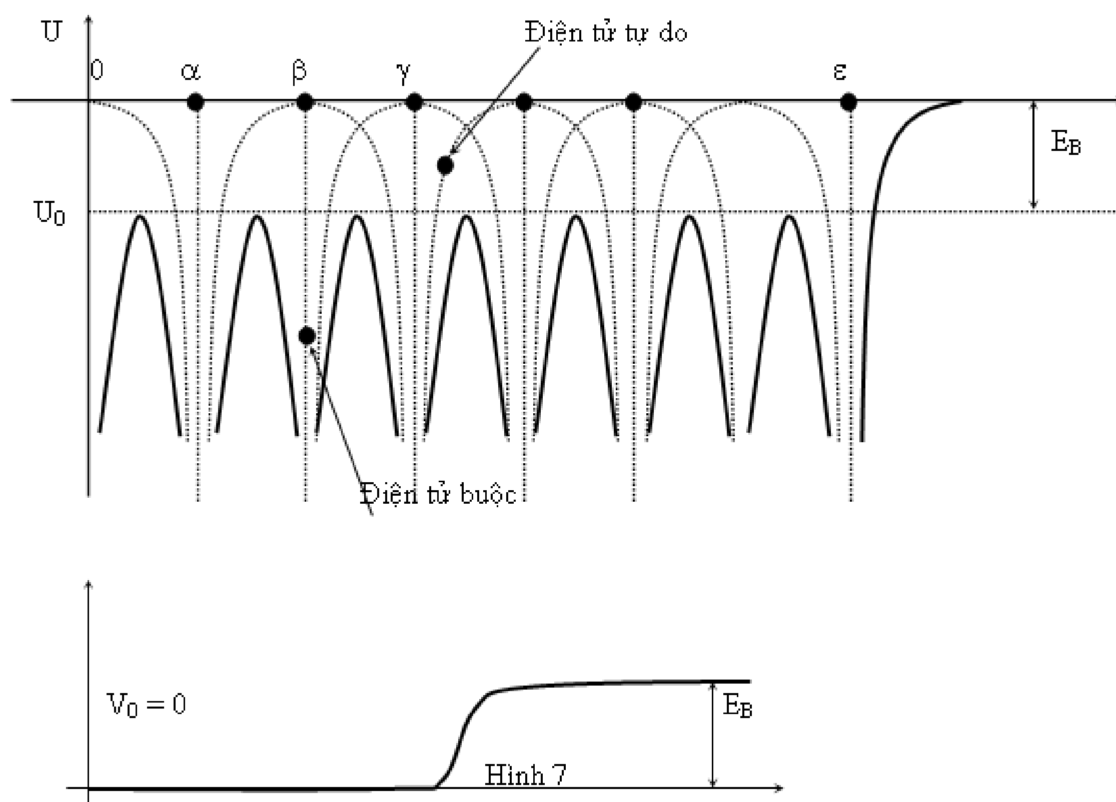
Nếu chọn điện thế tại một điểm rất xa làm điện thế Zero thì C=0. Vậy một điện tử có điện tích –e ở cách nhân một đoạn r sẽ có thế năng là:

$$U = -\mathrm{eV} = -\frac{\mathrm{ke}}{r}$$



Hình 6

Hình trên là đồ thị của thế năng U theo khoảng cách r. Phần đồ thị không liên tục ứng với một điện tử ở bên trái nhân . Nếu ta có hai nhân và thì trong vùng giữa hai nhân này thế năng của điện tử là tổng các thế năng do và tạo ra. Trong kim loại, các nhân được sắp xếp đều đặn theo 3 chiều. Vậy, ta có thể khảo sát sự phân bố của thế năng bằng cách xét sự phân bố dọc theo dải , và ...



Hình 7

Hình trên biểu diễn sự phân bố đó.

Ta thấy rằng có những vùng đẳng thế rộng nằm xen kẻ với những vùng điện thế thay đổi rất nhanh. Mặt ngoài của mỗi kim loại không được xác định hoàn toàn và cách nhân cuối cùng một khoảng cách nhỏ. Vì bên phải của nhân   không còn nhân nên thế năng tiến tới Zero chứ không giữ tính tuần hoàn như bên trong kim loại. Do đó, ta có một rào thế năng tại mặt ngoài của kim loại.

Ta xét một điện tử của nhân   và có năng lượng nhỏ hơn U0, điện tử này chỉ có thể di chuyển trong một vùng nhỏ cạnh nhân giữa hai rào thế năng tương ứng. Đó là điện tử buộc và không tham gia vào sự dẫn điện của kim loại. Trái lại, một điện tử có năng lượng lớn hơn U0 có thể di chuyển từ nguyên tử này qua nguyên tử khác trong khối kim loại nhưng không thể vượt ra ngoài khối kim loại được vì khi đến mặt phân cách, điện tử đụng vào rào thế năng. Các điện tử có năng lượng lớn hơn U0 được gọi là các điện tử tự do. Trong các chương sau, ta đặt biệt chú ý đến các điện tử này.

Vì hầu hết khối kim loại đều có cùng điện thế V0 tương ứng với thế năng U0=-eV0 nên ta có thể giả sử khối kim loại là một khối đẳng thế V0. Nhưng điện thế tùy thuộc vào một hằng số cộng nên ta có thể chọn V0 làm điện thế gốc (V0=0V). Gọi EB là chiều cao của rào thế năng giữa bên trong và bên ngoài kim loại. Một điện tử bên trong khối kim loại muốn vượt ra ngoài phải có ít nhất một năng lượng U=EB, vì vậy ta cần phải biết sự phân bố của điện tử theo năng lượng.

SỰ PHÂN BỐ CỦA ĐIỆN TỬ THEO NĂNG LƯỢNG:

Gọi nE= là số điện tử trong một đơn vị thể tích có năng lượng từ E đến E+ E. Theo định nghĩa, mật độ điện tử trung bình có năng lượng từ E đến E+ E là tỉ số $\frac{\Delta n_E}{\Delta E}$. Giới hạn của tỉ số này khi $\Delta E \to 0$ gọi là mật độ điện tử có năng lượng E.

Ta có: $\rho(E) = \lim_{\Delta E \to 0} \frac{\Delta n_E}{\Delta E} = \frac{\mathrm{dn}_E}{\mathrm{dE}} (1)$

Vậy, $\mathrm{dn}_E = \rho(E).\mathrm{dE}(2)$

Do đó, nếu ta biết được hàm số $\rho(E)$ta có thể suy ra được số điện tử có năng lượng trong khoảng từ E đến E+dE bằng biểu thức (2). Ta thấy rằng (E) chính là số trạng thái năng lượng E đã bị điện tử chiếm. Nếu gọi n(E) là số trạng thái năng lượng có năng lượng E mà điện tử có thể chiếm được. Người ta chứng minh được rằng: tỉ số $\frac{\rho(E)}{n(E)}$ bằng một hàm số f(E), có dạng:

$$f(E) = \frac{\rho(E)}{n(E)} = \frac{1}{1+e^{\frac{E-E_F}{\mathrm{KT}}}}$$

Trong đó, K=1,381.10-23 J/0K (hằng số Boltzman)

$$K = \frac{1{,}381.10^{-23}}{e} = 8{,}62.10^{-5} (\mathrm{V}/^0 K)$$

EF năng lượng Fermi, tùy thuộc vào bản chất kim loại.

Mức năng lượng này nằm trong dải cấm.

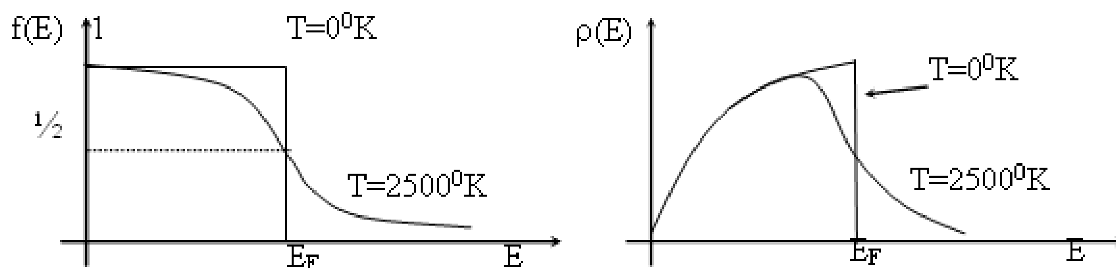
Ở nhiệt độ rất thấp (T 00K)

Nếu E<EF, ta có f(E)=1

Nếu E>EF, ta có f(E)=0

Vậy f(E) chính là xác suất để tìm thấy điện tử có năng lượng E ở nhiệt độ T.

Hình sau đây là đồ thị của f(E) theo E khi T 00K và khi T=2.5000K.



Hình 8

Ta chấp nhận rằng:

$N(E) = \gamma.E^{\frac{1}{2}}$ là hằng số tỉ lệ.

Lúc đó, mật độ điện tử có năng lượng E là:

$\rho(E) = f(E).N(E) = \gamma.E^{\frac{1}{2}}.f(E)$

Hình trên là đồ thị của (E) theo E tương ứng với nhiệt độ T=00K và T=2.5000K.

Ta thấy rằng hàm (E) biến đổi rất ít theo nhiệt độ và chỉ biến đổi trong vùng cận của năng lượng EF. Do đó, ở nhiệt độ cao (T=2.5000K) có một số rất ít điện tử có năng lượng lớn hơn EF, hầu hết các điện tử đều có

năng lượng nhỏ hơn EF. Diện tích giới hạn bởi đường biểu diễn của (E) và trục E cho ta số điện tử tự do n chứa trong một đơn vị thể tích.

$$n = \int_0^{E_F} \rho(E).\mathrm{dE} = \int_0^{E_F} \gamma.E^{\frac{1}{2}}.\mathrm{dE} = \frac{2}{3}\gamma.E_F^{\frac{3}{2}}$$

(Để ý là f(E)=1 và T=00K)

Từ đây ta suy ra năng lượng Fermi EF

$$E_F = \frac{3}{2}.\frac{n}{\gamma}^{\frac{2}{3}}$$

Nếu ta dùng đơn vị thể tích là m3 và đơn vị năng lượng là eV thì   có trị số là:

= 6,8.1027

Do đó, $E_F = 3{,}64.10^{-19}.n^{\frac{2}{3}}$

Nếu biết được khối lượng riêng của kim loại và số điện tử tự do mà mỗi nguyên tử có thể nhả ra, ta tính được n và từ đó suy ra EF. Thông thường EF < 10eV.

Thí dụ, khối lượng riêng của Tungsten là d = 18,8g/cm3, nguyên tử khối là A = 184, biết rằng mỗi nguyên tử cho v = 2 điện tử tự do. Tính năng lượng Fermi.

Giải: Khối lượng mỗi cm3 là d, vậy trong mỗt cm3 ta có một số nguyên tử khối là d/A. Vậy trong mỗi cm3, ta có số nguyên tử thực là:

$\frac{d}{A}.A_0$ với A0 là số Avogadro (A0 = 6,023.1023)

Mỗi nguyên tử cho v = 2 điện tử tự do, do đó số điện tử tự do trong mỗi m3 là:

$$n = \frac{d}{A}.A_0.v.10^6$$

Với Tungsten, ta có:

$n = \frac{18,8}{184}.6,203.10^{23}.2.10^{6} \approx 1,23.10^{29}$điện tử/m3

$\Rightarrow E_F = 3,64.10^{-19}.\ 1,23.10^{29}\ ^{\frac{2}{3}}$

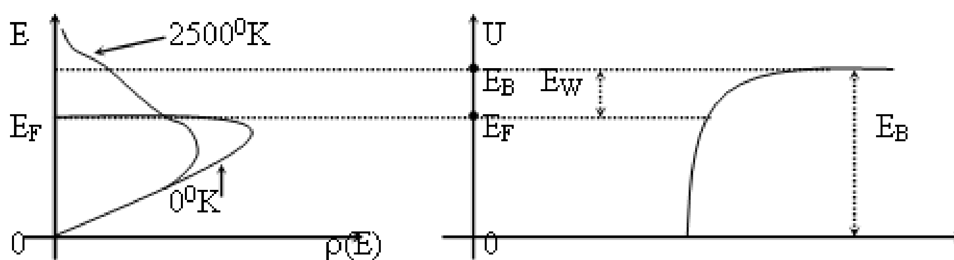
$\Rightarrow E_F \approx 8,95\text{eV}$

CÔNG RA (HÀM CÔNG):

Ta thấy rằng ở nhiệt độ thấp (T 00K), năng lượng tối đa của điện tử là EF (E<EF<EB), do đó, không có điện tử nào có năng lượng lớn hơn rào thế năng EB, nghĩa là không có điện tử nào có thể vượt ra ngoài khối kim loại. Muốn cho điện tử có thể vượt ra ngoài, ta phải cung cấp cho điện tử nhanh nhất một năng lượng là:

EW = EB-EF

EW được gọi là công ra của kim loại.



Hình 9

Nếu ta nung nóng khối kim loại tới nhiệt độ T=2.5000K, sẽ có một số điện tử có năng lượng lớn hơn EB, các điện tử này có thể vượt được ra ngoài kim loại. Người ta chứng minh được rằng, số điện tử vượt qua mỗi đơn vị diện tích trong một đơn vị thời gian là:

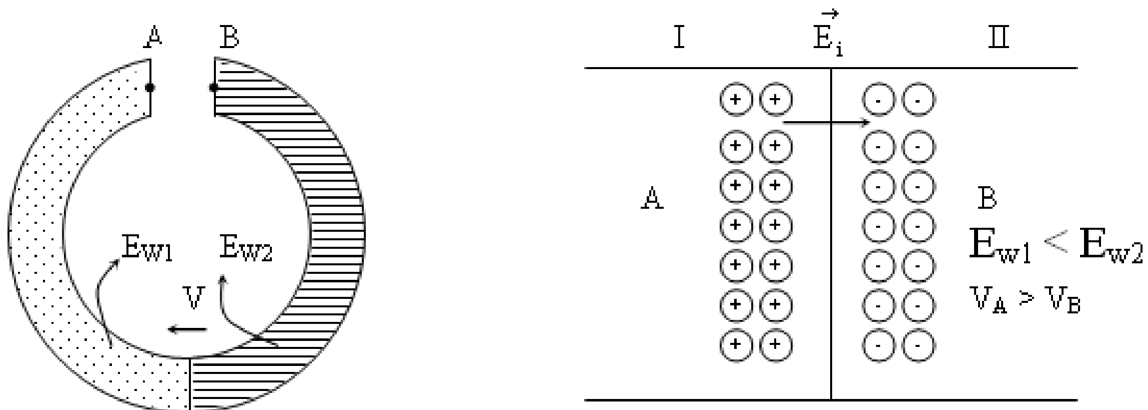
$J_{\text{th}} = A_0 T^2 e^{\frac{-E_w}{\text{KT}}}$ Trong đó, A0 = 6,023.1023 và K = 1,38.10-23 J/0K

Đây là phương trình Dushman-Richardson.

Người ta dùng phương trình này để đo EW vì ta có thể đo được dòng điện Jth; dòng điện này chính là dòng điện bảo hòa trong một đèn hai cực chân không có tim làm bằng kim loại muốn khảo sát.

ĐIỆN THẾ TIẾP XÚC (TIẾP THẾ):

Xét một nối C giữa hai kim loại I và II. Nếu ta dùng một Volt kế nhạy để đo hiệu điện thế giữa hai đầu của nối (A và B), ta thấy hiệu số điện thế này không triệt tiêu, theo định nghĩa, hiệu điện thế này gọi là tiếp thế. Ta giải thích tiếp thế như sau:



Hình 10

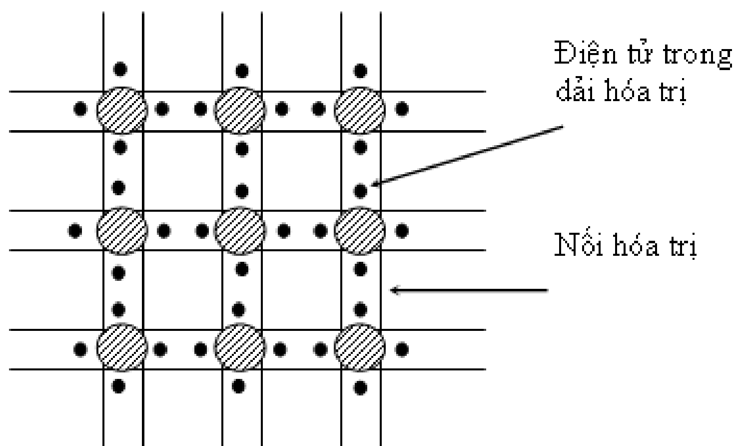
Giả sử kim loại I có công ra EW1 nhỏ hơn công ra EW2 của kim loại II. Khi ta nối hai kim loại với nhau, điện tử sẽ di chuyển từ (I) sang (II) làm cho có sự tụ tập điện tử bên (II) và có sự xuất hiện các Ion dương bên (I). Cách phân bố điện tích như trên tạo ra một điện trường Ei hướng từ (I) sang (II) làm ngăn trở sự di chuyển của điện tử. Khi Ei đủ mạnh, các điện tử không di chuyển nữa, ta có sự cân bằng nhiệt động học của hệ

thống hai kim loại nối với nhau. Sự hiện hữu của điện trường Ei chứng tỏ có một hiệu điện thế giữa hai kim loại.

Chất bán dẫn điện (Semiconductor)
Tìm hiểu kỹ cấu trúc và đặc điểm của chất bán dẫn điện, chất bán dẫn loại N, chất bán dẫn loại P và chất bán dẫn tổng hợp. Khảo sát ảnh hưởng của nhiệt độ lên chất bán dẫn, từ đó hiểu được cơ chế dẫn điện trong chất bán dẫn.

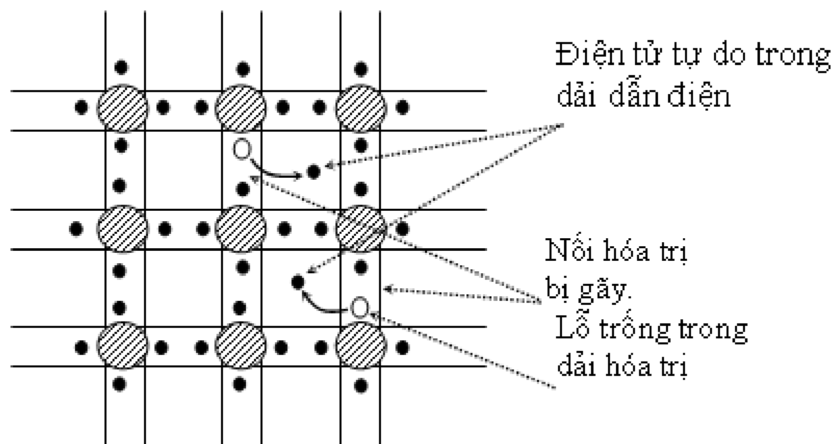
CHẤT BÁN DẪN ĐIỆN THUẦN HAY NỘI BẨM:(Pure semiconductor or intrinsic semiconductor)

Hầu hết các chất bán dẫn đều có các nguyên tử sắp xếp theo cấu tạo tinh thể. Hai chất bán dẫn được dùng nhiều nhất trong kỹ thuật chế tạo linh kiện điện tử là Silicium và Germanium. Mỗi nguyên tử của hai chất này đều có 4 điện tử ở ngoài cùng kết hợp với 4 điện tử của 4 nguyên tử kế cận tạo thành 4 liên kết hóa trị. Vì vậy tinh thể Ge và Si ở nhiệt độ thấp là các chất cách điện.



Hình 1: Tinh thể chất bán dẫn ở nhiệt độ thấp ($T = 0^0K$)

Nếu ta tăng nhiệt độ tinh thể, nhiệt năng sẽ làm tăng năng lượng một số điện tử và làm gãy một số nối hóa trị. Các điện tử ở các nối bị gãy rời xa nhau và có thể di chuyển dễ dàng trong mạng tinh thể dưới tác dụng của điện trường. Tại các nối hóa trị bị gãy ta có các lỗ trống (hole). Về phương diện năng lượng, ta có thể nói rằng nhiệt năng làm tăng năng lượng các điện tử trong dải hóa trị.



Hình 2: Tinh thể chất bán dẫn ở nhiệt độ cao (T = 300^0K)

Khi năng lượng này lớn hơn năng lượng của dải cấm (0,7eV đối với Ge và 1,12eV đối với Si), điện tử có thể vượt dải cấm vào dải dẫn điện và chừa lại những lỗ trống (trạng thái năng lượng trống) trong dải hóa trị). Ta nhận thấy số điện tử trong dải dẫn điện bằng số lỗ trống trong dải hóa trị.

Nếu ta gọi n là mật độ điện tử có năng lượng trong dải dẫn điện và p là mật độ lỗ trống có năng lượng trong dải hóa trị. Ta có:n=p=ni

Người ta chứng minh được rằng:

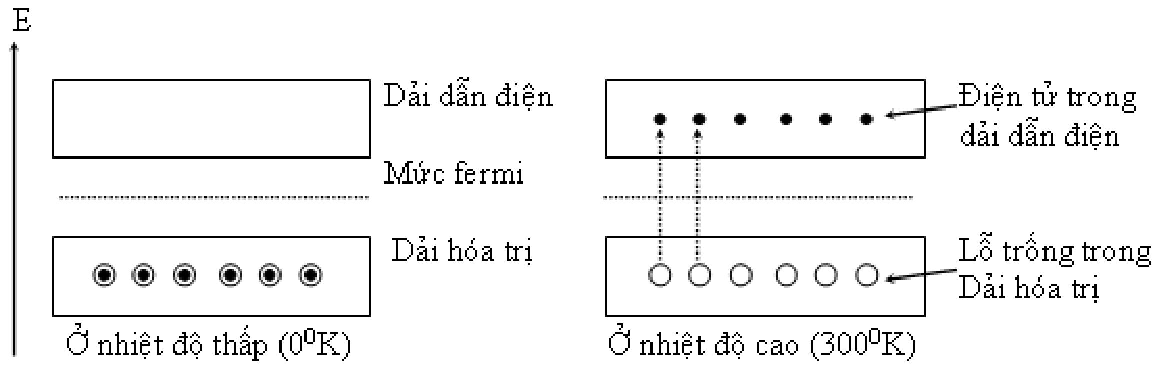
ni2 = A0.T3. exp(-EG/KT)

Trong đó: A0 : Số Avogadro=6,203.1023

T : Nhiệt độ tuyệt đối (Độ Kelvin)

K : Hằng số Bolzman=8,62.10-5 eV/0K

EG : Chiều cao của dải cấm.



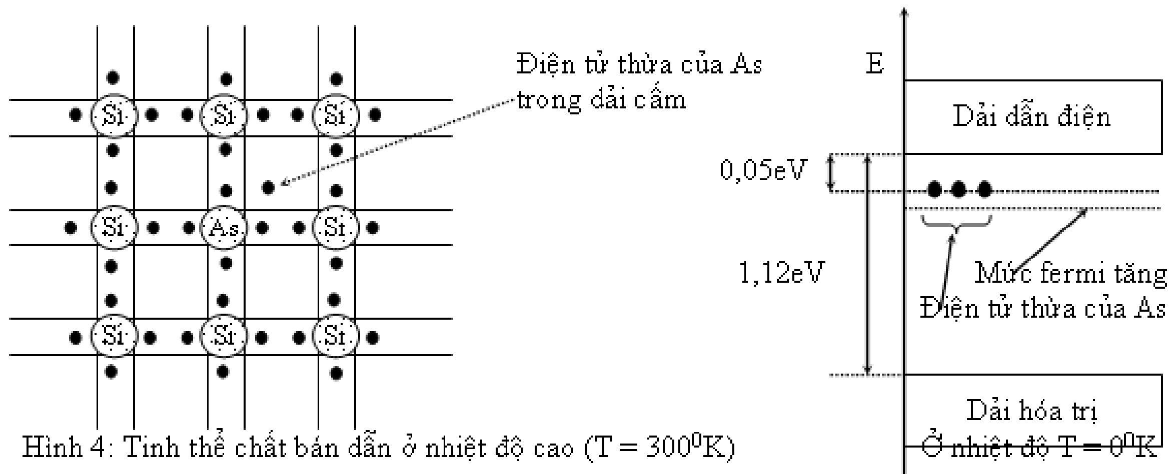
Hình 3

Ta gọi chất bán dẫn có tính chất n=p là chất bán dẫn nội bẩm hay chất bán dẫn thuần. Thông thường người ta gặp nhiều khó khăn để chế tạo chất bán dẫn loại này.

CHẤT BÁN DẪN NGOẠI LAI HAY CÓ CHẤT PHA: (Doped/Extrinsic Semiconductor)

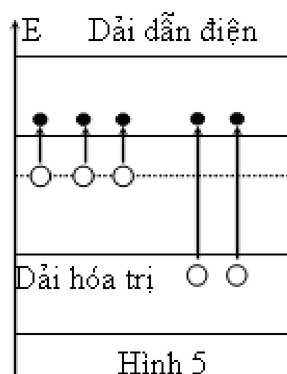
Chất bán dẫn loại N: (N - type semiconductor)

Giả sử ta pha vào Si thuần những nguyên tử thuộc nhóm V của bảng phân loại tuần hoàn như As (Arsenic), Photpho (p), Antimony (Sb). Bán kính nguyên tử của As gần bằng bán kính nguyên tử của Si nên có thể thay thế một nguyên tử Si trong mạng tinh thể. Bốn điện tử của As kết hợp với 4 điện tử của Si lân cận tạo thành 4 nối hóa trị, Còn dư lại một điện tử của As. Ở nhiệt độ thấp, tất cả các điện tử của các nối hóa trị đều có năng lượng trong dải hóa trị, trừ những điện tử thừa của As không tạo nối hóa trị có năng lượng ED nằm trong dải cấm và cách dẫy dẫn điện một khỏang năng lượng nhỏ chừng 0,05eV.



Hình 4: Tinh thể chất bán dẫn ở nhiệt độ cao (T = 300⁰K)

Giả sử ta tăng nhiệt độ của tinh thể, một số nối hóa trị bị gãy, ta có những lỗ trống trong dải hóa trị và những điện tử trong dải dẫn điện giống như trong trường hợp của các chất bán dẫn thuần. Ngoài ra, các điện tử của As có năng lượng ED cũng nhận nhiệt năng để trở thành những điện tử có năng lượng trong dải dẫn điện. Vì thế ta có thể coi như hầu hết các nguyên tử As đều bị Ion hóa (vì khỏang năng lượng giữa ED và dải dẫn điện rất nhỏ), nghĩa là tất cả các điện tử lúc đầu có năng lượng ED đều được tăng năng lượng để trở thành điện tử tự do.



Hình 5

Nếu ta gọi ND là mật độ những nguyên tử As pha vào (còn gọi là những nguyên tử cho donor atom).

Ta có: n = p + ND

Vớin: mật độ điện tử trong dải dẫn điện.

P: mật độ lỗ trống trong dải hóa trị.

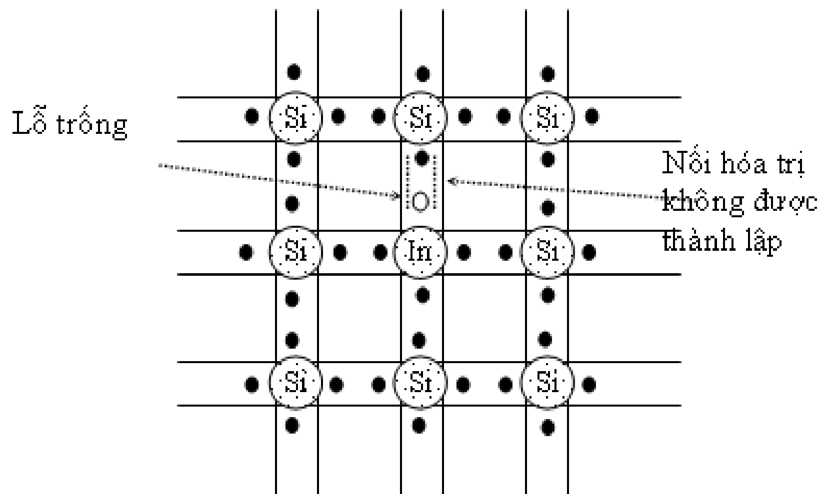
Người ta cũng chứng minh được: n.p = ni2 (n<p)

ni: mật độ điện tử hoặc lỗ trống trong chất bán dẫn thuần trước khi pha.

Chất bán dẫn như trên có số điện tử trong dải dẫn điện nhiều hơn số lỗ trống trong dải hóa trị gọi là chất bán dẫn loại N.

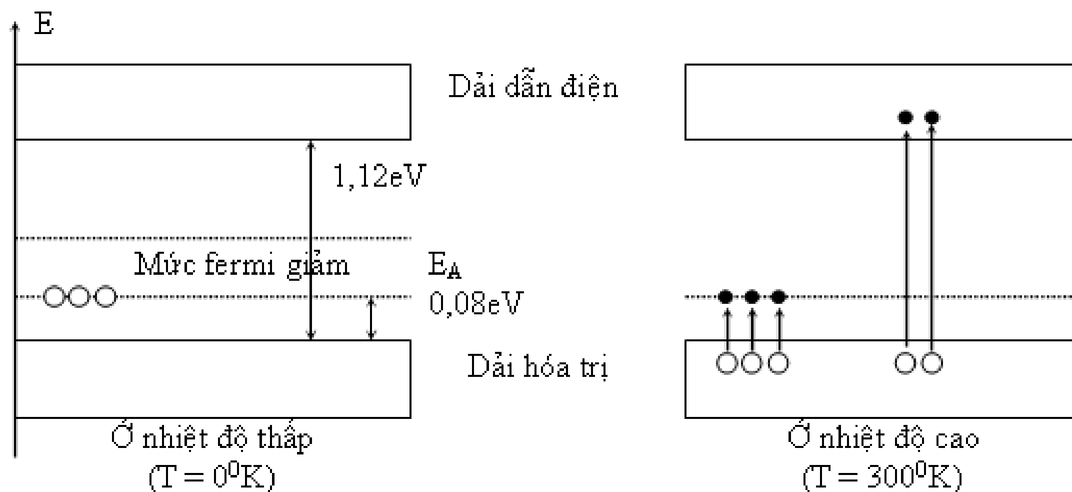
Chất bán dẫn loại P:

Thay vì pha vào Si thuần một nguyên tố thuộc nhóm V, ta pha vào những nguyên tố thuộc nhóm III như Indium (In), Galium (Ga), nhôm (Al),... Bán kính nguyên tử In gần bằng bán kính nguyên tử Si nên nó có thể thay thế một nguyên tử Si trong mạng tinh thể. Ba điện tử của nguyên tử In kết hợp với ba điện tử của ba nguyên tử Si kế cận tạo thành 3 nối hóa trị, còn một điện tử của Si có năng lượng trong dải hóa trị không tạo một nối với Indium. Giữa In và Si này ta có một trang thái năng lượng trống có năng lượng EA nằm trong dải cấm và cách dải hóa trị một khoảng năng lượng nhỏ chừng 0,08eV.



Hình 6 Tinh thể chất bán dẫn ở nhiệt độ cao (T = 300^0K)

Ở nhiệt độ thấp (T=00K), tất cả các điện tử đều có năng lượng trong dải hóa trị. Nếu ta tăng nhiệt độ của tinh thể sẽ có một số điện tử trong dải hóa trị nhận năng lượng và vượt dải cấm vào dải dẫn điện, đồng thời cũng có những điện tử vượt dải cấm lên chiếm chỗ những lỗ trống có năng lượng EA.



Hình 7

Nếu ta gọi NA là mật độ những nguyên tử In pha vào (còn được gọi là nguyên tử nhận), ta cũng có:

$p = n + NA$

p: mật độ lỗ trống trong dải hóa trị.

n: mật độ điện tử trong dải dẫn điện.

Người ta cũng chứng minh được:

$n.p = ni2\ (p>n)$

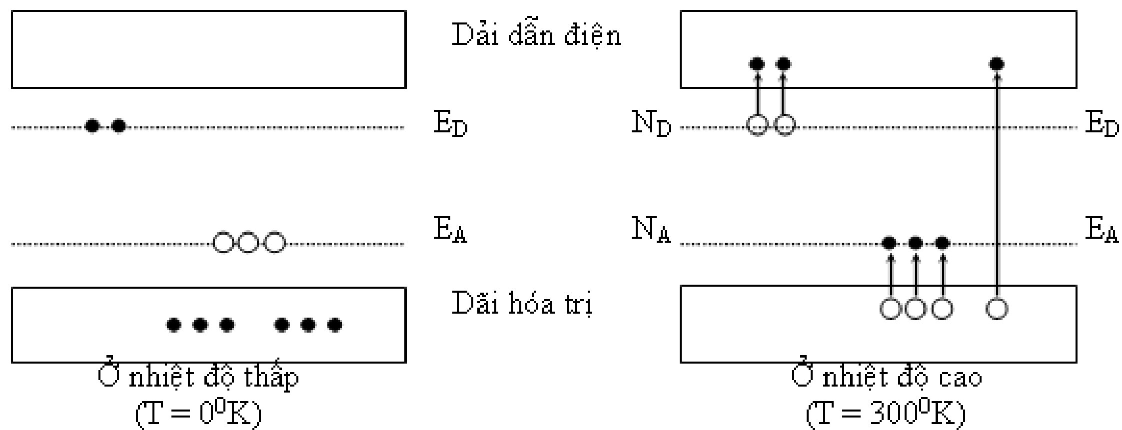
ni là mật độ điện tử hoặc lỗ trống trong chất bán dẫn thuần trước khi pha.

Chất bán dẫn như trên có số lỗ trống trong dải hóa trị nhiều hơn số điện tử trong dải dẫn điện được gọi là chất bán dẫn loại P.

Như vậy, trong chất bán dẫn loại p, hạt tải điện đa số là lỗ trống và hạt tải điện thiểu số là điện tử.

Chất bán dẫn hỗn hợp:

Ta cũng có thể pha vào Si thuần những nguyên tử cho và những nguyên tử nhận để có chất bán dẫn hỗn hợp. Hình sau là sơ đồ năng lượng của chất bán dẫn hỗn hợp.



Hình 8

Trong trường hợp chất bán dẫn hỗn hợp, ta có:

n+NA = p+ND

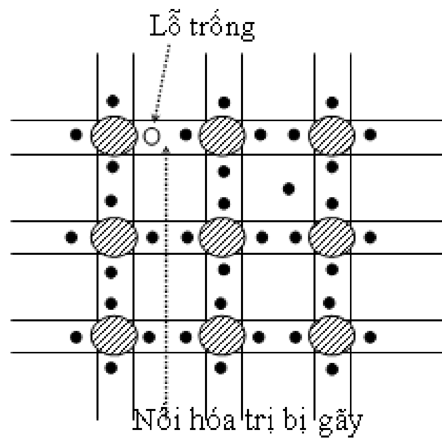
n.p = ni2

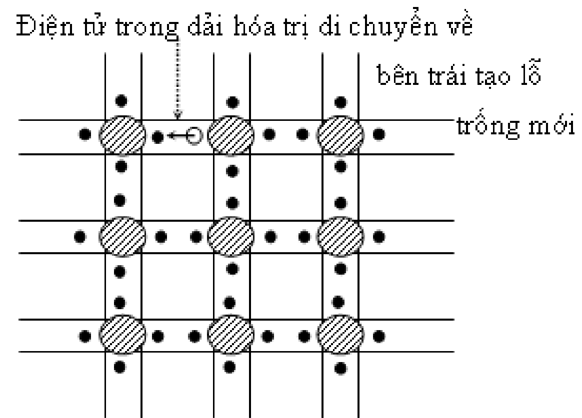
Nếu ND > NA => n>p, ta có chất bán dẫn hỗn hợp loại N.

Nếu ND < NA => n<p, ta có chất bán dẫn hỗn hợp loại P.

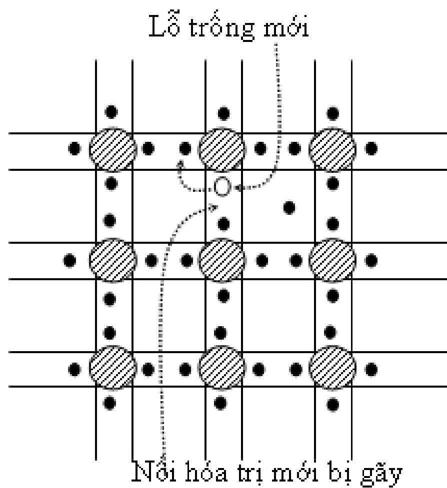
DẪN SUẤT CỦA CHẤT BÁN DẪN:

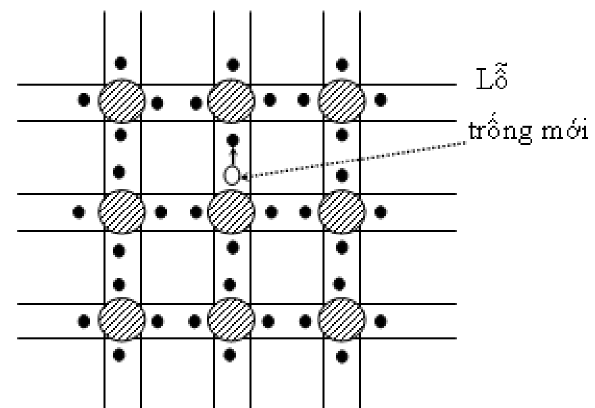
Dưới tác dụng của điện trường, những điện tử có năng lượng trong dải dẫn điện di chuyển tạo nên dòng điện In, nhưng cũng có những điện tử di chuyển từ một nối hóa trị bị gãy đến chiếm chỗ trống của một nối hóa trị đã bị gãy. Những điện tử này cũng tạo ra một dòng điện tương đương với dòng điện do lỗ trống mang điện tích dương di chuyển ngược chiều, ta gọi dòng điện này là Ip. Hình sau đây mô tả sự di chuyển của điện tử (hay lỗ trống) trong dải hóa trị ở nhiệt độ cao.





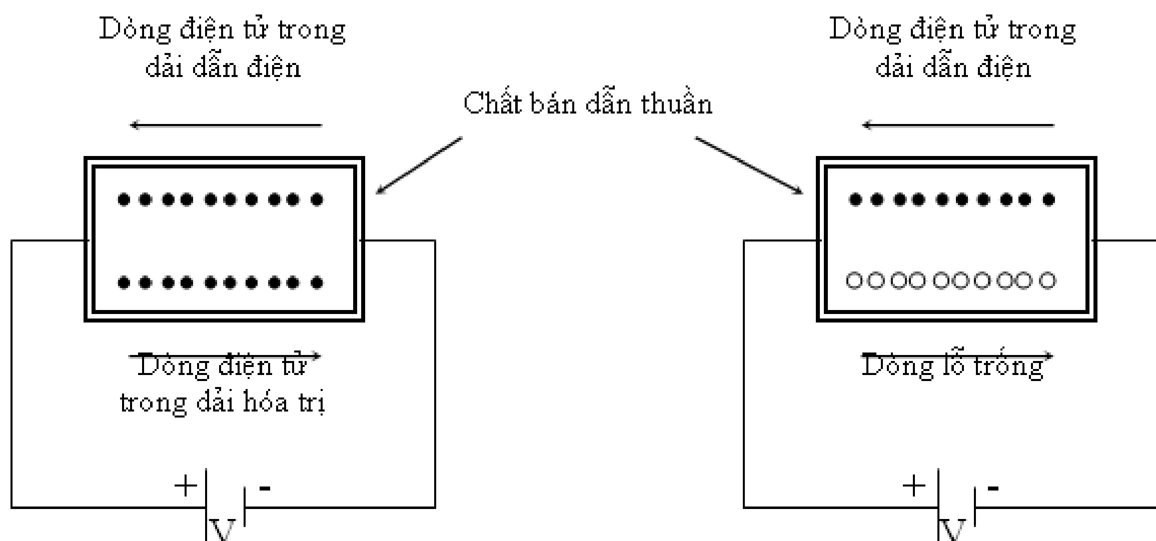
Hình 9





Hình 10

Vậy ta có thể coi như dòng điện trong chất bán dẫn là sự hợp thành của dòng điện do những điện tử trong dải dẫn điện (đa số đối với chất bán dẫn loại N và thiểu số đối với chất bán dẫn loại P) và những lỗ trống trong dải hóa trị (đa số đối với chất bán dẫn loại P và thiểu số đối với chất bán dẫn loại N).



Hình 11

Tương ứng với những dòng điện này, ta có những mật độ dòng điện J, Jn, Jp sao cho: J = Jn+Jp

Ta đã chứng minh được trong kim loại:

J = n.e.v = n.e. .E

Tương tự, trong chất bán dẫn, ta cũng có:

Jn=n.e.vn=n.e. n.E (Mật độ dòng điện trôi của điện tử, n là độ linh động của điện tử, n là mật độ điện tử trong dải dẫn điện)

Jp=p.e.vp=p.e. p.E (Mật độ dòng điện trôi của lỗ trống, p là độ linh động của lỗ trống, p là mật độ lỗ trống trong dải hóa trị)

Như vậy: J=e.(n. n+p. p).E

Theo định luật Ohm, ta có:

J = .E

=> = e.(n. n+p. p) được gọi là dẫn suất của chất bán dẫn.

Trong chất bán dẫn loại N, ta có n>>p nên   n = n. n.e

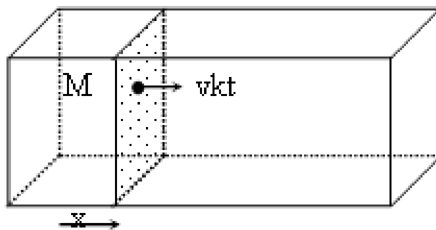
Trong chất bán dẫn loại P, ta có p>>n nên   p = n. p.e

CƠ CHẾ DẪN ĐIỆN TRONG CHẤT BÁN DẪN:

Dưới tác dụng của điện trường, các điện tử và lỗ trống di chuyển với vận tốc trung bình vn= n.E và vp= p.E.

Số điện tử và lỗ trống di chuyển thay đổi theo mỗi thời điểm, vì tại mỗi thời điểm có một số điện tử và lỗ trống được sinh ra dưới tác dụng của nhiệt năng. Số điện tử sinh ra trong mỗi đơn vị thời gian gọi là tốc độ sinh tạo g. Những điện tử này có đời sống trung bình n vì trong khi di chuyển điện tử có thể gặp một lỗ trống có cùng năng lượng và tái hợp với lỗ trống này. Nếu gọi n là mật độ điện tử, trong một đơn vị thời gian số điện tử bị mất đi vì sự tái hợp là n/ n. Ngoài ra, trong chất bán dẫn, sự phân bố của mật độ điện tử và lỗ trống có thể không đều, do đó có sự khuếch tán của điện tử từ vùng có nhiều điện tử sang vùng có ít điện tử.

Xét một mẫu bán dẫn không đều có mật độ điện tử được phân bố như hình vẽ. Tại một điểm M trên tiết diện A, số điện tử đi ngang qua tiết diện này (do sự khuếch tán) tỉ lệ với dn/dx, với diện tích của điện tử và với tiết diện A.



Hình 12

Dòng điện khuếch tán của điện tử đi qua A là: $\mathrm{In}_{\mathrm{kt}} = D_n.e.\frac{\mathrm{dn}}{\mathrm{dx}}A < 0$

Dn được gọi là hằng số khuếch tán của điện tử.

Suy ra mật độ dòng điện khuếch tán của điện tử là:

$$\mathrm{Jn}_{\mathrm{kt}} = e.D_n.\frac{\mathrm{dn}}{\mathrm{dx}}$$

Tương tự, trong một giây có $\frac{p}{\tau_p}$ lỗ trống bị mất đi, với p là mật độ lỗ trống và   p là là đời sống trung bình của lỗ trống.

Dòng điện khuếch tán của lỗ trống trong mẫu bán dẫn trên là:

$$\mathrm{Ip}_{\mathrm{kt}} = -D_p.e.\frac{\mathrm{dp}}{\mathrm{dx}}.A > 0$$

Và mật độ dòng điện khuếch tán của lỗ trống là:

$$\mathrm{Jp}_{\mathrm{kt}} = e.D_p.\frac{\mathrm{dp}}{\mathrm{dx}}$$

Người ta chứng minh được rằng:

$$\frac{D_p}{\mu_p} = \frac{D_n}{\mu_n} = \frac{\mathrm{KT}}{e} = V_T = \frac{T}{11.600}$$

Với: K là hằng số Boltzman = 1,382.10-23J/0K

T là nhiệt độ tuyệt đối.

Hệ thức này được gọi là hệ thức Einstein.

Ở nhiệt độ bình thường (3000K): VT=0,026V=26mV

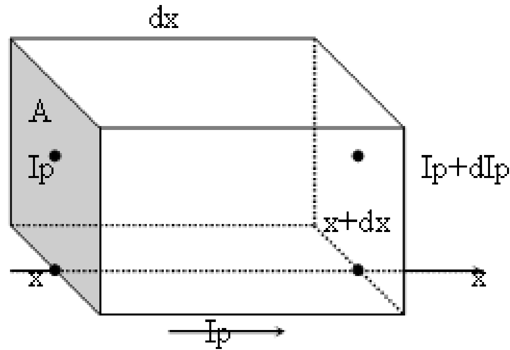
PHƯƠNG TRÌNH LIÊN TỤC:

Xét một hình hộp có tiết diện A, chiều dài dx đặt trong một mẩu bán dẫn có dòng điện lỗ trống Ip đi qua. Tại một điểm có hoành độ x, cường độ dòng điện là Ip. Tại mặt có hoành độ là x+dx, cường độ dòng điện là Ip+dIp. Gọi P là mật độ lỗ trống trong hình hộp,   p là đời sống trung bình của lỗ trống. Trong mỗi giây có $\frac{p}{\tau_p}$ lỗ trống bị mất đi do sự tái hợp. Vậy mỗi giây, điện tích bên trong hộp giảm đi một lượng là:

$G_1 = e.A.\mathrm{dx}.\frac{p}{\tau_p}$ (do tái hợp)

Đồng thời điện tích trong hộp cũng mất đi một lượng:

G2=dIp (do khuếch tán).



Hình 13

Gọi g là mật độ lỗ trống được sinh ra do tác dụng nhiệt, trong mỗi giây, điện tích trong hộp tăng lên một lượng là:

T1=e.A.dx.g

Vậy điện tích trong hộp đã biến thiên một lượng là:

$T_1 - (G_1 + G_2) = e.A.\mathrm{dx}.g - e.A.\mathrm{dx}.\frac{p}{\tau_p} - \mathrm{dIp}$

Độ biến thiên đó bằng: $e.A.\mathrm{dx}.\frac{\mathrm{dp}}{\mathrm{dt}}$

Vậy ta có phương trình:

$\frac{\mathrm{dp}}{\mathrm{dt}} = g - \frac{p}{\tau_p} - \frac{\mathrm{dIp}}{\mathrm{dx}}.\frac{1}{e.A}(1)$

Nếu mẩu bán dẫn ở trạng thái cân bằng nhiệt và không có dòng điện đi qua, ta có:

$\frac{\mathrm{dp}}{\mathrm{dt}} = 0;$ dIp=0; P=P0=hằng số

Phương trình (1) cho ta:

$$0 = g - \frac{p}{\tau_p} \Rightarrow g = \frac{P_0}{\tau_p}$$

Với P0 là mật độ lỗ trống ở trạng thái cân bằng nhiệt. Thay trị số của g vào phương trình (1) và để ý rằng p và IP vẫn tùy thuộc vào thời gian và khoảng cách x, phương trình (1) trở thành:

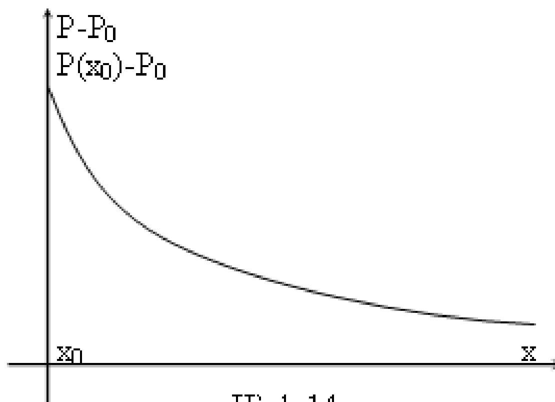
$$\frac{\partial p}{\partial t} = -\frac{p - p_0}{\tau_p} - \frac{\partial I_p}{\partial x} . \frac{1}{\mathrm{eA}} (2)$$

Gọi là phương trình liên tục.

Tương tự với dòng điện tử In, ta có:

$$\frac{\partial n}{\partial t} = -\frac{n - n_0}{\tau_n} - \frac{\partial I_n}{\partial x} . \frac{1}{\mathrm{eA}} (3)$$

TD: ta giải phương trình liên tục trong trường hợp p không phụ thuộc vào thời gian và dòng điện Ip là dòng điện khuếch tán của lỗ trống.



Hình 14

Ta có: $\frac{\mathrm{dp}}{\mathrm{dt}} = 0$ và $I_p = -D_p . \mathrm{eA} . \frac{\mathrm{dp}}{\mathrm{dx}}$

Do đó, $\frac{\mathrm{dIp}}{\mathrm{dx}} = -D_p . \mathrm{eA} . \frac{d^2 p}{\mathrm{dx}^2}$

Phương trình (2) trở thành:

$\frac{d^2p}{\mathrm{dx}^2} = \frac{P-P_0}{D_p.\tau_p} = \frac{P-P_0}{L^2p}$

Trong đó, ta đặt $L_p = \sqrt{D_p.\tau_p}$

Nghiệm số của phương trình (4) là:

$P - P_0 = A_1.e^{\frac{x}{L_p}} + A_2.e^{-\frac{x}{L_p}}$

Vì mật độ lỗ trống không thể tăng khi x tăng nên A1 = 0

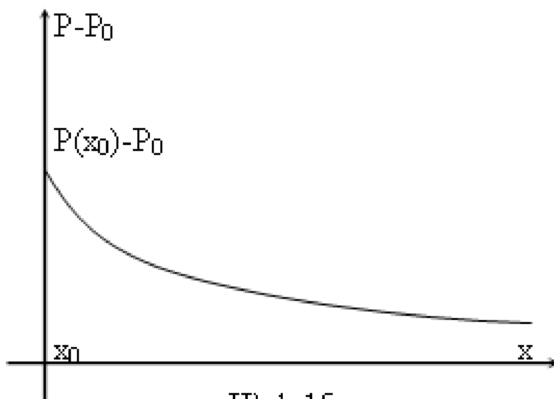
Do đó: $P - P_0 = A_2.e^{-\frac{x}{L_p}}$ tại x = x0.

Mật độ lỗ trống là p(x0),

Do đó: $P(x_0) - P_0 = A_2.e^{-\frac{x}{L_p}}$

Suy ra, nghiệm của phương trình (4) là:

$P(x) - P_0 = [P(x_0) - P_0].e^{-\frac{x-x_0}{L_p}}$

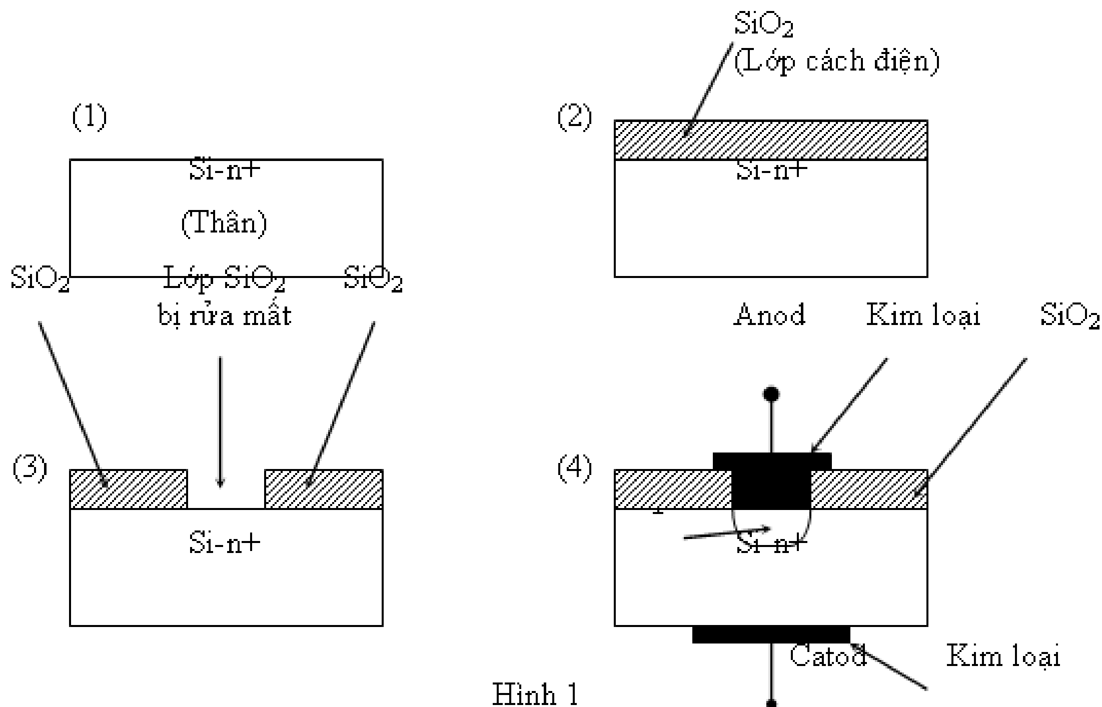


Hình 15

Nối P-N và Diode (P-N junction và Diot)
+ Cung cấp cho sinh viên kiến thức tương đối đầy đủ về cơ chế hoạt động của một nối P-N khi hình thành và khi được phân cực. + Khảo sát việc thiết lập công thức liên quan giữa dòng điện và hiệu điện thế ngang qua một nối P-N khi được phân cực. + Tìm hiểu về ảnh hưởng của nhiệt độ lên hoạt động của một nối P-N cũng như sự hình thành các điện dung của mối nối.

CẤU TẠO CỦA NỐI P-N:

Hình sau đây mô tả một nối P-N phẳng chế tạo bằng kỹ thuật Epitaxi.

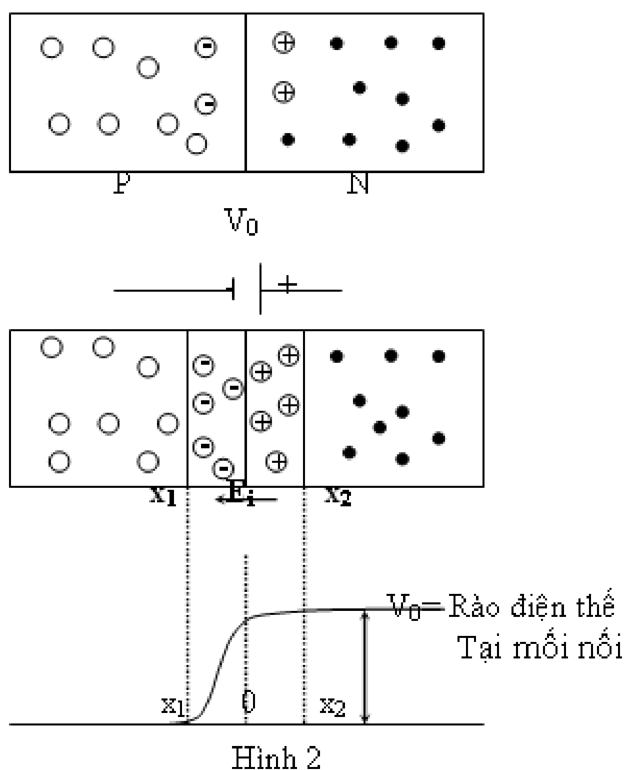


Hình 1

Trước tiên, người ta dùng một thân Si-n+ (nghĩa là pha khá nhiều nguyên tử cho). Trên thân này, người ta phủ một lớp cách điện SiO2 và một lớp verni nhạy sáng. Xong người ta đặt lên lớp verni một mặt nạ có lỗ trống rồi dùng một bức xạ để chiếu lên mặt nạ, vùng verni bị chiếu có thể rửa được bằng một loại axid và chừa ra một phần Si-n+, phần còn lạivẫn được phủ verni. Xuyên qua phần không phủ verni, người ta cho khuếch tán những nguyên tử nhận vào thân Si-n+ để biến một vùng của thân này thành Si-p. Sau cùng, người ta phủ kim loại lên các vùng p và n+ và hàn

dây nối ra ngoài. Ta được một nối P-N có mặt nối giữa vùng p và n+ thẳng.

Khi nối PN được thành lập, các lỗ trống trong vùng P khuếch tán sang vùng N và ngược lại, các điện tử trong vùng N khuếch tán sang vùng P. Trong khi di chuyển, các điện tử và lỗ trống có thể tái hợp với nhau. Do đó, có sự xuất hiện của một vùng ở hai bên mối nối trong đó chỉ có những ion âm của những nguyên tử nhận trong vùng P và những ion dương của nguyên tử cho trong vùng N. các ion dương và âm này tạo ra một điện trường Ej chống lại sự khuếch tán của các hạt điện, nghĩa là điện trường Ei sẽ tạo ra một dòng điện trôi ngược chiều với dòng điện khuếch tán sao cho dòng điện trung bình tổng hợp triệt tiêu. Lúc đó, ta có trạng thái cân bằng nhiệt. Trên phương diện thống kê, ta có thể coi vùng có những ion cố định là vùng không có hạt điện di chuyển (không có điện tử tự do ở vùng N và lỗ trống ở vùng P). Ta gọi vùng này là vùng khiếm khuyết hay vùng hiếm (Depletion region). Tương ứng với điện trường Ei, ta có một điện thế V0 ở hai bên mặt nối, V0 được gọi là rào điện thế.



Hình 2

Tính V0: ta để ý đến dòng điện khuếch tán của lỗ trống:

$J_{\text{pkt}} = -e.D_p.\frac{\text{dp}}{\text{dx}} > 0$

và dòng điện trôi của lỗ trống:

$J_{\text{ptr}} = e.p.\mu_p.E_i < 0$

Khi cân bằng, ta có:

Jpkt+Jptr = 0

Hay là: $e.D_p.\frac{\text{dp}}{\text{dx}} = e.p.\mu_p.E_i$

$\Rightarrow \frac{D_p}{\mu_p}.\frac{\text{dp}}{p} = E_i.\text{dx}$

Mà $\frac{D_p}{\mu_p} = V_T = \frac{\text{KT}}{e}$

Và $E_i = \frac{-\text{dV}}{\text{dx}}$

Do đó: $\text{dV} = -V_T.\frac{\text{dp}}{p}$

Lấy tích phân 2 vế từ x1 đến x2 và để ý rằng tại x1 điện thế được chọn là 0volt, mật độ lỗ trống là mật độ Ppo ở vùng P lúc cân bằng. Tại x2, điện thế là V0 và mật độ lỗ trống là Pno ở vùng N lúc cân bằng.

$\int\limits_0^{V_0} -\text{dV} = V_T \int_{P_{P_o}}^{P_{n_o}} \frac{\text{dp}}{p}$

Mà: $P_{n_o} \approx \frac{n_i^2}{N_D}$ và P $_{P_o} N_A$

Nên: $V_0 = V_T \log \frac{P_{P_o}}{P_{n_o}}$

Hoặc: $V_0 = \frac{\text{KT}}{e} \log \frac{N_D N_A}{n_i^2}$

Tương tự như trên, ta cũng có thể tìm V0 từ dòng điện khuếch tán của điện tử và dòng điện trôi của điện tử.

$$e.D_n \frac{\mathrm{dn}}{\mathrm{dx}} + e.n.\mu_n.E_i = 0$$

Thông thường $V_0 \approx 0{,}7$voltnếu nối P-N là Si

$V_0 \approx 0{,}3$ volt nếu nối P-N là Ge

Với các hợp chất của Gallium như GaAs (Gallium Arsenide), GaP (Gallium Phospho), GaAsP (Gallium Arsenide Phospho), V0 thay đổi từ 1,2 volt đến 1,8 volt. Thường người ta lấy trị trung bình là 1,6 volt.

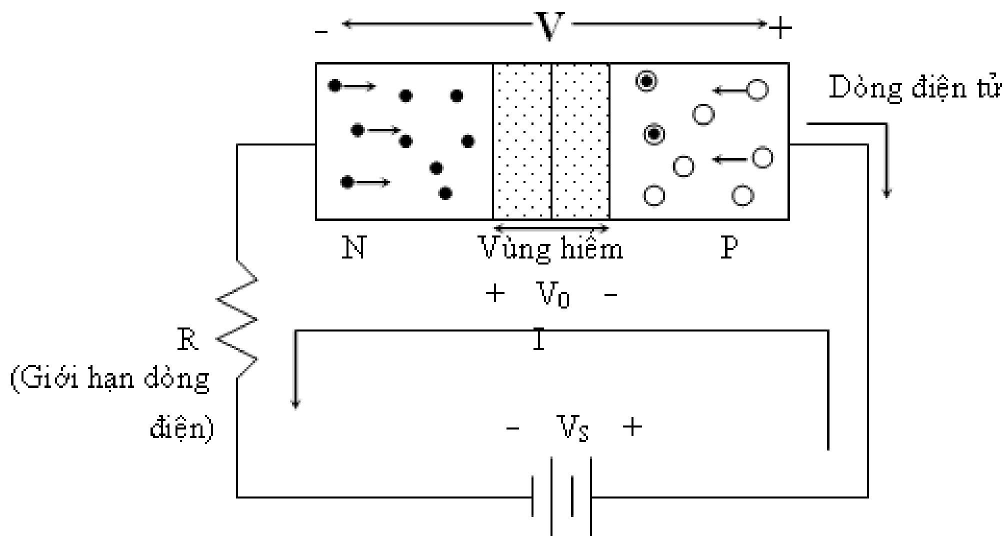
DÒNG ĐIỆN TRONG NỐI P-N KHI ĐƯỢC PHÂN CỰC:

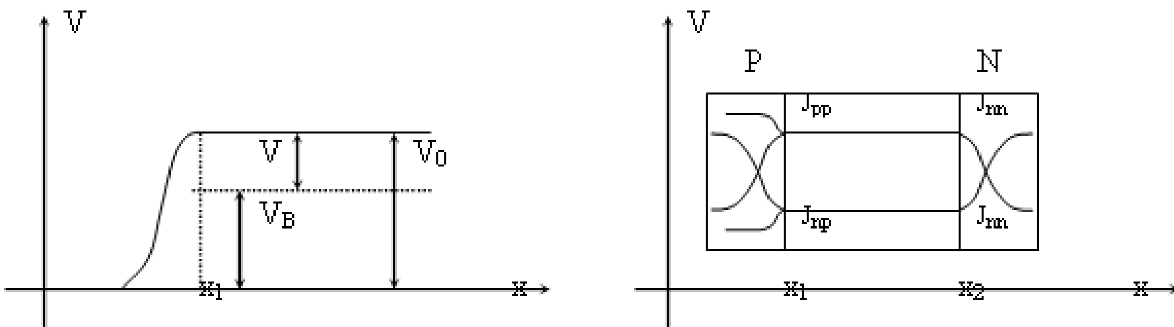
Ta có thể phân cực nối P-N theo hai cách:

- Tác dụng một hiệu điện thế giữa hai cực của nối sao cho điện thế vùng P lớn hơn vùng N một trị số V. Trường hợp này ta nói nối P-N được phân cực thuận (Forward Bias).

- Nếu điện thế vùng N lớn hơn điện thế vùng P, ta nói nối P-N được phân cưc nghịch (Reverse Bias).

Nối P-N được phân cực thuận:





Hình 3

Khi chưa được phân cực, ngang mối nối ta có một rào điện thế V0. Khi phân cực thuận bằng hiệu điện thế V thì rào điện thế giảm một lượng V và trở thành VB = V0-V, do đó nối P-N mất thăng bằng. Lỗ trống khuếch tán từ vùng P sang vùng N tạo ra dòng điện Ip. Điện tử khuếch tán từ vùng N sang vùng P tạo ra dòng điện In. Dòng điện I qua nối P-N là :
$I = I_p + I_n$

Dòng điện I không phụ thuộc vào thời gian và vị trí của tiết diện A vì ta có một trạng thái thường xuyên nhưng dòng điện In và Ip phụ thuộc vào vị trí của tiết diện.

Trong vùng P xa vùng hiếm, lỗ trống trôi dưới tác dụng của điện trường tạo nên dòng Jpp. Khi các lỗ trống này đến gần vùng hiếm, một số bị tái hợp với các điện tử từ vùng N khuếch tán sang. Vì vùng hiếm rất mỏng và không có điện tử nên trong vùng này các lỗ trống khuếch tán thẳng ngang qua mà không bị mất và tiếp tục khuếch tán sang vùng N nhưng bị mất lần vì có sự tái hợp với các điện tử trong vùng này.

Tương tự, sự khuếch tán của điện tử từ vùng N sang vùng P cũng tuân theo qui chế trên. Ta để ý là các đồ thị nhận một trục đối xứng vì tổng số các dòng điện lỗ trống và dòng điện tử phải bằng một hằng số.

Ta có:Jpp (x1) = Jpn(x2)

Jnp (x1) = Jnn(x2)

Dòng điện J tại một tiết diện bất kỳ là hằng số. Vậy tại x1 hoặc x2 ta có:

J = Jpp(x1) + Jnp (x1) = Jpn(x2) + Jnn(x2)

Dòng điện Jpn là dòng khuếch tán các lỗ trống, nên có trị số tại tiết diện x là:

$$J_{\mathrm{pn}}(x) = -e.D_p.\frac{\mathrm{dP}_n(x)}{\mathrm{dx}}$$

Trong đó, Pn(x) là mật độ lỗ trống trong vùng N tại điểm x. Ta tính Pn(x)

Ta dùng phương trình liên tục:

$$\frac{\partial P_n}{\partial t} = -\frac{P_n - P_{n_0}}{\tau_p} - \frac{\partial I_p}{\partial x}.\frac{1}{e.A}$$

Vì dòng điện Jpn không phụ thuộc vào thời gian nên phương trình trở thành:

$\frac{d^2 P_n}{\mathrm{dx}^2} = \frac{P_n - P_{n_0}}{L_p^2}$ Trong đó $L_p = \sqrt{D_p.\tau_p}$

Và có nghiệm số là: $P_n(x) - P_{n_0} = [P_n(x_2) - P_{n_0}].e^{-\frac{x-x_2}{L_p}}$

Suy ra, $J_{\mathrm{pn}}(x_2) = -e.D_p \frac{\mathrm{dP}_n}{\mathrm{dx}} \mid_{x=x_2} = \frac{e.D_p}{L_p}[P_n(x_2) - P_{n_0}]$

Ta chấp nhận khi có dòng điện qua mối nối, ta vẫn có biểu thức: $\mathrm{dv} = -V_T \frac{\mathrm{dp}}{p}$ như trong trường hợp nối cân bằng.

Lấy tích phân hai vế từ x1 đến x2 ta được:

$$\int_0^{V_B} \mathrm{dv} = -V_T \int_{p_{p(x_1)} \approx p_{p_0}}^{p_n(x_2)} \frac{\mathrm{dp}}{p}$$

Ta được:

Mà: $V_B = V_0 - V = V_T \log \frac{P_{p_0}}{P_{n_0}} - V$

Suy ra: $V = V_T \log \frac{P_n(x_2)}{P_{n_0}}$

Nên: $P_n(x_2) = P_{n_0}.e^{\frac{V}{V_T}}$

Do đó: $J_{\mathrm{pn}}(x_2) = e.D_p.\frac{1}{L_p}[P(x_2) - P_{n_0}]$

$$J_{\mathrm{pn}}(x_2) = e.\frac{D_p}{L_p}.P_{n_0}.\left[e^{\frac{V}{V_T}} - 1\right]$$

Tương tự, ta có:

$$J_{\mathrm{np}}(x_1) = e.D_n.\frac{1}{L_n}[n_p(x_1) - n_{p_0}] \; J_{\mathrm{np}}(x_1) = e.\frac{D_n}{L_n}.n_{p_0}\left[e^{\frac{V}{V_T}} - 1\right]$$

Suy ra, mật độ dòng điện J trong mối nối P-N là:

$$J = J_{\mathrm{pn}}(x_2) + J_{\mathrm{np}}(x_1)$$

$$J = e\left[\frac{D_P}{L_P}.p_{\text{no}} + \frac{D_n}{L_n}.n_{\text{po}}\right].\left[e^{\frac{V}{V_T}} - 1\right]$$

Như vậy, dòng điện qua mối nối P-N là:

$$I = A.e\left[\frac{D_P}{L_P}.p_{\text{no}} + \frac{D_n}{L_n}.n_{\text{po}}\right].\left[e^{\frac{V}{V_T}} - 1\right]$$

Đặt: $I_0 = A.e.\left[\frac{D_P}{L_P}.p_{\text{no}} + \frac{D_n}{L_n}.n_{\text{po}}\right]$

Ta được: $I = I_0\left[e^{\frac{V}{V_T}} - 1\right]$

Phương trình này được gọi là phương trình Schockley

Trong đó: $V_T = \frac{\text{kT}}{e} = \frac{D_p}{\mu p} = \frac{D_n}{\mu n}$

Với $k = 1{,}381.10^{-23} J/^0 K$là hằng số Boltzman

$e = -1{,}602.10^{-19}$coulomb, là điện tích của electron

T là nhiệt độ tuyệt đối.

Ở nhiệt độ bình thường, T=2730K, VT=0,026 volt. Khi mối nối chuyển vận bình thường, V thay đổi từ 0,3 V đến 0,7 V tùy theo mối là Ge hay Si, $\frac{V}{V_T} > 10 \Rightarrow e^{\frac{V}{V_T}}$>>1

Vậy, $I \approx I_0.e^{\frac{V}{V_T}}$

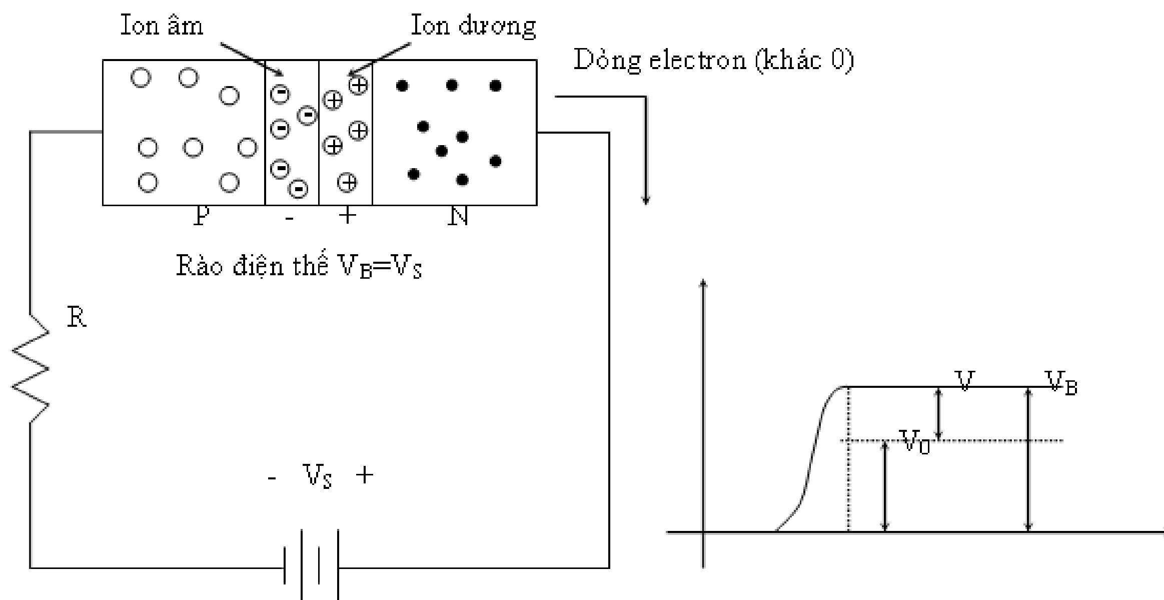
Ghi chú: Công thức trên chỉ đúng trong trường hợp dòng điện qua mối nối khá lớn (vùng đặc tuyến V-I thẳng, xem phần sau); với dòng điện I tương đối nhỏ (vài mA trở xuống), người ta chứng minh được dòng điện qua mối nối là:

$$I = I_0\left[e^{\frac{V}{\eta V_T}} - 1\right]$$

Với   = 1 khi mối nối là Ge

   = 2 khi mối nối là Si

Nối P-N khi được phân cực nghịch:



Hình 4

Khi nối P-N được phân cực nghịch, rào điện thế tăng một lượng V. Lỗ trống và điện tử không thể khuếch tán ngang qua mối nối. Tuy nhiên, dưới tác dụng của nhiệt, một số ít điện tử và lỗ trống được sinh ra trong vùng hiếm tạo ra một dòng điện có chiều từ vùng N sang vùng P. Vì điện tử và lỗ trống sinh ra ít nên dòng điện ngược rất nhỏ, thường chừng vài chục   A hay nhỏ hơn. Để ý là dòng điện ngược này là một hàm số của nhiệt độ.

Người ta cũng chứng minh được trong trường hợp nối P-N phân cực nghịch với hiệu điện thế V<0, dòng điện qua nối là:

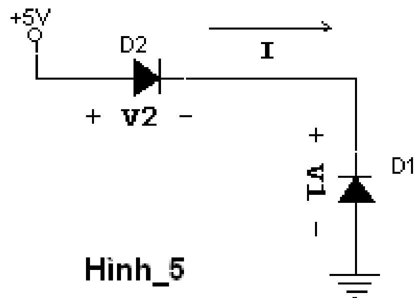
$$I = I_0\left[e^{\frac{V}{\eta V_T}} - 1\right]$$

I0 cũng có trị số:

$$I_0 = A.e.\left[\frac{D_P}{L_P}.p_{\text{no}} + \frac{D_n}{L_n}.n_{\text{po}}\right]$$

Thông thường, $e^{\frac{V}{\eta V_T}} << 1$ nên I # I0

Thí dụ: Xem mạch sau đây



D1 và D2 là 2 nối P-N Si. Tìm điện thế V1 và V2 xuyên qua nối.

Giải: Dòng điện qua 2 nối P-N là như nhau. Chú ý là dòng điện qua D2 là dòng thuận và dòng qua D1 là dòng nghịch.

Vậy: $I = I_0\left[e^{\frac{V}{\eta V_T}} - 1\right] = I_0$ với = 2 và VT = 0,026V

$$\Rightarrow e^{\frac{V_2}{0{,}052}} = 2$$

$$\Rightarrow V_2 = 0{,}693.0{,}052 = 0{,}036(V)$$

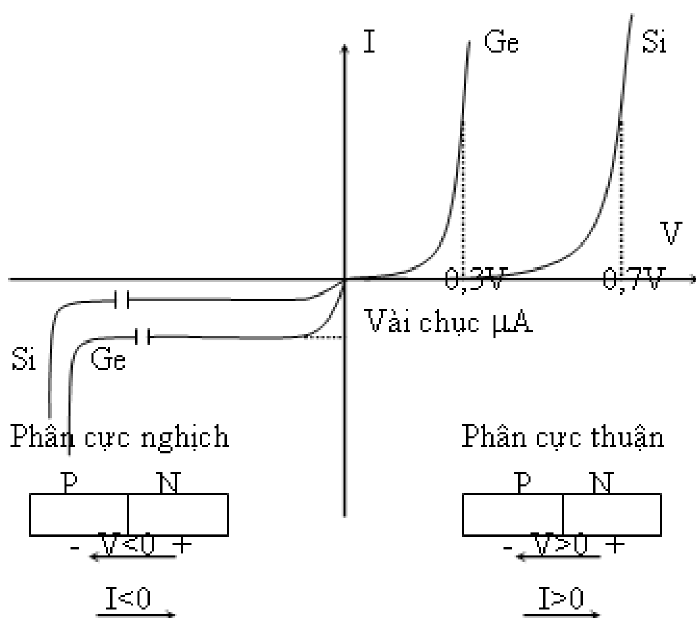
Do đó, điện thế ngang qua nối phân cực nghịch là:

V1 = 5–V2 =5 – 0,036 = 4,964 (V)

I0 là dòng điện bảo hòa ngược. Dòng điện trong nối P-N có thể diễn tả bằng đồ thị sau đây, được gọi là đặc tuyến V-I của nối P-N.

Khi hiệu thế phân cực thuận còn nhỏ, dòng điện I tăng chậm. Khi hiệu thế phân cực thuận đủ lớn, dòng điện I tăng nhanh trong lúc hiệu điện thế hai đầu mối nối tăng rất ít.

Khi hiệu thế phân cực nghịch còn nhỏ, chỉ có 1 dòng điện rỉ I0 chạy qua. Khi hiệu điện thế phân cực nghịch đủ lớn, những hạt tải điện sinh ra dưới tác dụng của nhiệt được điện trường trong vùng hiếm tăng vận tốc và có đủ năng lượng rứt nhiều điện tử khác từ các nối hóa trị. Cơ chế này cứ chồng chất, sau cùng ta có một dòng điện ngược rất lớn, ta nói nối P-N ở trung vùng phá hủy theo hiện tượng tuyết đổ (avalanche).



Hình 6

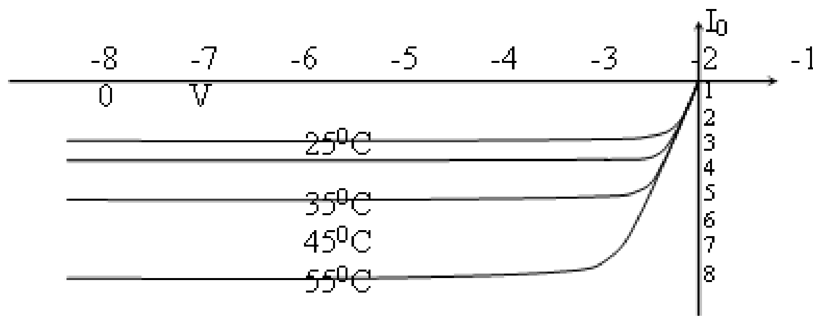
ẢNH HƯỞNG CỦA NHIỆT ĐỘ LÊN NỐI P-N:

1. Dòng điện bảo hòa ngược I0 tùy thuộc vào nồng độ chất pha, diện tích mối nối và nhất là nhiệt độ.

Thông thường ta thấy rằng I0 sẽ tăng lên gấp đôi khi nhiệt độ mối nối tăng lên 100C

$I_0(t^0C) = I_0(25^0C).2^{\frac{t-25}{10}}$ với t là nhiệt độ (0C)

Hình sau đây mô tả sự biến thiên của dòng điện bảo hòa ngược theo nhiệt độ.



Hình 7

Thí dụ: 1N914B là diode Si chuyển mạch nhanh có dòng bảo hòa ngược I0=25nA ở 250C. Tìm I0 ở 1000C.

Áp dụng: $I_0(t^0C) = I_0(25^0C).\frac{2^{t-25}}{10}$

$= 25\text{nA}.\frac{2^{100-25}}{10}$

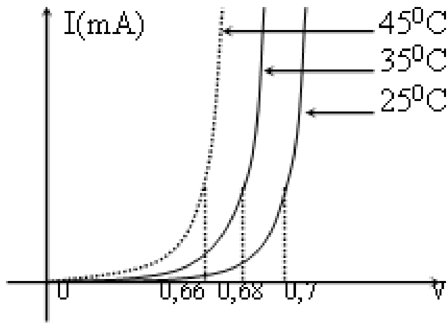
$= 25\text{nA}.181$

$\Rightarrow I_0(100^0C) = 4{,}525\mu A$

2. Tính chất của nối P-N khi phân cực thuận cũng thay đổi theo nhiệt độ.

Khi nhiệt độ của nối P-N tăng, điện thế thềm của mối nối giảm (nối dễ dẫn điện hơn). Người ta thấy rằng, khi nhiệt độ tăng lên 10C điện thế thềm giảm 1,8mV ở diode Si và giảm 2,02mV ở diode Ge. Một cách tổng quát có thể coi như điện thế thềm giảm 2mV khi nhiệt độ tăng lên 10C.

$\frac{\Delta V_D}{\Delta t} = -2\text{mV}/^0C$



Hình 8

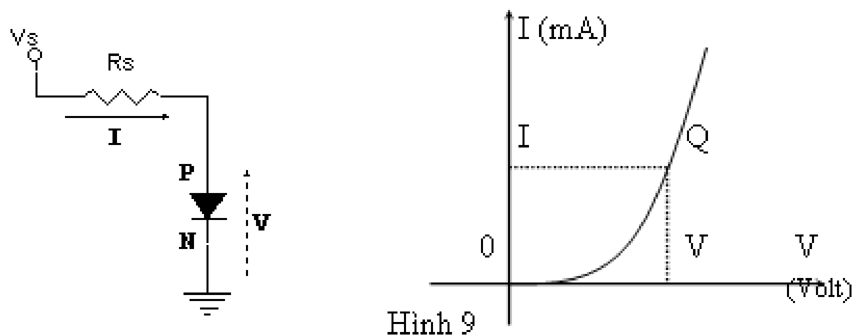
3. Nhiệt độ của nối P-N cũng quyết định điện thế sụp đổ. Nếu nhiệt độ tăng lên đến một trị nào đó thì điện thế sụp đổ sẽ giảm xuống rất nhỏ và mối nối P-N không còn sử dụng được nữa. Nhiệt độ này là 1500C đối với Si và 850C đối với Ge.

NỘI TRỞ CỦA NỐI P-N.

Người ta thường chú ý đến hai loại nội trở của nối P-N

Nội trở tĩnh: (Static resistance).

Nội trở tĩnh là điện trở nội của nối P-N trong mạch điện một chiều. Người ta định nghĩa điện trở một chiều ở một điểm phân cực là tỉ số V/I ở điểm đó.



Hình 9

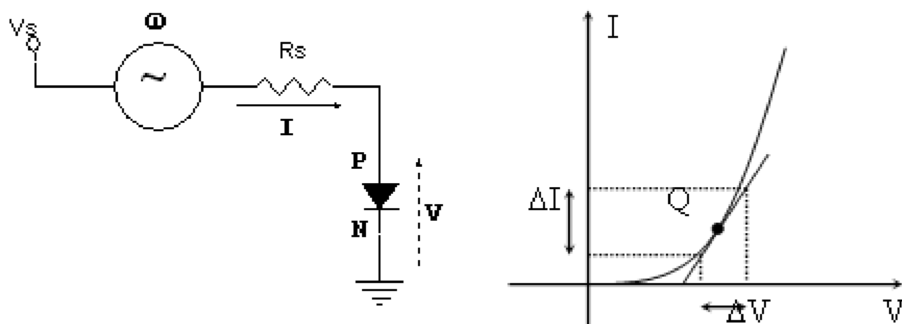
Nội trở của nối tại điểm Q là:

$$R_D = \frac{V}{I}$$

Khi nối P-N phân cực thuận càng mạnh, dòng điện I càng lớn trong lúc điện thế V gần như không đổi nên nội trở càng nhỏ.

Nội trở động của nối P-N: (Dynamic Resistance)

Giả sử dòng dòng điện ngang qua nối P-N là IQ tương ứng với một điện thế phân cực thuận VQ.



Hình 10

Khi V biến thiên một lượng V từ trị số VQ thì I cũng biến thiên một lượng tương ứng I từ trị số IQ. Tỉ số $\frac{\Delta I}{\Delta V}$ bằng với độ dốc của tiếp

tuyến tại điểm Q với đặc tuyến của nối P-N.

Đặt: $\frac{\Delta I}{\Delta V} = \frac{1}{r_d}$;rd được gọi là điện trở động của nối P-N khi phân cực thuận.

Với tín hiệu u nhỏ, ta có:

$r_d = \frac{\Delta V}{\Delta I} = \frac{\mathrm{dV}}{\mathrm{dI}} \,|_Q$

Với $I = I_0.\left[e^{\frac{V}{\eta V_T}} - 1\right]$

Suy ra:

$\frac{\mathrm{dI}}{\mathrm{dV}} = I_0\left[\frac{1}{\eta V_T}.e^{\frac{V}{\eta V_T}}\right]$

Ngoài ra,

$I = I_0.\left[e^{\frac{V}{\eta V_T}} - 1\right] = I_0.e^{\frac{V}{\eta V_T}} - I_0$

Hay $I + I_0 = I_0.e^{\frac{V}{\eta V_T}}$

Do đó, $\frac{\mathrm{dI}}{\mathrm{dV}} = \frac{I+I_0}{\eta V_T}$

Và điện trở động là:

$r_d = \frac{\mathrm{dI}}{\mathrm{dV}} = \frac{\eta V_T}{I+I_0}$

Thông thường, $I >> I_0$nên $r_d = \frac{\eta V_T}{I}$

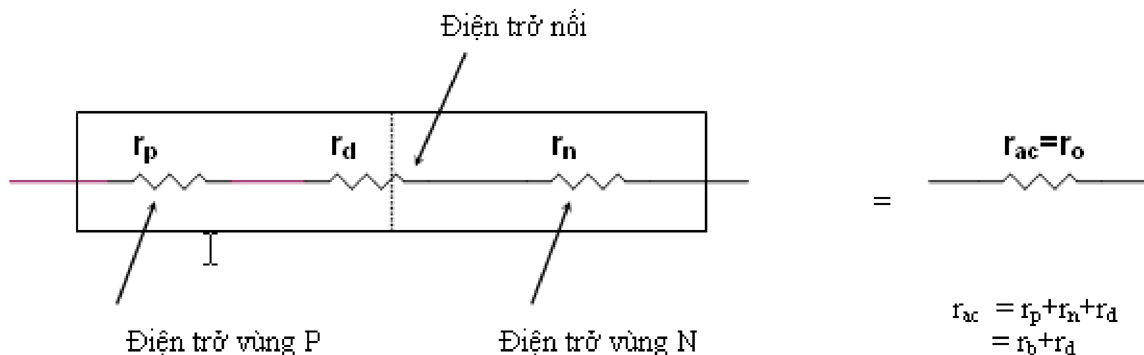
Ở nhiệt độ bình thường (250C), VT = 26mV, điện trở động là:

$r_d = \frac{\eta.26\mathrm{mV}}{I(\mathrm{mA})}$

Với dòng điện I khá lớn, =1, điện trở động rd có thể được tính theo công thức:

$$r_d = \frac{26\text{mV}}{I(\text{mA})}$$

Ở nhiệt độ bình thường, nếu IQ = 100mA thì rd = 0,26 . Trong một nối P-N thực, vì có tiếp trở giữa các mối nối, điện trở giữa hai vùng bán dẫn P và N nên điện trở động thực sự lớn hơn nhiều so với trị số tính được, thông thường khoảng vài chục .



Hình 11

Đây cũng chính là kiểu mẫu của Diode với tín hiệu nhỏ. Người ta cũng định nghĩa điện trở động khi phân cực nghịch

$$r_r = \frac{\text{dV}}{\text{dI}} \,|_Q$$

Vì độ dốc của tiếp tuyến tại Q khi nối P-N phân cực nghịch rất nhỏ nên điện trở động rr rất lớn, hàng M .

ĐIỆN DUNG CỦA NỐI P-N.

Điện dung chuyển tiếp (Điện dung nối)

Khi nối P-N được phân cực nghịch, vùng hiếm được nới rộng do có sự gia tăng điện tích trong vùng này. Với một sự biến thiên V của hiệu điện

thế phân cực nghịch, điện tích trong vùng hiếm tăng một lượng Q. Vùng hiếm có tác dụng như một tụ điện gọi là điện dung chuyển tiếp CT.

$$C_T = \left| \frac{\Delta Q}{\Delta V} = \frac{\varepsilon.A}{W_d} \right|$$

Trong đó,   là hằng số điện môi của chất bán dẫn, A là điện tích của nối P-N và Wd là độ rộng của vùng hiếm.

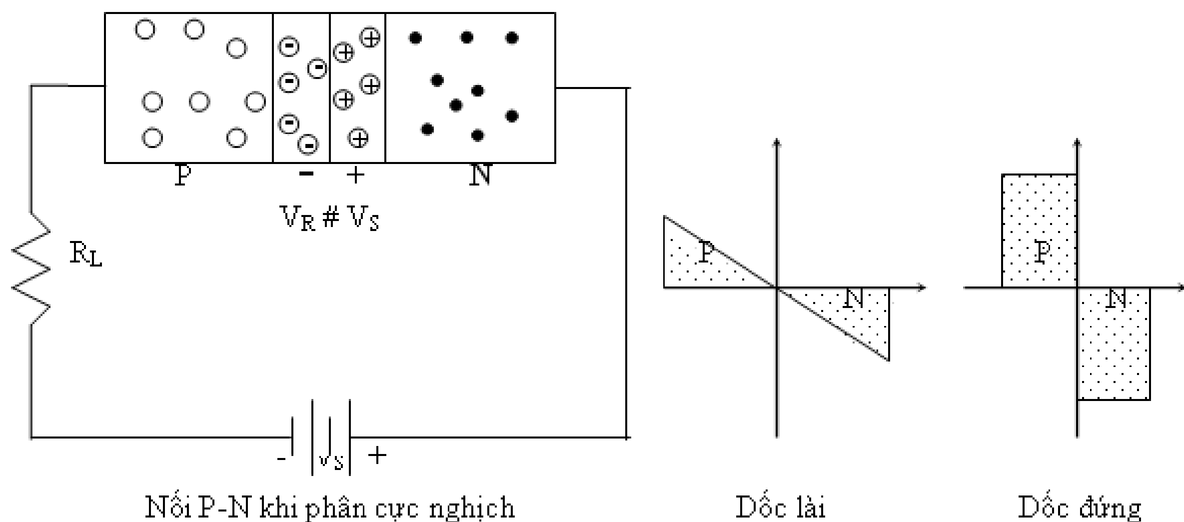
Khi điện thế phân cực nghịch thay đổi, độ rộng của vùng hiếm thay đổi nên điện dung chuyển tiếp CT cũng thay đổi. Người ta chứng minh được CT có trị số:

$$C_T = \frac{K}{V_0 + V_R{}^n}$$

Trong đó, K là hằng số tùy thuộc vào chất bán dẫn và kỹ thuật chế tạo. V0 là rào điện thế của nối P-N (Si là 0,7V và Ge là 0,3V). VR là điện thế phân cực nghịch. $n = \frac{1}{3}$trong trường hợp nối P-N là dốc lài (linearly graded juntion) và $n = \frac{1}{2}$trong trường hợp nối P-N thuộc loại dốc đứng (brupt juntion).

Nếu gọi Cj(0) là trị số của CT đo được khi VR=0, ta có:

$$C_T = \frac{C_j(0)}{1 + \frac{V_R}{V_0}{}^n}$$



Hình 12

Trong các nối P-N thông thường, CT có trị số từ 5pF đến 100pF

Điện dung khuếch tán. (Difusion capacitance)

Khi nối P-N được phân cực thuận, lỗ trống được khuếch tán từ vùng P sang vùng N và điện tử khuếch tán từ vùng N sang vùng P. Sự phân bố các hạt tải điện thiểu số ở hai bên vùng hiếm tạo nên một điện dung gọi là điện dung khuếch tán CD.. Người ta chứng minh được điện dung khuếch tán CDtỉ lệ với dòng điện qua nối P-N theo công thức:

$C_D = \frac{\tau I}{\eta V_T}$

Trong đó, $\tau = \tau_P = \frac{L_P^2}{D_P}$, là đời sống trung bình của lỗ trống; = 2 đối với nối P-N là Si, =1 đối với nối P-N là Ge.

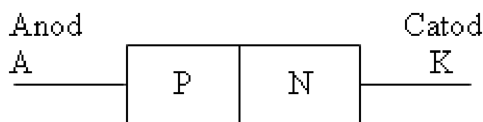
Thông thường, CD có trị số từ 2000pF đến 15000pF.

CÁC LOẠI DIODE THÔNG DỤNG

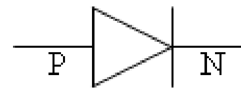
Diode cơ bản là một nối P-N. Thế nhưng, tùy theo mật độ chất tạp pha vào chất bán dẫn thuần ban đầu, tùy theo sự phân cực của diode và một số yếu tố khác nữa mà ta có nhiều loại diode khác nhau và tầm ứng dụng của chúng cũng khác nhau.

Diode chỉnh lưu:

Là diode thông dụng nhất, dùng để đổi điện xoay chiều – thường là điện thế 50Hz đến 60Hz sang điện thế một chiều. Diode này tùy loại có thể chịu đựng được dòng từ vài trăm mA đến loại công suất cao có thể chịu được đến vài trăm ampere. Diode chỉnh lưu chủ yếu là loại Si. Hai đặc tính kỹ thuật cơ bản của Diode chỉnh lưu là dòng thuận tối đa và điện áp ngược tối đa (Điện áp sụp đổ). Hai đặc tính này do nhà sản xuất cho biết.



Ký hiệu



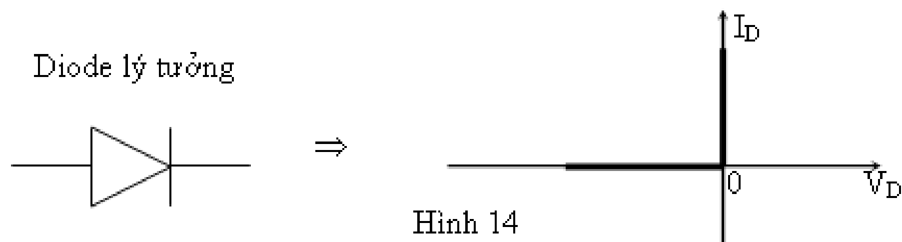
Hình 13

Trước khi xem qua một số sơ đồ chỉnh lưu thông dụng, ta xem qua một số kiểu mẫu thường dùng của diode.

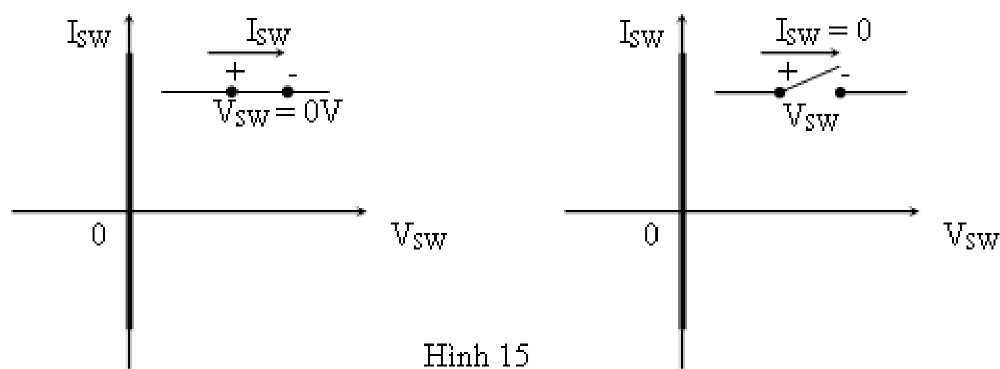
Kiểu mẫu một chiều của diode. Diode lý tưởng (Ideal diode)

Trong trường hợp này, người ta xem như điện thế ngang qua diode khi phân cực thuận bằng không và nội trở của nó không đáng kể. Khi phân cực nghịch, dòng rỉ cũng xem như không đáng kể.

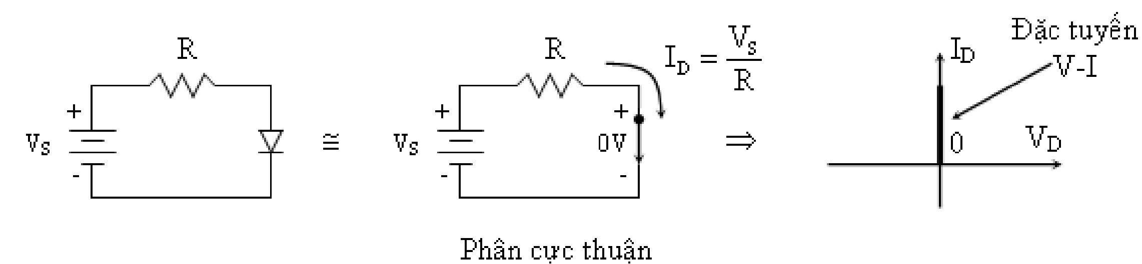
Như vậy, diode lý tưởng được xem như một ngắt (switch): ngắt điện đóng mạch khi diode được phân cực thuận và ngắt điện hở mạch khi diode được phân cực nghịch.



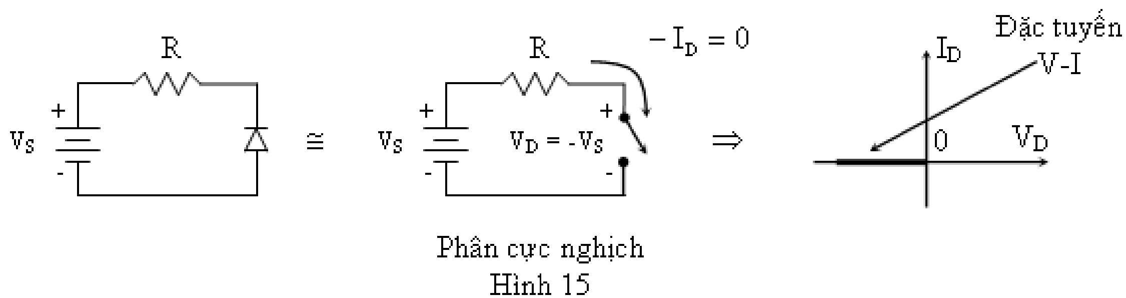
Hình 14



Hình 15



Phân cực thuận

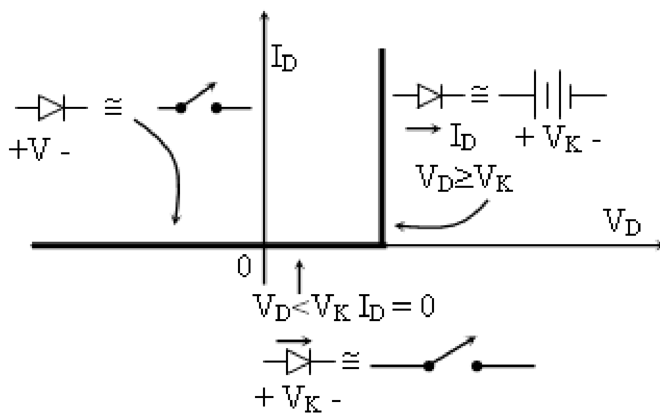


Phân cực nghịch
Hình 15

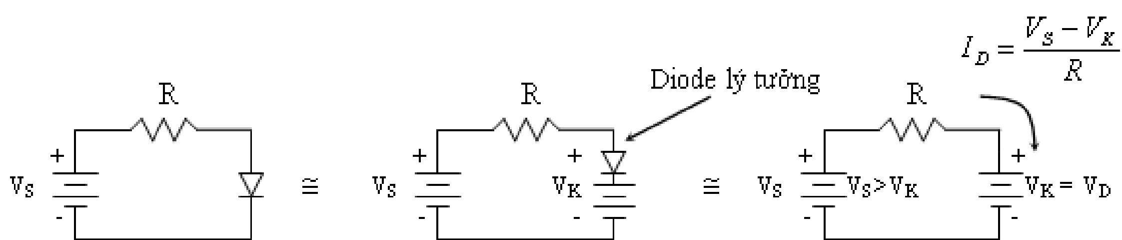
Kiểu mẫu điện thế ngưỡng (Knee-Voltage model)

Trong kiểu mẫu này, điện thế ngang qua diode khi được phân cực thuận là một hằng số và được gọi là điện thế ngưỡng VK (khoảng 0,3V đối với diode Ge và 0,7 volt đối với diode Si).

Như vậy, khi phân cực thuận, diode tương đương với một diode lý tưởng nối tiếp với nguồn điện thế VK, khi phân cực nghịch cũng tương đương với một ngắt điện hở.



Hình 16

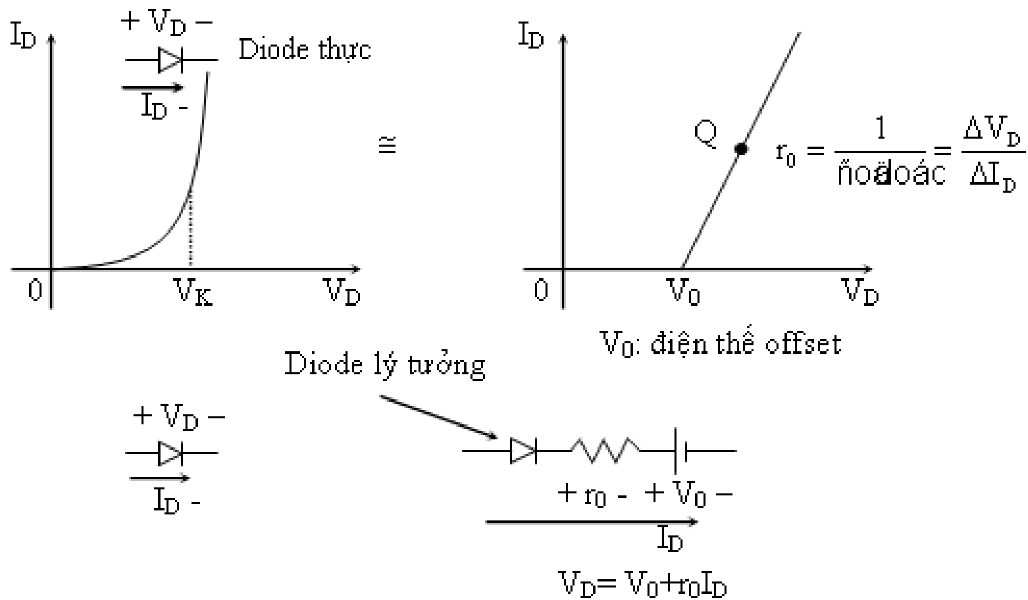


Hình 17

Kiểu mẫu diode với điện trở động:

Khi điện thế phân cực thuận vượt quá điện thế ngưỡng VK, dòng điện qua diode tăng nhanh trong lúc điện thế qua hai đầu diode VD cũng tăng (tuy chậm) chứ không phải là hằng số như kiểu mẫu trên. Để chính xác

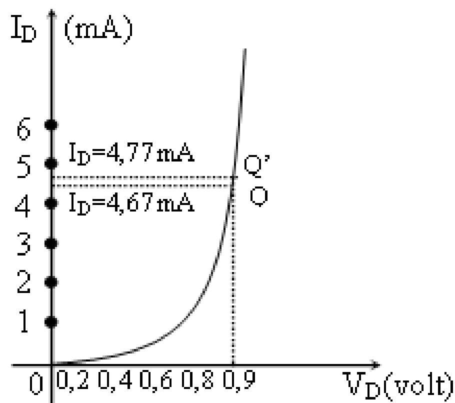
hơn, lúc này người ta phải chú ý đến độ giảm thế qua hai đầu điện trở động r0.

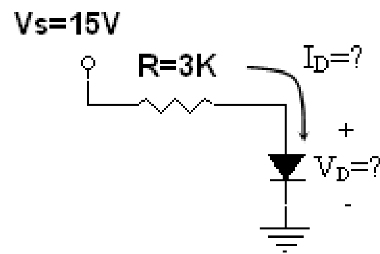


Hình 18 - 19

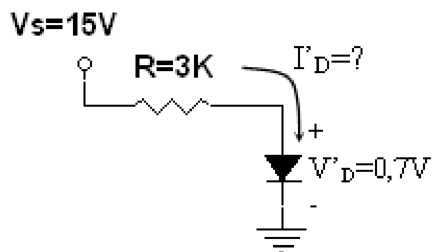
Thí dụ:

Từ đặc tuyến V-I của diode 1N917(Si), xác định điện trở động r0 và tìm điểm điều hành Q(ID và VD) khi nó được dùng trong mạch hình bên.





Hình 20



Hình 21

Giải:

Bước 1: dùng kiểu điện thế ngưỡng:

$$I'_D = \frac{V_S - V_K}{R} = \frac{15 - 0{,}7}{3\mathrm{K}\Omega} = 4{,}77\mathrm{mA}$$

Bước 2: với I'D =4,77mA, ta xác định được điểm Q' (V'D=0,9V)

Bước 3: vẽ tiếp tuyến tại Q' với đặc tuyến để tìm điện thế offset V0.

V0=0,74V

Bước 4: Xác định r0 từ công thức:

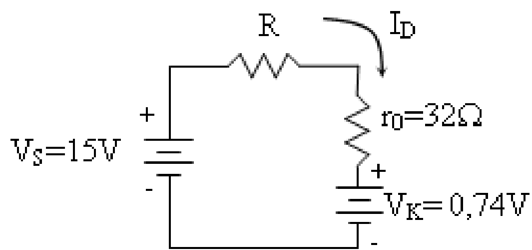
$$r_0 = \frac{\Delta V_D}{\Delta \mathrm{DI}_D} = \frac{0{,}9 - 0{,}74}{4{,}77} = \frac{0{,}16}{4{,}77} \approx 32\Omega$$

Bước 5: Dùng kiểu mẫu với điện trở động r0.

$$I_D = \frac{V_S - V_0}{R + r_0} = \frac{15 - 0{,}74}{3000 + 32} = 0{,}00467A$$

ID=4,67mA

Và VD=V0+r0ID=0,74+0,00467x32=0,89V



Hình 22

Chú ý:

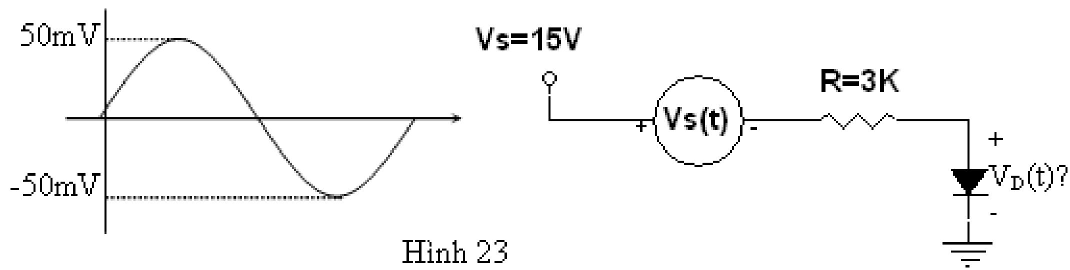
Trong trường hợp diode được dùng với tín hiệu nhỏ, điện trở động r0 chính là điện trở động rd mà ta đã thấy ở phần trước cộng với điện trở của hai vùng bán dẫn P và N.

r0=rac=rp+rn+rd=rB+rd

với rd= $\frac{26\text{mV}}{I_D\text{mA}}$

Ví dụ: Xem mạch dùng diode 1N917 với tín hiệu nhỏ VS(t)=50 Sin t (mV).

Tìm điện thế VD(t) ngang qua diode, biết rằng điện trở rB của hai vùng bán dẫn P-N là 10 .



Hình 23

Giải:

Theo ví dụ trước, với kiểu mẫu điện thế ngưỡng ta có VD=0,7V và ID=4,77mA.

Từ đó ta tìm được điện trở nối rd:

$r_d = \frac{26\text{mV}}{I_D} = \frac{26\text{mV}}{4{,}77\text{mA}} = 5{,}45\Omega$

rac=10 + 0,45=10,45

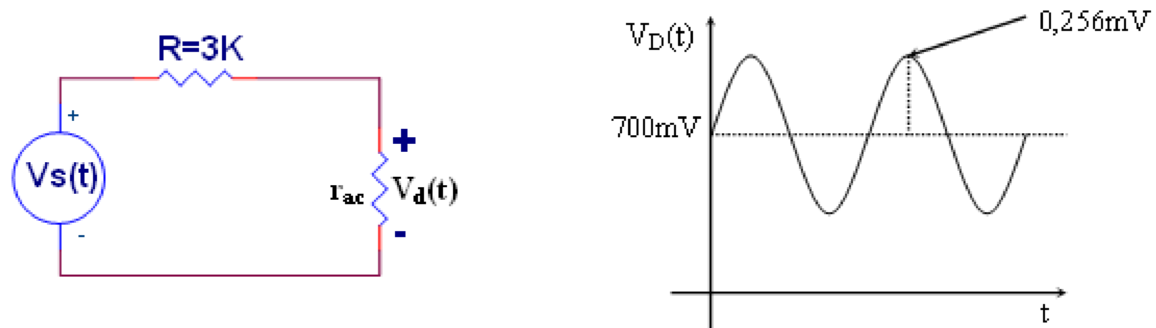
Mạch tương đương xoay chiều:

Điện thế đỉnh Vdm ngang qua diode là $V_{\text{dm}} = \frac{r_{\text{ac}}}{R+r_{\text{ac}}}V_m = \frac{15{,}45}{15{,}45+3000}.50$

Vdm=0,256 Sin t (mV).

Vậy điện thế tổng cộng ngang qua diode là:

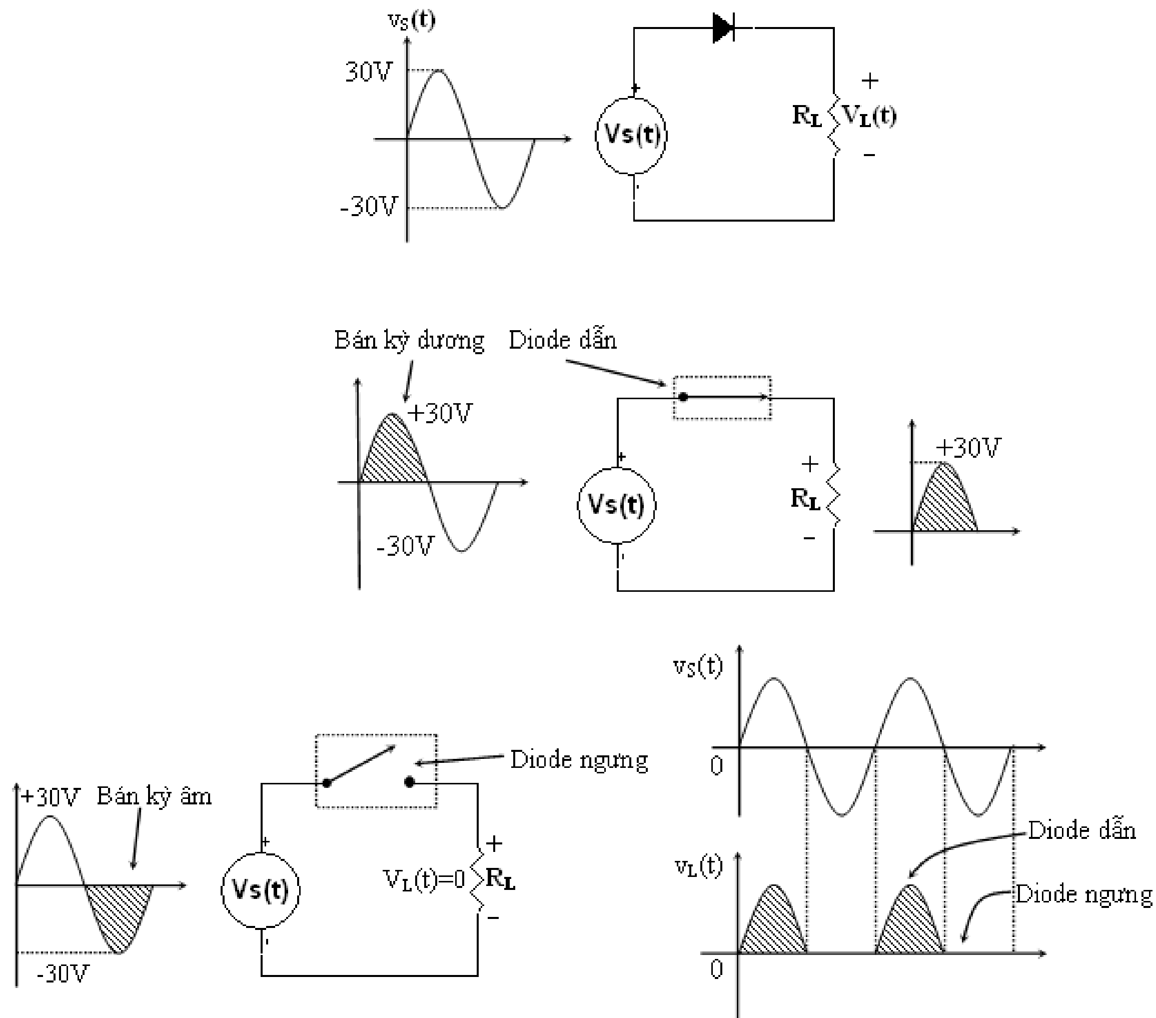
VD(t) = 700mV + 0,256 Sin t (mV).



Hình 24

Kiểu mẫu tín hiệu rộng và hiệu ứng tần số.

Hình sau đây mô tả một diode được dùng với tín hiệu hình sin có biên độ lớn.



Hình 25

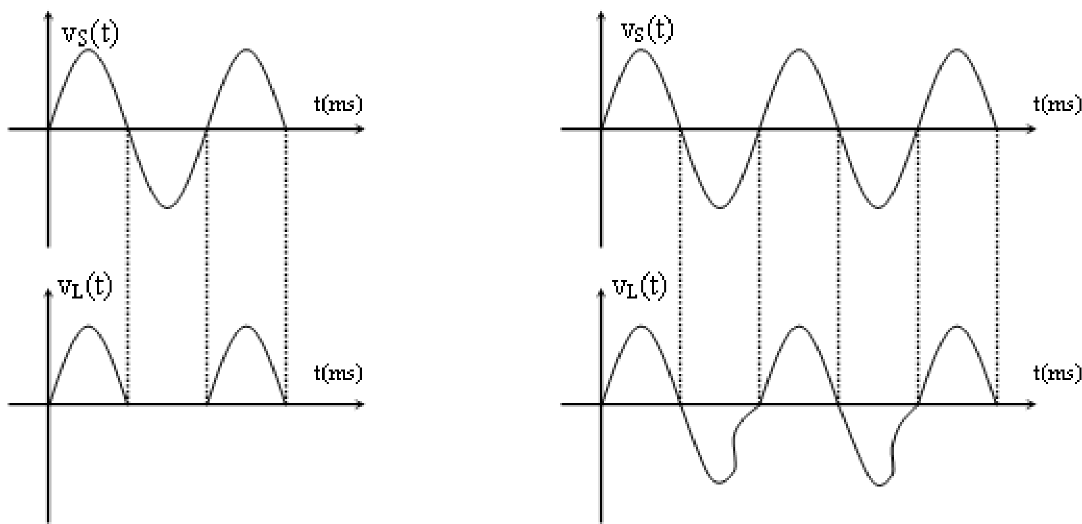
Khi diode được dùng với nguồn tín hiệu xoay chiều tín hiệu biên độ lớn, kiểu mẫu tín hiệu nhỏ không thể áp dụng được. vì vậy, người ta dùng kiểu mẫu một chiều tuyến tính.

Kết quả là ở nữa chu kỳ dương của tín hiệu, diode dẫn và xem như một ngắt điện đóng mạch. ở nửa chu kỳ âm kế tiếp, diode bị phân cực nghịch và có vai trò như một ngắt điện hở mạch. Tác dụng này của diode được gọi là chỉnh lưu nửa sóng (mạch chỉnh lưu sẽ được khảo sát kỹ ở giáo trình mạch điện tử).

Đáp ứng trên chỉ đúng khi tần số của nguồn xoay chiều VS(t) thấp-thí dụ như điện 50/60Hz, tức chu kỳ T=20ms/16,7ms-khi tần số của nguồn tín

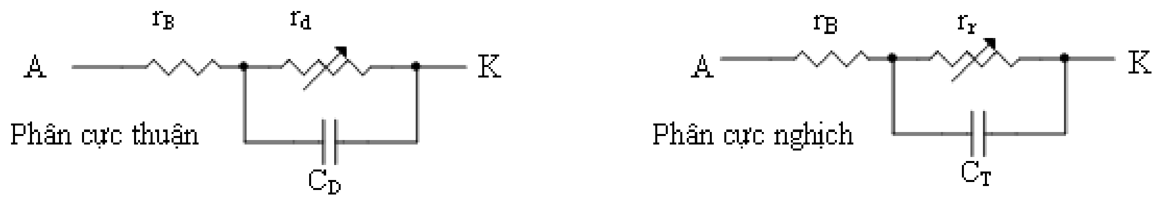
hiệu lên cao (chu kỳ ở hàng nano giây) thì ta phải quan tâm đến thời gian chuyển tiếp từ bán kỳ dương sang bán kỳ âm của tín hiệu.

Khi tần số của tín hiệu cao, điện thế ngõ ra ngoài bán kỳ dương (khi diode được phân cực thuận), ở bán kỳ âm của tín hiệu cũng qua được một phần và có dạng như hình vẽ. Chú ý là tần số của nguồn tín hiệu càng cao thì thành phần bán kỳ âm xuất hiện ở ngõ ra càng lớn.



Hình 26

Hiệu ứng này do điện dung khuếch tán CD của nối P-N khá lớn khi được phân cực thuận (CD có trị từ 2000pF đến 15000pF). Tác dụng của điện dung này làm cho diode không thể thay đổi tức thời từ trạng thái dẫn sang trạng thái ngưng dẫn mà phải mất đi một thời gian (thường được gọi là thời gian hồi phục, kiểu mẫu diode phải kể đến tác dụng của điện dung của nối.



Hình 27

rB: Điện trở hai vùng bán dẫn P và N

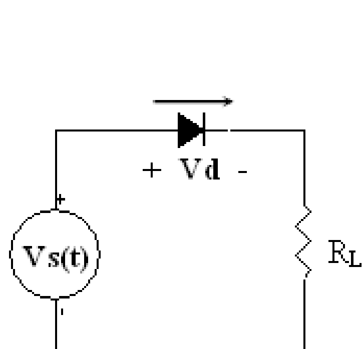
rd: Điện trở động của nối P-N khi phân cực thuận (rất nhỏ)

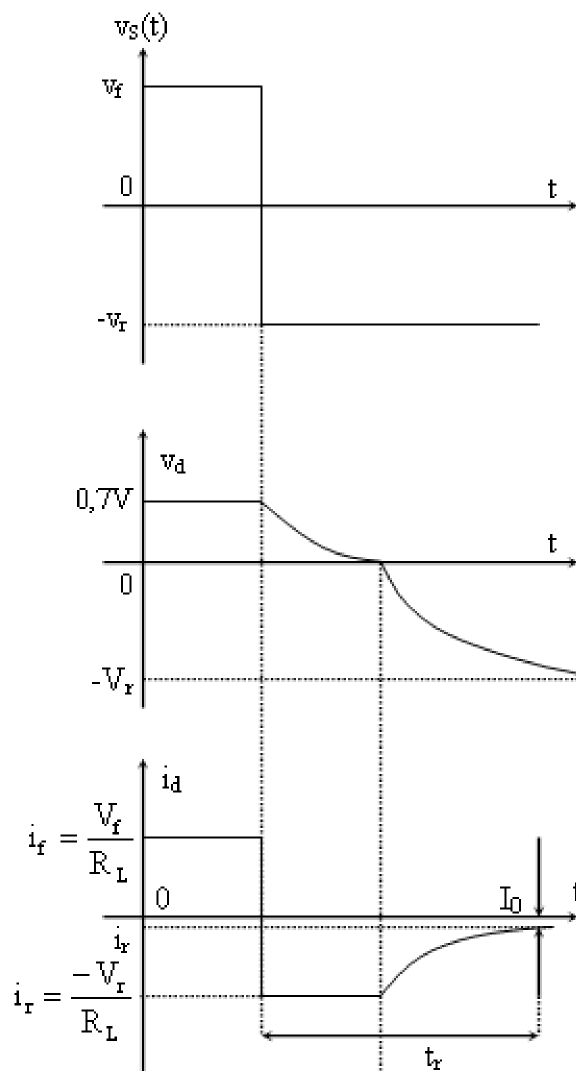
CD: Điện dung khuếch tán

rr: Điện trở động khi phân cực nghịch (rất lớn)

CT: Điện dung chuyển tiếp

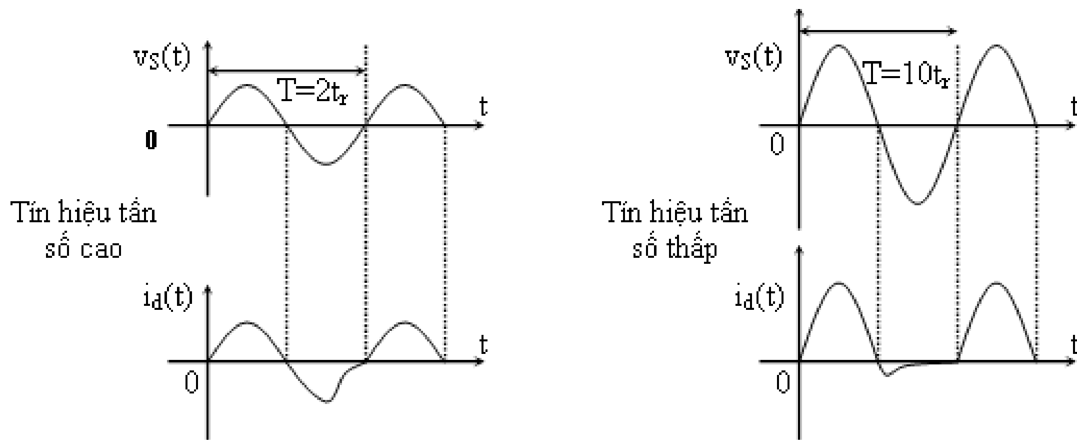
Để thấy rõ hơn thời gian hồi phục, ta xem đáp ứng của diode đối với hàm nấc (dạng sóng chữ nhật) được mô tả bằng hình vẽ sau.





Hình 28

Thông thường, giá trị của tr có thể thay đổi từ nhỏ hơn 1 nano giây đến xấp xĩ 1 s. Hiệu ứng của tr trên diode chỉnh lưu (sóng sin) được diễn tả như hình sau. Người ta nhận thấy rằng, có thể bỏ qua thời gian hồi phục trên mạch chỉnh lưu khi tr<0,1T, với T là chu kỳ của sóng sin được chỉnh lưu.



Hình 29

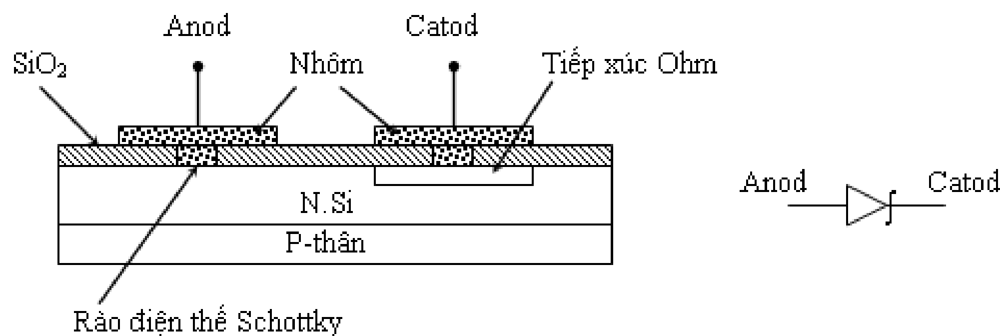
Diode tách sóng.

Cũng làm nhiệm vụ như diode chỉnh lưu nhưng thường với tín hiệu có biên độ nhỏ và tần số cao. Diode tách sóng thường được chế tạo có dòng thuận nhỏ và có thể là Ge hay Si nhưng diode Ge được dùng nhiều hơn vì điện thế ngưỡng VK nhỏ.

Diode schottky:

Ta đã thấy ảnh hưởng của thời gian hồi phục (tức thời gian chuyển mạch) lên dạng sóng ngõ ra của mạch chỉnh lưu. Để rút ngắn thời gian hồi phục. Các hạt tải điện phải di chuyển nhanh, vùng hiếm phải hẹp. Ngoài ra, còn phải tạo điều kiện cho sự tái hợp giữa lỗ trống và điện tử dễ dàng và nhanh chóng hơn. Đó là nguyên tắc của diode schottky.

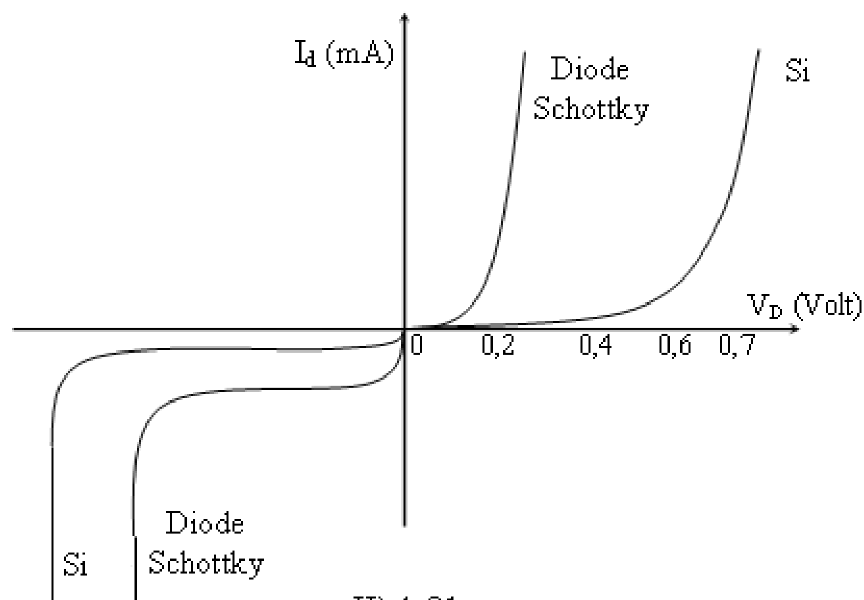
Mô hình sau đây cho biết cấu tạo căn bản của diode schottky.



Hình 30

Ta thấy trong diode schottky, thường người ta dùng nhôm để thay thế chất bán dẫn loại P và chất bán dẫn loại N là Si. Do nhôm là một kim loại nên rào điện thế trong diode schottky giảm nhỏ nên điện thế ngưỡng của diode schottky khoảng 0,2V đến 0,3V. Để ý là diode schottky có điện thế bảo hoà ngược lớn hơn diode Si và điện thế sụp đổ cũng nhỏ hơn diode Si.

Do thời gian hồi phục rất nhỏ (đổi trạng thái nhanh) nên diode schottky được dùng rất phổ biến trong kỹ thuật số và điều khiển.



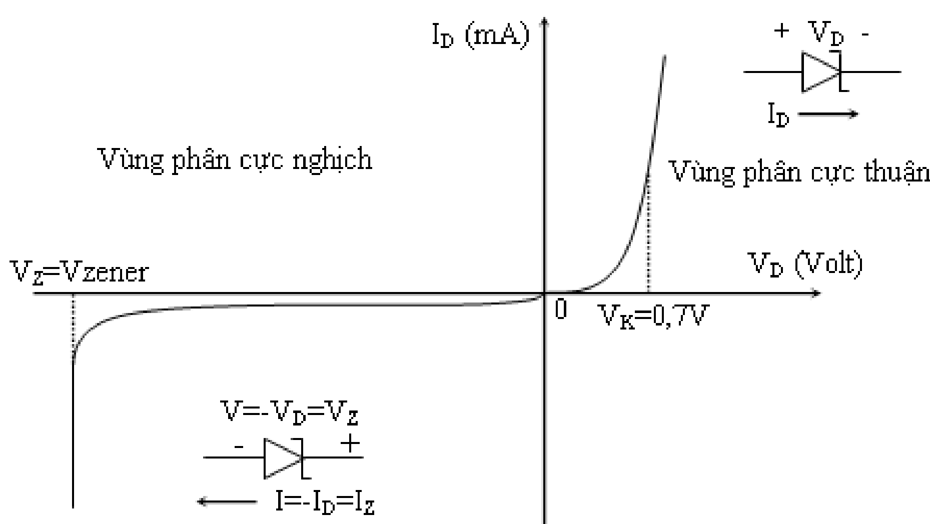
Hình 31

Diode ổn áp (diode Zener):

Như đã khảo sát ở phần trước, khi điện thế phân cực nghịch của diode lớn, những hạt tải điện sinh ra dưới tác dụng nhiệt bị điện trường mạnh trong vùng hiếm tăng vận tốc và phá vỡ các nối hoá trị trong chất bán dẫn. Cơ chế này cứ chồng chất vầ sau cùng ta có dòng điện ngược rất lớn. Ta nói diode đang ở trong vùng bị phá huỷ theo hiện tượng tuyết đổ và gây hư hỏng nối P-N.

Ta cũng có một loại phá huỷ khác do sự phá huỷ trực tiếp các nối hoá trị dưới tác dụng của điện trường. Sự phá huỷ này có tính hoàn nghịch, nghĩa là khi điện trường hết tác dụng thì các nối hoá trị được lập lại, ta gọi hiện tượng này là hiệu ứng Zener.

Hiệu ứng này được ứng dụng để chế tạo các diode Zener. Bằng cách thay đổi nồng độ chất pha, người ta có thể chế tạo được các diode Zener có điện thế Zener khoảng vài volt đến vài hàng trăm volt. Để ý là khi phân cực thuận, đặc tuyến của diode Zener giống hệt diode thường (diode chỉnh lưu). Đặc tuyến được dùng của diode Zener là khi phân cực nghịch ở vùng Zener, điện thế ngang qua diode gần như không thay đôi trong khi dòng điện qua nó biến thiên một khoảng rộng.

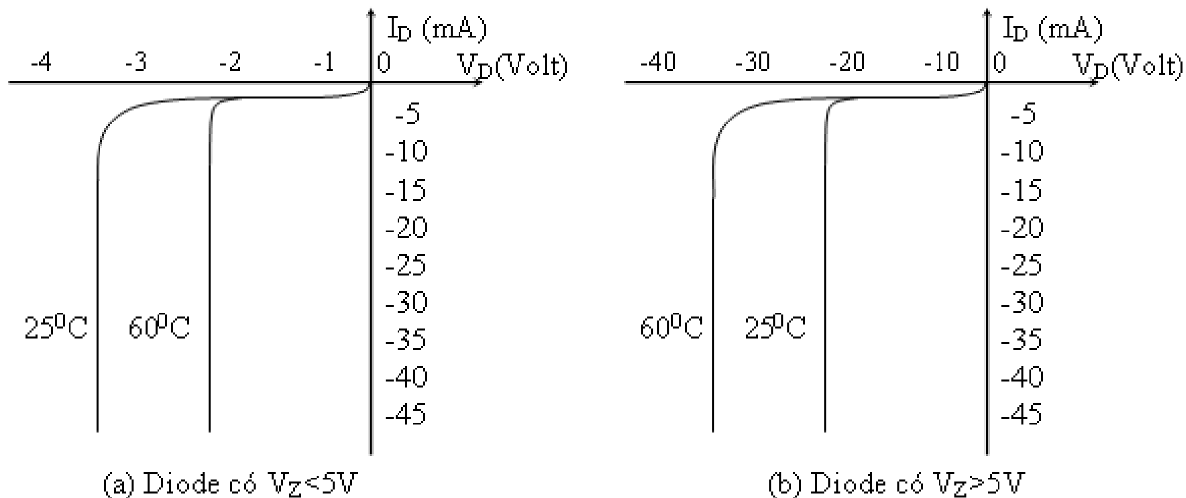


Hình 32

* Ảnh hưởng của nhiệt độ:

Khi nhiệt độ thay đổi, các hạt tải điện sinh ra cũng thay đổi theo:

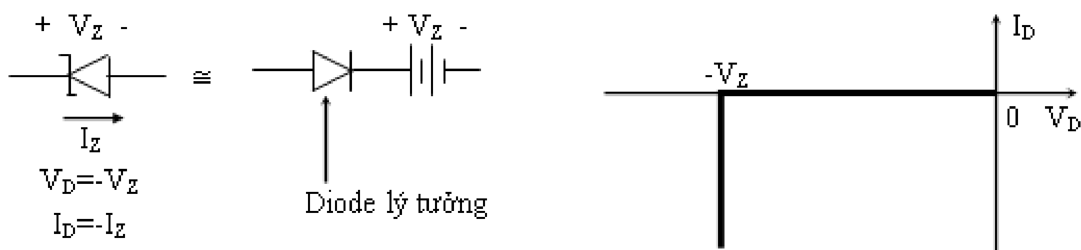
- Với các diode Zener có điện thế Zener VZ < 5V thì khi nhiệt độ tăng, điện thế Zener giảm.
- Với các diode có điện thế Zener VZ>5V (còn được gọi là diode tuyết đổ-diode avalanche) lại có hệ số nhiệt dương (VZ tăng khi nhiệt độ tăng).
- Với các diode Zener có VZ nằm xung quanh 5V gần như VZ không thay đổi theo nhiệt độ.



Hình 33

* Kiểu mẫu lý tưởng của diode Zener:

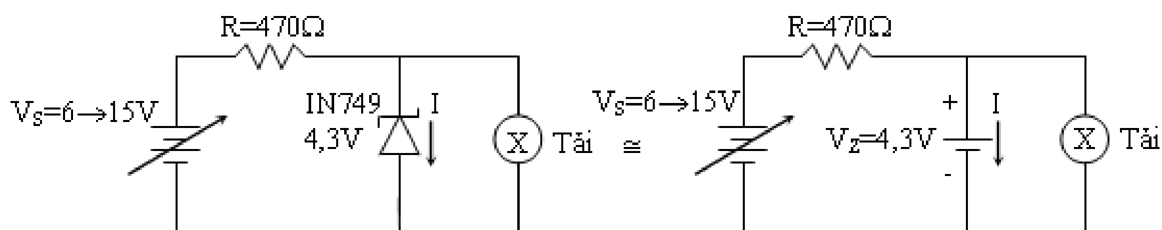
Trong kiểu mẫu lý tưởng, diode Zener chỉ dẫn điện khi điện thế phân cực nghịch lớn hay bằng điện thế VZ. Điện thế ngang qua diode Zener không thay đổi và bằng điện thế VZ. Khi điện thế phân cực nghịch nhỏ hơn hay bằng điện thế VZ, diode Zener không dẫn điện (ID=0).



Hình 34

Do tính chất trên, diode zener thường được dùng để chế tạo điện thế chuẩn.

Thí dụ: mạch tao điện thế chuẩn 4,3V dùng diode zener 1N749 như sau:



Hình 35

Khi chưa mắc tải vào, thí dụ nguồn VS=15V, thì dòng qua zener là:

$$I = \frac{V_S - V_Z}{R} = \frac{15-4{,}3}{470} = 22{,}8\text{mA}$$

* Kiểu mẫu của diode zener đối với điện trở động:

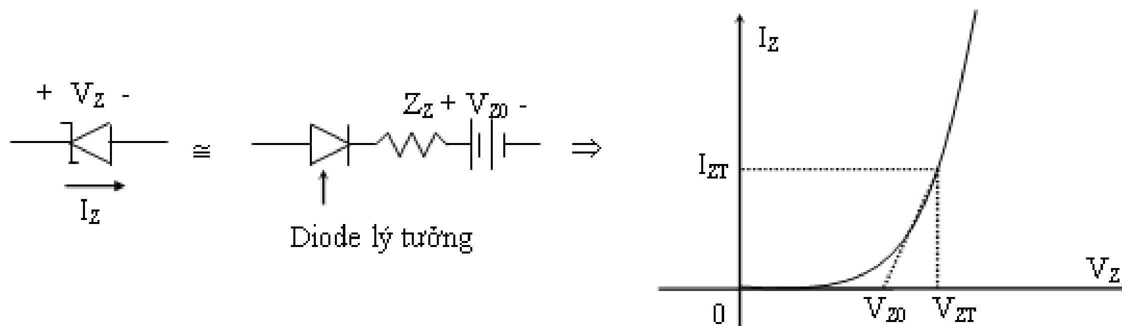
Thực tế, trong vùng zener, khi dòng điện qua diode tăng, điện thế qua zener cũng tăng chút ít chứ không phải cố định như kiểu mẫu lý tưởng.

Người ta định nghĩa điện trở động của diode là:

$$r = Z_Z = \frac{V_{\text{ZT}} - V_{\text{ZO}}}{I_{\text{ZT}}}$$

Trong đó: VZO là điện thế nghịch bắt đầu dòng điện tăng.

VZT là điện thế ngang qua hai đầu diode ở dòng điện sử dụng IZT.



Hình 36

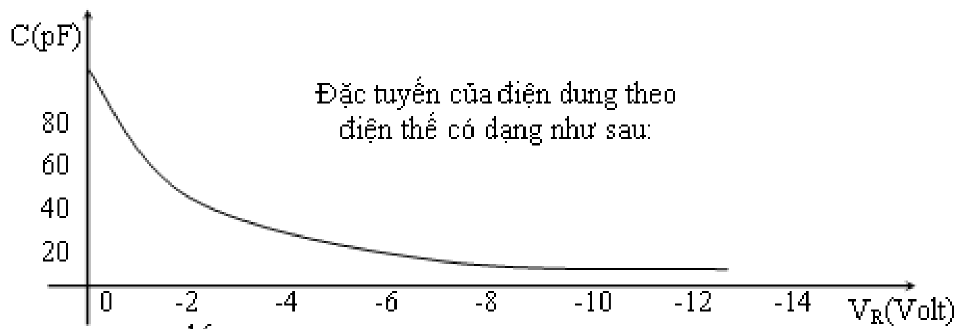
Diode biến dung: (Varicap – Varactor diode)

Phần trên ta đã thấy, sự phân bố điện tích dương và âm trong vùng hiếm thay đổi khi điện thế phân cực nghịch thay đổi, tạo ra giữa hai đầu diode một điện dung:

$$C_T = \left| \frac{\Delta Q}{\Delta V} \right| = \varepsilon \frac{A}{W_d}$$

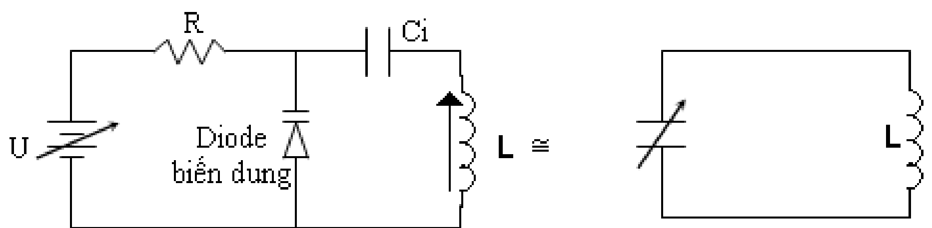
Điện dung chuyển tiếp CT tỉ lệ nghịch với độ rộng của vùng hiếm, tức tỉ lệ nghịch với điện thế phân cực.

Đặc tính trên được ứng dụng để chế tạo diode biến dung mà trị số điện dung sẽ thay đổi theo điện thế phân cực nghịch nên còn được gọi là VVC diode (voltage-variable capacitance diode). Điện dung này có thể thay đổi từ 5pF đến 100pF khi điện thế phân cực nghịch thay đổi từ 3 đến 25V.



Hình 37

Một ứng dụng của diode là dùng nó như một tụ điện thay đổi. Thí dụ như muốn thay đổi tần số cộng hưởng của một mạch, người ta thay đổi điện thế phân cực nghịch của một diode biến dung.

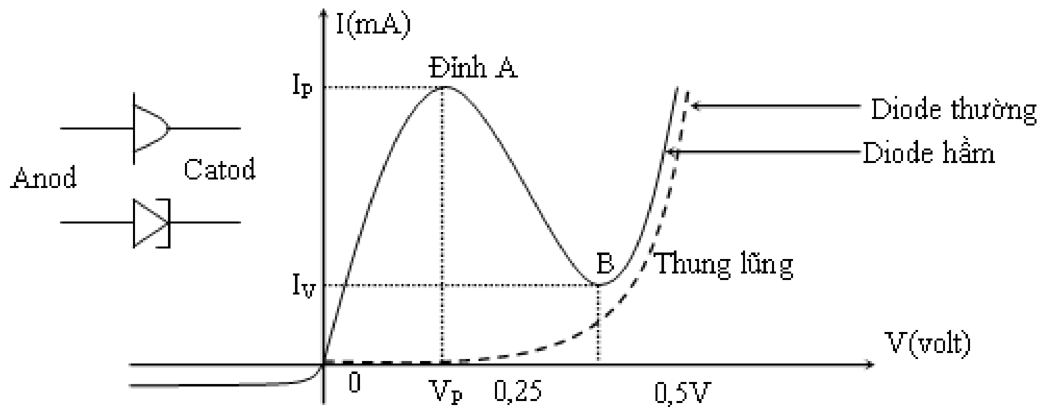


Hình 38

Diode hầm (Tunnel diode)

Được chế tạo lần đầu tiên vào năm 1958 bởi Leo-Esaki nên còn được gọi là diode Esaki. Đây là một loại diode đặc biệt được dùng khác với nhiều loại diode khác. Diode hầm có nồng độ pha chất ngoại lai lớn hơn diode thường rất nhiều (cả vùng P lẫn vùng N)

Đặc tuyến V-I có dạng như sau:

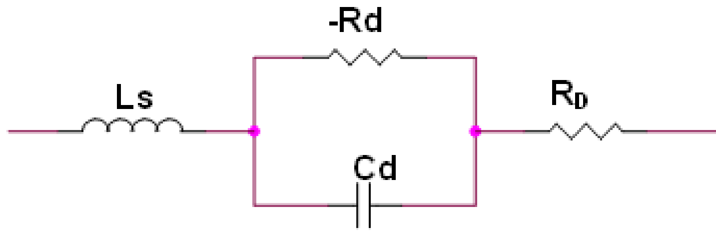


Hình 39

Khi phân cực nghịch, dòng điện tăng theo điện thế. Khi phân cực thuận, ở điện thế thấp, dòng điện tăng theo điện thế nhưng khi lên đến đỉnh A (VP IP), dòng điện lại tự động giảm trong khi điện thế tăng. Sự biến thiên nghịch này đến thung lũng B (VV IV). Sau đó, dòng điện tăng theo điện thế như diode thường có cùng chất bán dẫn cấu tạo. Đặc tính cụ thể của diode hầm tùy thuộc vào chất bán dẫn cấu tạo Ge, Si, GaAs (galium Asenic), GaSb (galium Atimonic)… Vùng AB là vùng điện trở âm (thay đổi từ khoảng 50 đến 500 mV). Diode được dùng trong vùng điện trở âm này. Vì tạp chất cao nên vùng hiếm của diode hầm quá hẹp (thường khoảng 1/100 lần độ rộng vùng hiếm của diode thường), nên các hạt tải điện có thể xuyên qua mối nối theo hiện tượng chui hầm nên được gọi là diode hầm.

Tỉ số Ip/Iv rất quan trọng trong ứng dụng. Tỉ số này khoảng 10:1 đối với Ge và 20:1 đối với GaAs.

Mạch tương đương của diode hầm trong vùng điện trở âm như sau:



Hình 40

Ls: Biểu thị điện cảm của diode, có trị số từ 1nH đến 12nH.

RD: Điện trở chung của vùng P và N.

CD: Điện dung khuếch tán của vùng hiếm.

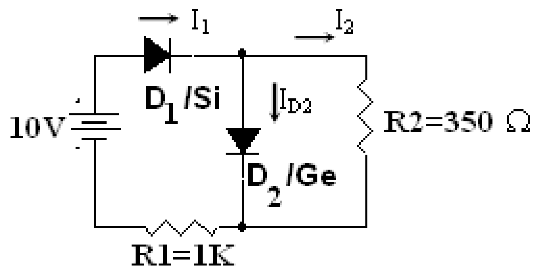
Thí dụ, ở diode hầm Ge 1N2939: Ls=6nH, CD=5pF,Rd=-152 , RD=1,5

Diode có vùng hiếm hẹp nên thời gian hồi phục nhỏ, dùng tốt ở tần số cao. Nhược điểm của diode hầm là vùng điện trở âm phi tuyến, vùng điện trở âm lại ở điện thế thấp nên khó dùng với điện thế cao, nồng độ chất pha cao nên muốn giảm nhỏ phải chế tạo mỏng manh. Do đó, diode hầm dần dần bị diode schottky thay thế.

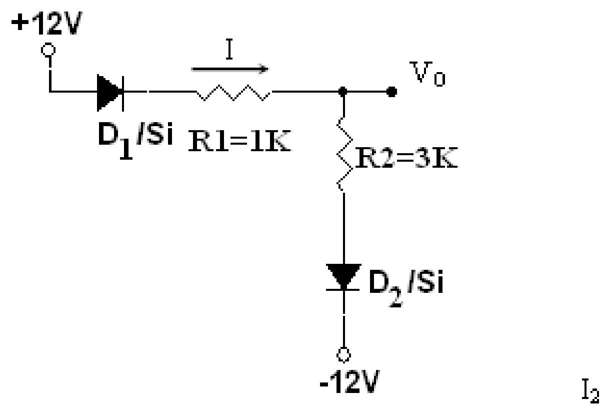
Ứng dụng thông dụng của diode hầm là làm mạch dao động ở tần số cao.

Bài tập cuối chương

1. Dùng kiểu mẫu lý tưởng và điện thế ngưỡng của diode để tính dòng điện I1, I2, ID2 trong mạch điện sau:

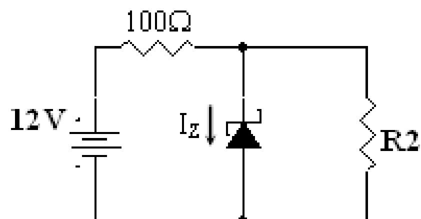


1. I2Tính dòng điện I1 và VO trong mạch sau (dùng kiểu mẫu lý tưởng và điện thế ngưỡng của diode)

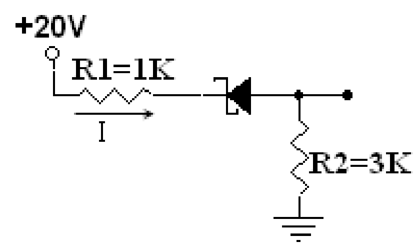


I2

1. Tính IZ, VO trong mạch điện sau khi R2 = 50 và khi R2 = 200 . Cho biết Zener sử dụng có VZ = 6V.



1. Tính I, VO trong mạch sau, cho biết Zener có VZ = 8V.


+20V
R1=1K
I
R2=3K

Transitor lưỡng cực (Bipolar junction transistor - BJT)

CẤU TẠO CƠ BẢN CỦA BJT.

Transistor lưỡng cực gồm có hai mối P-N nối tiếp nhau, được phát minh năm 1947 bởi hai nhà bác học W.H.Britain và J.Braden, được chế tạo trên cùng một mẫu bán dẫn Germanium hay Silicium.

Cực phátEEmitterB Cực nền (Base)n+ pn-Cực thuCCollecterECBTransistor PNPCực phátEEmitterB Cực nền (Base)p+ np-Cực thuCCollecterECBTransistor NPNHình 1Hình sau đây mô tả cấu trúc của hai loại transistor lưỡng cực PNP và NPN.

Ta nhận thấy rằng, vùng phát E được pha đậm (nồng độ chất ngoại lai nhiều), vùng nền B được pha ít và vùng thu C lại được pha ít hơn nữa. Vùng nền có kích thước rất hẹp (nhỏ nhất trong 3 vùng bán dẫn), kế đến là vùng phát và vùng thu là vùng rộng nhất. Transistor NPN có đáp ứng tần số cao tốt hơn transistor PNP. Phần sau tập trung khảo sát trên transistor NPN nhưng đối với transistor PNP, các đặc tính cũng tương tự.

TRANSISTOR Ở TRẠNG THÁI CHƯA PHÂN CỰC.

Ta biết rằng khi pha chất cho (donor) vào thanh bán dẫn tinh khiết, ta được chất bán dẫn loại N. Các điện tử tự do (còn thừa của chất cho) có mức năng lượng trung bình ở gần dải dẫn điện (mức năng lượng Fermi được nâng lên). Tương tự, nếu chất pha là chất nhận (acceptor), ta có chất bán dẫn loại P. Các lỗ trống của chất nhận có mức năng lượng trung bình nằm gần dải hoá trị hơn (mức năng lượng Fermi giảm xuống).

Khi nối P-N được xác lập, một rào điện thế sẽ được tạo ra tại nối. Các điện tử tự do trong vùng N sẽ khuếch tán sang vùng P và ngược lại, các lỗ trống trong vùng P khuếch tán sang vùng N. Kết quả là tại hai bên mối nối, bên vùng N là các ion dương, bên vùng P là các ion âm. Chúng đã tạo ra rào điện thế.

Hiện tượng này cũng được thấy tại hai nối của transistor. Quan sát vùng hiếm, ta thấy rằng kích thước của vùng hiếm là một hàm số theo nồng độ chất pha. Nó rộng ở vùng chất pha nhẹ và hẹp ở vùng chất pha đậm.

n+Vùng phátMức Fermi tăng caopVùng nềnn-Vùng thuVùng hiếmMức Fermi giảmMức Fermi tăng nhẹn+ Vùng phátp Vùng nềnn- Vùng thuDải dẫn điệnDải hoá trịE(eV)Mức Fermi xếp thẳngDải hoá trị (valence band)Dải dẫn điện(Conductance band)Hình 2Hình sau đây mô tả vùng hiếm trong transistor NPN, sự tương quan giữa mức năng lượng Fermi, dải dẫn điện, dải hoá trị trong 3 vùng, phát nền, thu của transistor.

CƠ CHẾ HOẠT ĐỘNG CỦA TRANSISTOR LƯỠNG CỰC.

Trong ứng dụng thông thường (khuếch đại), nối phát nền phải được phân cực thuận trong lúc nối thu nền phải được phân cực nghịch.

Vì nối phát nền được phân cực thuận nên vùng hiếm hẹp lại. Nối thu nền được phân cực nghịch nên vùng hiếm rộng ra.

Nhiều điện tử từ cực âm của nguồn VEE đi vào vùng phát và khuếch tán sang vùng nền. Như ta đã biết, vùng nền được pha tạp chất ít và rất hẹp nên số lỗ trống không nhiều, do đó lượng lỗ trống khuếch tán sang vùng phát không đáng kể.

Hình 3n+Phân cực thuậnpn-Phân cực nghịchDòng điện tửIEICIBDòng điện tửVEEVCCRERCMạch phân cực như sau:

Do vùng nền hẹp và ít lỗ trống nên chỉ có một ít điện tử khuếch tán từ vùng phát qua tái hợp với lỗ trống của vùng nền. Hầu hết các điện tử này khuếch tán thẳng qua vùng thu và bị hút về cực dương của nguồn VCC.

Các điện tử tự do của vùng phát như vậy tạo nên dòng điện cực phát IE chạy từ cực phát E. Các điện tử từ vùng thu chạy về cực dương của nguồn VCC tạo ra dòng điện thu IC chạy vào vùng thu.

Mặt khác, một số ít điện tử là hạt điện thiểu số của vùng nền chạy về cực dương của nguồn VEE tạo nên dòng điện IB rất nhỏ chạy vào cực nền B.

Như vậy, theo định luật Kirchoff, dòng điện IE là tổng của các dòng điện IC và IB.

Ta có: $I_E = I_C + I_B$

Dòng IB rất nhỏ (hàng microampere) nên ta có thể coi như: IE # IC

CÁC CÁCH RÁP TRANSISTOR VÀ ĐỘ LỢI DÒNG ĐIỆN.

Khi sử dụng, transistor được ráp theo một trong 3 cách căn bản sau:

- Ráp theo kiểu cực nền chung (1)
- Ráp theo kiểu cực phát chung (2)
- Ráp theo kiểu cực thu chung (3)

IEICvàoraKiểu cực nền chungIBIEvàoraKiểu cực thu chungIBICvàoraKiểu cực phát chungHình 4

Trong 3 cách ráp trên, cực chung chính là cực được nối mass và dùng chung cho cả hai ngõ vào và ngõ ra.

Trong mỗi cách ráp, người ta định nghĩa độ lợi dòng điện một chiều như sau:

$\text{Ñoä lôïi doøng ñieân} = \frac{\text{Doøng ñieän ngoû ra}}{\text{Doøng ñieän ngoû vaøo}}$

Độ lợi dòng điện của transistor thường được dùng là độ lợi trong cách ráp cực phát chung và cực nền chung. Độ lợi dòng điện trong cách ráp cực phát chung được cho bởi:

$h_{\text{FE}} \approx \beta_{\text{DC}} = \frac{I_C}{I_B}$

Như vậy: IC = DC.IB

Nhưng: IE = IC + IB = DC.IB+IB

 IE = (DC + 1).IB

Độ lợi dòng điện trong cách ráp cực nền chung được cho bởi:

$h_{\text{FB}} \approx \alpha_{\text{DC}} = \frac{I_C}{I_E}$

 DC có trị số từ vài chục đến vài trăm, thậm chí có thể lên đến hàng ngàn. DC có trị từ 0,95 đến 0,999… tuỳ theo loại transistor. Hai thông số DC và DC được nhà sản xuất cho biết.

Từ phương trình căn bản:

IE = IC + IB

Ta có: IC = IE – IB

Chia cả hai vế cho IC, ta được:

$1 = \frac{I_E}{I_C} - \frac{I_B}{I_C} = \frac{1}{\frac{I_C}{I_E}} - \frac{1}{\frac{I_C}{I_B}}$

Như vậy: $1 = \frac{1}{\alpha_{\text{DC}}} - \frac{1}{\beta_{\text{DC}}}$

Giải phương trình này để tìm DC hay DC, ta được:

$\beta_{\text{DC}} = \frac{\alpha_{\text{DC}}}{1-\alpha_{\text{DC}}}$ và $\alpha_{\text{DC}} = \frac{\beta_{\text{DC}}}{1+\beta_{\text{DC}}}$

* Ghi chú: các công thức trên là tổng quát, nghĩa là vẫn đúng với transistor PNP.

Ta chú ý dòng điện thực chạy trong hai transistor PNP và NPN có chiều như sau:

IEICIEIBNPNICIBPNPHình 5

Thí dụ:

Một transistor NPN, Si được phân cực sau cho IC = 1mA và IB = 10 A.

Tính DC, IE, DC.

Giải: từ phương trình:

$\beta_{\mathrm{DC}} = \frac{I_C}{I_B}$, Ta có: $\beta_{\mathrm{dc}} = \frac{1\mathrm{mA}}{10\mu A} = 100$

Từ phương trình:

IE = IC + IB, ta có: IE = 1mA + 0,01mA = 1,01mA

Và từ phương trình: $\alpha_{\mathrm{DC}} = \frac{I_C}{I_E} = \frac{1\mathrm{mA}}{1{,}01\mathrm{mA}} = 0{,}99$

Một transistor Si PNP có DC = 50 khi IE = 1,5mA. Xác định IC.

Giải:

$\alpha_{\mathrm{DC}} = \frac{\beta_{\mathrm{DC}}}{1+\beta_{\mathrm{DC}}} = \frac{50}{1+50} = 0{,}98$

IC = DC.IE = 0,98 x 1,5 = 1,47mA

DÒNG ĐIỆN RỈ TRONG TRANSISTOR.

Vì nối thu nền thường được phân cực nghịch nên cũng có một dòng điện rỉ ngược (bảo hoà nghịch) đi qua mối nối như trong trường hợp diode được phân cực nghịch. Dòng điện rỉ ngược này được ký hiệu là ICBO, được nhà sản xuất cho biết, được mô tả bằng hình vẽ sau:

IE = 0ICBOICBOVCCRCCực Eđể hởCurrent (dòng điện)Base (cực nền)Openemitter (cực phát hở)Collector (cực thu)Hình 6

Đây là dòng điện đi từ cực thu qua cực nền khi cực phát để hở. Hình vẽ sau đây cho ta thấy thành phần các dòng điện chạy trong transistor bao gồm cả dòng điện ICBO.

Hình 7n+pn-IEIC = DCIE + ICBOVEEVCCRERC DCIEICBOIEIB

Như vậy, ta có: IC = DCIE + ICBO

Nếu ICBO xấp xỉ 0, xem như không đáng kể.

Ta có: IC   DCIE

Đó là công thức lý tưởng mà ta đã thấy ở phần trên. Ngoài ta, từ phương trình dòng điện căn bản:

IE = IB + IC

Suy ra, IC = DC(IC + IB) + ICBO

IC = DCIC + DC IB + ICBO

Ta tìm thấy:

$I_C = \frac{\alpha_{\text{DC}}}{1-\alpha_{\text{DC}}} I_B + \frac{I_{\text{CBO}}}{1-\alpha_{\text{DC}}}$

Nhưng: $\beta_{\text{DC}} = \frac{\alpha_{\text{DC}}}{1-\alpha_{\text{DC}}}$ $1 + \beta_{\text{DC}} = \frac{\alpha_{\text{DC}}}{1-\alpha_{\text{DC}}} + 1$

$1 + \beta_{\text{DC}} = \frac{\alpha_{\text{DC}} + 1 - \alpha_{\text{DC}}}{1-\alpha_{\text{DC}}} = \frac{1}{1-\alpha_{\text{DC}}}$

Thay vào phương trình trên, ta tìm được:

IC = DCIB + (DC + 1)ICBO

Người ta đặt: ICEO = (DC + 1)ICBO và phương trình trên được viết lại:

IC = DCIB + ICEO

RCHình 8ICEOVCCIB = 0Cực nền hởICEOCurrent (dòng điện)Emitter (cực phát)Openbase (cực nền hở)Collector (cực thu)Như vậy, ta có thể hiểu dòng điện rỉ ICEO như là dòng điện chạy từ cực C qua cực E của transistor khi cực B để hở. Trị số của ICEO cũng được nhà sản xuất cho biết.

Các thông số DC, DC, ICBO, ICEO rất nhạy với nhiệt độ.

ĐẶC TUYẾN V-I CÚA TRANSISTOR.

Người ta thường chú ý đến 3 loại đặc tuyến của transistor:

- Đặc tuyến ngõ vào.
- Đặc tuyến ngõ ra
- Đặc tuyến truyền

I1I2BJTV2V1Ngõ ra V22V11 Ngõ vàoR1R2Hình 9Mạch tổng quát để xác định 3 đặc tuyến trên được biểu diễn bằng mô hình sau:

Điểm cần chú ý: tuỳ theo loại transistor và các cách ráp mà nguồn V11, V22 phải mắc đúng cực (sao cho nối thu nền phân cực nghịch và nối phát nền phân cực thuận). Các Ampe kế I1, I2, các volt kế V1 và V2 cũng phải mắc đúng chiều.

Chúng ta khảo sát hai cách mắc căn bản:L

Mắc theo kiểu cực nền chung:

Mạch điện như sau:

I1I2V2V1VCCVEERERCHình 10IEIC++VBEVCB++

Đặc tuyến ngõ vào (input curves).

VCB = 20VVCB = 10VVCB = 01VVCB = 00VVCB để hở0,6VBE (Volt)0,40,2IE (mA)0Hình 11Là đặc tuyến biểu diễn sự thay đổi của dòng điện IE theo điện thế ngõ vào VBE với VCB được chọn làm thông số.

Đặc tuyến có dạng như sau:

Nhận xét:

- Khi nối thu nền để hở, đặc tuyến có dạng như đặc tuyến của diode khi phân cực thuận.
- Điện thế ngưỡng (knee voltage) của đặc tuyến giảm khi VCB tăng.

Đặc tuyến ngõ ra (output curves)

Là đặc tuyến biểu diễn sự thay đổi của dòng điện cực thu IC theo điện thế thu nền VCB với dòng điện cực phát IE làm thông số.

Đặc tuyến có dạng như sau: Ta chú ý đến ba vùng hoạt động của transistor.

Vùng tác động: Nối nền phát phân cực thuận, nối thu nền phân cực nghịch. Trong vùng này đặc tuyến là những đường thẳng song song và cách đều. Trong các ứng dụng thông thường, transistor được phân cực trong vùng tác động.

01234562468IE= 0mA1 mA2 mA3 mA4 mA5 mA6 mAVCB (V)IC (mA)Vùng ngưngVùng tác độngVùng bão hòaHình 12ICBO

Vùng ngưng: nối nền phát phân cực nghịch (IE=0), nối thu nền phân cực nghịch. Trong vùng này transistor không hoạt động.

Vùng bảo hoà: nối phát nền phân cực thuận, nối thu nền phân cực thuận. Trong các ứng dụng đặc biệt, transistor mới được phân cực trong vùng này.

Mắc theo kiểu cực phát chung.

+I1I2V2V1VCCVBBRBRCHình 13IBIC+VBEVCB++Đây là cách mắc thông dụng nhất trong các ứng dụng của transistor. Mạch điện như sau:

Đặc tuyến ngõ vào:

IB (A)0VBE (V)0,20,40,60,8VCE = 0VVCE = 1VVCE = 10V20406080100Hình 14Biểu diễn sự thay đổi của dòng điện IB theo

điện thế ngõ vào VBE. Trong đó hiệu thế thu phát VCE chọn làm thông số.

Đặc tuyến như sau:

Đặc tuyến ngõ ra:

Biểu diễn dòng điện cực thu IC theo điện thế ngõ ra VCE với dòng điện ngõ vào IB được chọn làm thông số.

Dạng đặc tuyến như sau:

01234562468IB= 0   A20   A40   A60   A80   A100   A120   AVCE (V)IC (mA)Vùng ngưngVùng tác độngVùng bão hòaHình 15ICEO

- Ta thấy cũng có 3 vùng hoạt động của transistor: vùng bảo hoà, vùng tác động và vùng ngưng.
- Khi nối tắt VBE (tức IB=0) dòng điện cực thu xấp xĩ dòng điện rĩ ICEO.

Đặc tuyến truyền: (Transfer characteristic curve)

IC (mA)0VBE (V)VCE =10(V)ICES = ICBO.1.2.3.4.5.6.7.8Vùng ngưngVùngtác độngVùng bảo hoàVBE(sat) cut-inHình 16Từ đặc tuyến ngõ vào và đặc tuyến ngõ ra. Ta có thể suy ra đặc tuyến truyền của transistor. Đặc tuyến truyền biểu diễn sự thay đổi của dòng điện ngõ ra IC theo điện thế ngõ vào VBE với điện thế ngõ ra VCE làm thông số.

Đặc tuyến có dạng như sau:

Đối với transistor Si, vùng hoạt động có VBE nằm trong khoảng 0,5-0,8V. Trong vùng này, đặc tuyến truyền có dạng hàm mũ. Ở vùng bão hoà, dòng IC tăng nhanh khi VBE thay đổi. Ở vùng ngưng, khi VBE còn nhỏ, dòng rỉ qua transistor ICES rất nhỏ, thường xấp xĩ ICBO.

Ngay cả trong vùng hoạt động, khi VBE thay đổi một lượng nhỏ (từ dòng IB thạy đổi) thì dòng IC thay đổi một lượng khá lớn. Vì thế, trong các

ứng dụng, người ta dùng điện thế cực nền VBE làm điện thế điều khiển và cực B còn gọi là cực khiển.

Ảnh hưởng của nhiệt độ lên các đặc tuyến của BJT.

Như ta đã thấy, các tính chất điện của chất bán dẫn đều thay đổi theo nhiệt độ. Do đó, các đặc tuyến của BJT đều thay đổi khi nhiệt độ thay đổi.

- Khi nhiệt độ tăng, các dòng điện rỉ của cực thu (ICBO,Iceo, ICES) đều tăng.
- Khi nhiệt độ tăng, các độ lợi điện thế DC, DC cũng tăng.
- Khi nhiệt độ tăng, điện thế phân cực thuận (điện thế ngưỡng) nối nền phát VBE giảm. Thông thường, VBE giảm 2,2mV khi nhiệt độ tăng 10C.
- Dòng điện rỉ ICBO tăng gấp đôi khi nhiệt độ tăng 80C trong transistor Si.

$$I_{\text{CBO}}(t^0C) = I_{\text{CBO}}(25^0C).\left[2^{\frac{t-25}{8}}\right]$$

VBE (mV)0IB (A)645 700 500C250C(2,2mV/0C)IC (mA)500C250C250 AIB =0 A200 A150 A100 A50 AVCE (Volt)0VBE (mV)0IC (mA)645 700 500C250C(2,2mV/0C)10VCE =15VHình 17Tác động của nhiệt độ ảnh hưởng quan trọng đến điểm điều hành của transistor. Nó là nguyên nhân làm cho thông số của transistor thay đổi và kết quả là tín hiệu có thể bị biến dạng.

ĐIỂM ĐIỀU HÀNH – ĐƯỜNG THẲNG LẤY ĐIỆN MỘT CHIỀU.

[missing_resource: .wmf]

VEEVCCVBEVCB++IEICRERCVàoRaHình 18Ta xem mạch dùng transistor BJT NPN trong mô hình cực nền chung như sau:

Để xác định điểm tỉnh điều hành Q và đường thẳng lấy điện một chiều, người ta thường dùng 3 bước:

1. Mạch ngõ vào:

Ta có: VBE + REIE - VEE = 0

$\Rightarrow I_E = \frac{V_{\text{EE}} - V_{\text{BE}}}{R_E}$

Chú ý là VBE = 0,7V với BJT là Si và VBE = 0,3V nếu BJT là Ge.

2. Từ công thức IC = DCIE IE.

Suy ra dòng điện cực thu IC.

3. Mạch ngõ ra:

Ta có: VCB - VCC + RCIC = 0

$\Rightarrow I_C = -\frac{V_{\text{CB}}}{R_C} + \frac{V_{\text{CC}}}{R_C}$

Đây là phương trình đường thẳng lấy điện một chiều (đường thẳng lấy điện tỉnh). Trên đặc tuyến ra, giao điểm của đường thẳng lấy điện với IE tương ứng (thông số) của đặc tuyến ra chính là điểm tỉnh điều hành Q.

Ta chú ý rằng:

- Khi VCB = 0 $\Rightarrow I_C = I_{\text{SH}} = \frac{V_{\text{CC}}}{R_C}$ (Dòng điện bảo hoà)
- Khi IC = 0 (dòng ngưng), ta có: VCB = VCC = VOC

VCB(Volt)0IC (mA)IE = 6mAIE = 5mAIE = 4mAIE = 3mAIE = 2mAIE = 1mA0mAQVCBQ

[missing_resource: .wmf]

VCB=VCC=VOCHình 19

Một số nhận xét:

Để thấy ảnh hưởng tương đối của RC,VCC, IE lên điểm điều hành, ta xem ví dụ sau đây:

1. Ảnh hưởng của điện trở cực thu RC: RC = 1,5K ; 2K ; 3 K

[missing_resource: .wmf]

VEE = 1VVCC = 12VIE = 3mAICRE = 100 Hình 20RC

Ta có: $I_E = \frac{V_{\mathrm{EE}} - V_{\mathrm{BE}}}{R_E} = \frac{1-1,7}{0,1} = 3\mathrm{mA} \approx I_C$

* Khi RC = 2 K , $I_C = -\frac{V_{\mathrm{CB}}}{R_C} + \frac{V_{\mathrm{CC}}}{R_C}$

VCB(Volt)0IC (mA)IE = 3mAQ24681012VOCHình 21654321
$3 = -\frac{V_{\mathrm{CB}}}{2} + \frac{12}{2} \Rightarrow V_{\mathrm{CB}} = 6\mathrm{mA}$

* Khi RC = 1,5 K (RC giảm), giữ RE, VEE, VCC không đổi.

IC # IE # 3mA

VCB = VCC - RC.IC = 12 - 1,5x3 =7,5V

VCB(Volt)0IC (mA)IE = 3mAQ24681012VOCHình 22876543217,5V
$I_{\mathrm{SH}} = \frac{V_{\mathrm{CC}}}{R_C} = \frac{12}{1,5} = 8\mathrm{mA}$

* Khi RC = 3 K (RC tăng)

IC # IE =3mA

VCB = VCC - RC.IC = 12 - 3x3 = 3V

$I_{\text{SH}} = \frac{V_{\text{CC}}}{R_C} = \frac{12}{3} = 4\text{mA}$

VCB(Volt)0IC (mA)IE = 3mAQ24681012VOCHình 234321

Như vậy, khi giữ các nguồn phân cực VCC, VEE và RE cố định, thay đổi RC, điểm điều hành Q sẽ chạy trên đặc tuyến tương ứng với IE = 3mA. Khi RC tăng thì VCB giảm và ngược lại.

2. Ảnh hưởng của nguồn phân cực nối thu nền VCC.

Nếu giữ IE là hằng số (tức VEE và RE là hằng số), RC là hằng số, thay đổi nguồn VCC, ta thấy: Khi VCC tăng thì VCB tăng, khi VCC giảm thì VCB giảm.

Thí dụ:

[missing_resource: .wmf]

VEE = 1VVCC: 10V12V14V+RE = 100 Hình 24RC = 2K ICIC (mA)76543212468101214 0IE =3 (mA)VCBQ1Q1Q2VCC = 14VVCC = 12VVCC = 10V

3. Ảnh hưởng của IE lên điểm điều hành:

Hình 25IC (mA)76543212468101214 0IE =3 (mA)VCBQ3Q

[missing_resource: .wmf]

IE =2 (mA)IE =1 (mA)IE =4 (mA)IE =5 (mA)IE =6 (mA)Q1Q2TăngGiảmQ4ICBONếu ta giữ RC và VCC cố định, thay đổi IE (tức thay đổi RE hoặc VEE) ta thấy: khi IE tăng thì VCB giảm (tức IC tăng), khi IC giảm thì VCB tăng (tức IC giảm).

Khi IE tăng thì IC tăng theo và tiến dần đến trị ISH. Transistor dần dần đi vào vùng bảo hoà. Dòng tối đa của IC, tức dòng bảo hoà gọi là IC(sat). Như vậy:

$I_C(\text{sat}) = I_{\text{SH}} = \frac{V_{\text{CC}}}{R_C}$

Lúc này, VCB giảm rất nhỏ và xấp xĩ bằng 0V (thật sự là 0,2V).

Khi IE giảm thì IC giảm theo. Transistor đi dần vào vùng ngưng, VCB lúc đó gọi là VCB(off) và IC = ICBO.

Như vậy, VCB(off) = VOC = VCC.

Vùng bảo hoà và vùng ngưng là vùng hoạt động không tuyến tính của BJT.

Đối với mạch cực phát chung, ta cũng có thể khảo sát tương tự.

KIỂU MẪU MỘT CHIỀU CỦA BJT.

ECBTransistor NPNECBTransistor PNP ECB DCIEIEIC= DCIE IEECB DCIEIEIC= DCIE IEHình 26Qua khảo sát ở phần trước, người ta có thể dùng kiểu mẫu gần đúng sau đây của transistor trong mạch điện một chiều:

Tuy nhiên, khi tính các thành phần dòng điện và điện thế một chiều của transistor, người ta thường tính trực tiếp trên mạch điện với chú ý là điện thế thềm VBE khi phân cực thuận là 0,3V đối với Ge và 0,7V đối với Si.

Thí dụ 1: tính IE, IC và VCB của mạch cực nền chung như sau:

SiHình 27VEEVCCRERC0,7V VCBICIESiVEEVCCRERC0,7V VCBICIE++--++--

Ta dùng 3 bước:

Mạch nền phát (ngõ vào): $I_E = \frac{V_{\text{EE}}-0,7}{R_E}$; IC # DC # IE

Áp dụng định luật kirchoff (ngõ ra), ta có:

- Với transistor NPN: VCB = VCC - RC.IC; VCB > 0
- Với transistor PNP: VCB = -VCC + RC.IC; VCB <0

-Hình 28VBBVCCRBRC0,7V + VCEICIB-++VBBVCCRBRC0,7V - VCEICIB-+Thí dụ 2: Tính dòng điện IB, IC và điện thế VCE của mạch cực phát chung.

Mạch nền phát (ngõ vào): $I_B = \frac{V_{\text{BB}} - 0{,}7}{R_B}$

Dòng IC = DC .IB

Mạch thu phát (ngõ ra)

- Với transistor NPN: VCE = VCC -RC IC >0
- Với transistor PNP: VCE = -VCC + RC.IC <0

Đây chính là phương trình đường thẳng lấy điện tỉnh trong mạch cực phát chung.

BJT VỚI TÍN HIỆU XOAY CHIỀU.

Mô hình của BJT:

Tín hiệu vàoVS(t)-VEE+VCCRE RC

[missing_resource: .wmf]

Hình 29Tín hiệu raV0(t)Ta xem lại mạch cực nền chung, bây giờ nếu ta đưa vào BJT một nguồn xoay chiều VS(t) có biên độ nhỏ như hình vẽ.

Đây là mô hình của một mạch khuếch đại ráp theo kiểu cực nền chung. Ở ngõ vào và ngõ ra, ta có hai tụ liên lạc C1 và C2 có điện dung như thế nào để dung kháng XC khá nhỏ ở tần số của nguồn tín hiệu để có thể

xem như nối tắt (Short circuit) đối với tín hiệu xoay chiều và có thể xem như hở mạch (open circuit) đối với điện thế phân cực.

Mạch tương đương một chiều như sau:

Hình 30SiVEEVCCRERC0,7V VCBIC IEIE++--

Đây là mạch mà chúng ta đã khảo sát ở phần trước. Nguồn điện thế xoay chiều VS(t) khi đưa vào mạch sẽ làm cho thông số transistor thay đổi. Ngoài thành phần một chiều còn có thành phần xoay chiều của nguồn tín hiệu tạo ra chồng lên.

Nghĩa là: iB(t) = IB + ib(t)

iC(t) = IC + ic(t)

iE(t) = IE + ie(t)

vCB(t) = VCB + vcb(t)

vBE(t) = VBE + vbe(t)

Thành phần tức thời = thành phần DC + thành phần xoay chiều.

n+pB’n-ieib’icBCEHình 31Trong mô hình các dòng điện chạy trong transistor ta thấy: điểm B’ nằm trong vùng nền được xem như trung tâm giao lưu của các dòng điện. Do nối nền phát phân cực thuận nên giữa B’ và E cũng có một điện trở động re giống như điện trở động rd trong nối P-N khi phân cực thuận nên: $r_e = \frac{26\text{mV}}{I_E}$

Ngoài ra, ta cũng có điện trở rb của vùng bán dẫn nền phát (ở đây, ta có thể coi như đây là điện trở giữa B và B’). Do giữa B’ và C phân cực nghịch nên có một điện trở r0 rất lớn. Tuy nhiên, vẫn có dòng điện ic = .ie = ib chạy qua và được coi như mắc song song với r0.

* là độ lợi dòng điện xoay chiều trong cách mắc nền chung:

$$\alpha = \alpha_{ac} = \frac{\Delta I_C}{\Delta I_E} = \frac{\mathrm{d}i_C}{\mathrm{d}i_E} = \frac{i_c}{i_e}$$

Thông thường hoặc ac gần bằng DC và xấp xĩ bằng đơn vị.

* là độ lợi dòng điện xoay chiều trong cách mắc cực phát chung.

$$\beta = \beta_{ac} = h_{fe} = \frac{\Delta i_C}{\Delta i_B} = \frac{\mathrm{d}i_C}{\mathrm{d}i_B} = \frac{i_c}{i_b}$$

Thông thường hoặc ac gần bằng DC và cũng thay đổi theo dòng ic.

Trị số , cũng được nhà sản xuất cung cấp.

CEBrorbreBB'ibie .ie = .ibHình 32Như vậy, mô hình của transistor đối với tín hiệu xoay chiều có thể được mô tả như sau:

rb thường có trị số khoảng vài chục , r0 rất lớn nên có thể bỏ qua trong mô hình của transistor.

Điện dẫn truyền (transconductance)

Ta thấy rằng, dòng điện cực thu IC thay đổi theo điện thế nền phát VBE. Người ta có thể biểu diễn sự thay đổi này bằng một đặc tuyến truyền (transfer curve) của transistor. Đặc tuyến này giống như đặc tuyến của diode khi phân cực thuận.

ID(mA)IC(mA) = IE00VD(volt)VBE(volt)ID=IO.exp(VD/VT)IC=ICES.exp(VBE/VT)IC(mA)0VBE(mV)ID=IO.exp(VD/VT)QTiếp tuyến có độ dốc =gm=IC/VTvbeECB ECB+-gmvbeHình 33

Người ta định nghĩa điện dẫn truyền của transistor là:

$$g_m = \frac{\Delta i_c}{\Delta V_{BE}} = \frac{i_c(t)}{v_{be}(t)}$$

Và đó chính là độ dốc của tiếp tuyến với đặc tuyến truyền tại điểm điều hành Q.

Tương tự như diode, ta cũng có:

$$I_C = I_{\text{CES}}.e^{\frac{V_{\text{BE}}}{V_T}}$$

Trong đó, IC là dòng điện phân cực cực thu;

ICES là dòng điện rĩ cực thu khi VBE = 0V

$V_T = \frac{\text{KT}}{e}$ (T: nhiệt độ Kelvin)

Ở nhiệt độ bình thường (250C), VT = 26mV

Ta có thể tính gm bằng cách lấy đạo hàm của IC theo VBE.

$$g_m = \frac{\text{dI}_C}{\text{dV}_{\text{BE}}} = \frac{I_{\text{CES}}}{\text{VT}}.e^{\frac{V_{\text{BE}}}{V_T}}$$

Và $g_m = \frac{I_C}{V_T}(\Omega)$

Ở nhiệt độ bình thường (250C) ta có: $g_m = \frac{I_C}{\text{26mV}}$

Tổng trở vào của transistor:

BJTiin+-vinHình 34

[missing_resource: .wmf]

Người ta định nghĩa tổng trở vào của transistor bằng mô hình sau đây:

Ta có hai loại tổng trở vào: tổng trở vào nhìn từ cực phát E và tổng trở vào nhìn từ cực nền B.

Tổng trở vào nhìn từ cực phát E:

ie = -iin+-vbe = -vinHình 35

[missing_resource: .wmf]

ECB

Theo mô hình của transistor đối với tín hiệu xoay chiều, ta có mạch tương đương ở ngõ vào như sau:

-+EB’Biereibrb-+EB’Biereie

[missing_resource: .wmf]

Hình 36Vì ie=(+1)ib nên mạch trên có thể vẽ lại như hình phía dưới bằng cách coi như dòng ie chạy trong mạch và phải thay rb bằng $\frac{r_b}{\beta+1}$.

Vậy: $R_{\text{in}} = \frac{v_{\text{be}}}{i_e} = \frac{r_b}{\beta+1} + r_e = \frac{r_b+(\beta+1)r_e}{\beta+1}$

Đặt: hie = rb+(+1).re

Suy ra: $R_{\text{in}} = \frac{h_{\text{ie}}}{\beta+1}$

Do >>1, rb nhỏ nên $\frac{r_b}{\beta+1} << r_e$ nên người ta thường coi như:

[missing_resource: .wmf]

BEC+-vbe = vinib = iinHình 37 $R_{\text{in}} = r_e + \frac{r_b}{\beta+1} \approx r_e$

Tổng trở vào nhìn từ cực nền B:

Xem mô hình định nghĩa sau (hình 37):

Mạch tương đương ngõ vào:

+-EB'Bibrbiere-+EB'Bibrbib

[missing_resource: .wmf]

Hình 38

Do ie=(+1)ib nên mạch hình (a) có thể được vẽ lại như mạch hình (b).

Vậy: $R_{\text{in}} = \frac{v_{\text{be}}}{i_b} = r_b + (\beta + 1)r_e = h_{\text{ie}}$

Người ta đặt: r =(1+).re re

Thông thường re>>rb nên: Rin=hie r re

Ngoài ra, $r_e = \frac{26\text{mV}}{I_E} \approx \frac{26\text{mV}}{I_C} = \frac{1}{\frac{I_C}{26\text{mV}}} = \frac{1}{g_m}$; Vậy: $r_\pi = \frac{\beta}{g_m}$ và $r_e = \frac{1}{g_m}$

Ta chú ý thêm là: $r_e \approx \frac{v_{\text{be}}}{i_e} = \frac{1}{g_m} \Rightarrow g_m v_{\text{be}} = i_e \approx i_c = \beta i_b$;
$\Rightarrow g_m v_{\text{be}} = \beta i_b$

Hiệu ứng Early (Early effect)

Ta xem lại đặc tuyến ngõ ra của transistor trong cách mắc cực phát chung. Năm 1952. J.Early thuộc phòng thí nghiệm Bell đã nghiên cứu và hiện tượng này được mang tên Ông. Ông nhận xét:

Ở những giá trị cao của dòng điện cực thu IC, dòng IC tăng nhanh theo VCE (đặc tuyến có dốc đứng).

-

Ở những giá trị thấp của IC, dòng IC tăng không đáng kể khi VCE tăng (đặc tuyến gần như nằm ngang).

01020304050VCE(volt)Early voltageVCE = -VA = -200VIC(mA)0VCE(volt)IC(mA)ICQVCEQQ IC = ICQ VCE = VCE -(-VA) = VCE + VA VAHình 39Nếu ta kéo dài đặc tuyến này, ta thấy chúng hội tụ tại một điểm nằm trên trục VCE. Điểm này được gọi là điểm điện thế Early VA. Thông thường trị số này thay đổi từ 150V đến 250V và người ta thường coi VA = 200V.

Người ta định nghĩa tổng trở ra của transistor:

$$r_0 = \frac{\Delta V_{\text{CE}}}{I_C} = \frac{V_{\text{CE}} - (-V_A)}{I_C - 0} = \frac{V_{\text{CE}} + V_A}{I_C}$$

Thường VA>>VCE nên: $r_0 = \frac{V_A}{I_C} = \frac{200V}{I_C}$

Mạch tương đương xoay chiều của BJT:

Với tín hiệu có biện độ nhỏ và tần số không cao lắm, người ta thường dùng hai kiểu mẫu sau đây:

Kiểu hỗn tạp: (hybrid-)

Với mô hình tương đương của transistor và các tổng trở vào, tổng trở ra, ta có mạch tương đương hỗn tạp như sau:

BCEvbeibrbr gmvberoicHình 40(a)

Kiểu mẫu re: (re model)

Cũng với mô hình tương đương xoay chiều của BJT, các tổng trở vào, tổng trở ra, ta có mạch tương đương kiểu re. Trong kiểu tương đương này, người ta thường dùng chung một mạch cho kiểu ráp cực phát chung và cực thu chung và một mạch riêng cho nền chung.

- Kiểu cực phát chung và thu chung:

BC (E)E (C)vbeib re ibroicHình 40(b)IBICvàoraKiểu cực phát chungIBIEvàoraKiểu cực thu chung

- Kiểu cực nền chung

BCBiere ieicHình (c)roIEICvàoraKiểu cực nền chung

Thường người ta có thể bỏ ro trong mạch tương đương khi RC quá lớn.

Kiểu thông số h: (h-parameter)

Nếu ta coi vbe và ic là một hàm số của iB và vCE, ta có:

vBE = f(iB,vCE) và iC = f(iB,vCE)

Lấy đạo hàm:

$v_{\text{be}} = \text{dv}_{\text{BE}} = \frac{\delta v_{\text{BE}}}{\delta i_B}\text{di}_B + \frac{\delta v_{\text{BE}}}{\delta v_{\text{CE}}}\text{dv}_{\text{CE}}$

$i_c = \text{di}_C = \frac{\delta i_C}{\delta i_B}\text{di}_B + \frac{\delta i_C}{\delta v_{\text{CE}}}\text{dv}_{\text{CE}}$

Trong kiểu mẫu thông số h, người ta đặt:

$h_{\text{ie}} = \frac{\delta v_{\text{BE}}}{\delta i_B};h_{\text{re}} = \frac{\delta v_{\text{BE}}}{\delta v_{\text{CE}}};\ h_{\text{fe}} = \beta = \frac{\delta i_C}{\delta i_B};\ h_{\text{oe}} = \frac{\delta i_C}{\delta v_{\text{CE}}}$

Vậy, ta có:

vbe = hie.ib + hre.vce

ic = hfe.ib + hoe.vce

Từ hai phương trình này, ta có mạch điện tương đương theo kiểu thông số h:

BCEvbeibhiehrevcehfeib

[missing_resource: .wmf]

Hình 41vce~+-

hre thường rất nhỏ (ở hàng 10-4), vì vậy, trong mạch tương đương người ta thường bỏ hre.vce.

So sánh với kiểu hỗn tạp, ta thấy rằng:

$h_{\text{ie}} = r_b + (\beta + 1)r_e = r_b + r\pi$

Do rb<<r nên hie = r

Nếu bỏ qua hre, ta thấy:

$i_b = \frac{v_{\text{be}}}{h_{\text{ie}}}$ Vậy: $h_{\text{fe}} i_b = h_{\text{fe}}.\frac{v_{\text{be}}}{h_{\text{ie}}}$

Do đó, $g_m v_{\text{be}} = h_{\text{fe}} i_b = h_{\text{fe}} \frac{v_{\text{be}}}{h_{\text{fe}}}$;

Hay $g_m = \frac{h_{\text{fe}}}{h_{\text{ie}}}$

Ngoài ra, $r_0 = \frac{1}{h_{\text{oe}}}$

Các thông số h do nhà sản xuất cho biết.

Trong thực hành, r0 hay $\frac{1}{h_{\text{oe}}}$ mắc song song với tải. Nếu tải không lớn lắm (khoảng vài chục K trở lại), trong mạch tương đương, người ta có thể bỏ qua r0 (khoảng vài trăm K).

BCEvbeibr gmvberoicHình 42BCEvbeibhiehfeibic

[missing_resource: .wmf]

Mạch tương đương đơn giản: (có thể bỏ r0 hoặc $\frac{1}{h_{\text{oe}}}$)

Bài tập cuối chương

1. Tính điện thế phân cực VC, VB, VE trong mạch:

[missing_resource: .wmf]

=100/Si

1. Tính IC, VCE trong mạch điện:

=100/SiIC

[missing_resource: .wmf]

1. [missing_resource: .wmf]
   =100/SiVCVEVBTính VB, VC, VE trong mạch điện:

Transitor trường ứng (Field Effect Transitor)

TRANSISTOR TRƯỜNG ỨNG (FIELD EFFECT TRANSISTOR)

Chúng ta đã khảo sát qua transistor thường, được gọi là transistor lưỡng cực vì sự dẫn điện của nó dựa vào hai loại hạt tải điện: hạt tải điện đa số trong vùng phát và hạt tải điện thiểu số trong vùng nền. Ở transistor NPN, hạt tải điện đa số là điện tử và hạt tải điện thiểu số là lỗ trống trong khi ở transistor PNP, hạt tải điện đa số là lỗ trống và hạt tải điện thiểu số là điện tử.

Điện trở ngõ vào của BJT (nhìn từ cực E hoặc cực B) nhỏ, từ vài trăm đến vài K , trong lúc điện trở ngõ vào của đèn chân không rất lớn, gần như vô hạn. Lý do là ở BJT, nối nền phát luôn luôn được phân cực thuận trong lúc ở đèn chân không, lưới khiển luôn luôn được phân cực nghịch so với Catod. Do đó, ngay từ lúc transistor BJT mới ra đời, người ta đã nghĩ đến việc phát triển một loại transistor mới. Điều này dẫn đến sự ra đời của transistor trường ứng.

Ta phân biệt hai loại transistor trường ứng:

- Transistor trường ứng loại nối: Junction FET- JFET
- Transistor trường ứng loại có cổng cách điện: Isulated gate FET-IGFET hay metal-oxyt semiconductor FET-MOSFET.

Ngoài ra, ta cũng khảo sát qua loại VMOS (MOSFET công suất-Vertical chanel MOSFET), CMOS và DMOS.

CẤU TẠO CĂN BẢN CỦA JFET:

Mô hình sau đây mô tả hai loại JFET: kênh N và kênh P.

Hình 1Thông lộ(kênh) N-Thân p- (được nối với cổng)N+N+VùngnguồnVùngthoátVùngcổngPTrong JFET kênh N gồm có hai vùng n+ là hai vùng nguồn và thoát. Một vùng n- pha ít tạp chất dùng làm thông lộ (kênh) nối liền vùng nguồn và vùng thoát. Một vùng p- nằm

phía dưới thông lộ là thân và một vùng p nằm phía trên thông lộ. Hai vùng p và p- nối chung với nhau tạo thành cực cổng của JFET.

p+p+n-nSDGTiếp xúc kim loạiKênh p-DSGn+n+p-pSDGTiếp xúc kim loạiKênh n-DSGJFET Kênh PJFET Kênh NKý hiệuHình 2S (Source): cực nguồnD (Drain): cực thoátG (Gate): cưc cổng

Nếu so sánh với BJT, ta thấy: cực thoát D tương đương với cực thu C, cực nguồn S tương đương với cực phát E và cực cổng G tương đương với cực nền B.

- JFET kênh N tương đương với transistor NPN.
- JFET kênh P tương đương với transistor PNP.

DSGDSGCEBCEBJFETKênh NJFETKênh PBJTNPNBJTPNP   Thoát   ThuNguồn   PhátCổng   NềnHình 3

Cũng giống như transistor NPN được sử dụng thông dụng hơn transistor PNP do dùng tốt hơn ở tần số cao. JFET kênh N cũng thông dụng hơn JFET kênh P với cùng một lý do. Phần sau, ta khảo sát ở JFET kênh N, với JFET kênh P, các tính chất cũng tương tự.

CƠ CHẾ HOẠT ĐỘNG CỦA JFET:

n+Sn+DKênh n-GatepThân p-Vùng hiếmHình 4Khi chưa phân cực, do nồng độ chất pha không đồng đều trong JFET kênh N nên ta thấy vùng hiếm rộng ở thông lộ n- và thân p-, vùng hiếm hẹp ở vùng thoát và nguồn n+.

Bây giờ, nếu ta mắc cực nguồn S và cực cổng G xuống mass, nghĩa là điện thế VGS=0V. Điều chỉnh điện thế VDS giữa cực thoát và cực nguồn, chúng ta sẽ khảo sát dòng điện qua JFET khi điện thế VDS thay đổi.

VGS = 0Vn+n+p-SDn-pGVDSNối P-N ở vùng thoát được phân cực nghịchHình 5Vì vùng thoát n+ nối với cực dương và vùng cổng G nối với

cực âm của nguồn điện VDS nên nối PN ở vùng thoát được phân cực nghịch, do đó vùng hiếm ở đây rộng ra (xem hình vẽ)

P GateThân P- (Gate)Kênh n-n+ thoátVùng hiếm rộngID Dòng điện tử rời khỏi thông lộ và đi ra khỏi vùng thoátIS Dòng điện tử từ nguồn S đi vào thông lộHình 6

Khi VDS còn nhỏ, dòng điện tử từ cực âm của nguồn điện đến vùng nguồn (tạo ra dòng IS), đi qua thông lộ và trở về cực dương của nguồn điện (tạo ra dòng điện thoát ID).

Nếu thông lộ có chiều dài L, rộng W và dày T thì điện trở của nó là:

$R = \rho.\frac{L}{\mathrm{WT}}$; Trong đó,   là điện trở suất của thông lộ. Điện trở suất là hàm số theo nồng độ chất pha.

Hình 7Dài LSDGThông lộ có bề dày TBề rộng W

ID (mA)IDSSVDS (volt)VGS = 0VVP (Pinch-off voltage)0Dòng điện bảo hòa thoát nguồnVùng tuyến tínhVùng điện trở động thay đổi không tuyến tínhVùng bảo hòa   vùng dòng điện gần như là hằng sốHình 8

P GateThân P- (Gate)Kênh n-n+ thoátDrainNhững điện tử có năng lượng cao trong dải dẫn điện xuyên qua vùng hiếm để vào vùng thoátHình 9Vùng hiếm chạm nhau (thông lộ bị nghẽn)Những electron bị hút về cực dương của nguồn điện

Khi VDS còn nhỏ (vài volt), điện trở R của thông lộ gần như không thay đổi nên dòng ID tăng tuyến tính theo VDS. Khi VDS đủ lớn, đặc tuyến không còn tuyến tính nữa do R bắt đầu tăng vì thông lộ hẹp dần. Nếu ta tiếp tục tăng VDS đến một trị số nào đó thì hai vùng hiếm chạm nhau, ta nói thông lộ bị nghẽn (pinched off).

Trị số VDS để thông lộ bắt đầu bị nghẽn được gọi là điện thế nghẽn VP (pinched off voltage). Ở trị số này, chỉ có các điện tử có năng lượng cao trong dải dẫn điện mới có đủ sức xuyên qua vùng hiếm để vào vùng

thoát và bị hút về cực dương của nguồn điện VDS tạo ra dòng điện thoát ID.

Nếu ta cứ tiếp tục tăng VDS, dòng điện ID gần như không thay đổi và được gọi là dòng điện bảo hoà thoát - nguồn IDSS (chú ý: ký hiệu IDSS khi VGS=0V).

Bây giờ, nếu ta phân cực cổng-nguồn bằng một nguồn điện thế âm VGS (phân cực nghịch), ta thấy vùng hiếm rộng ra và thông lộ hẹp hơn trong trường hợp VGS=0V. Do đó điện trở của thông lộ cũng lớn hơn.

VGS n+n+p-SDn-pGVDSNối P-N ở vùng thoát được phân cực nghịchHình 10

P GateThân P- (Gate)Kênh n-n+ thoátThông lộ hẹp hơn nên điện trở lớn hơn. Có nghĩa là ID và IS nhỏ hơn ở cùng một trị VDS khi VGS âm hơnHình 11IDVDSVGS < 0VGS = 0IDSSDòng bảo hòa ID giảmVPVDS ứng với trị bảo hòa giảmP GateThân P- (Gate)Thông lộ n-n+ thoátThông lộ nghẽn ở trị VDS thấp hơn khi VGS âm vì thông lộ hẹp hơn

Khi VDS còn nhỏ, ID cũng tăng tuyến tính theo VDS, nhưng khi VDS lớn, thông lộ bị nghẽn nhanh hơn, nghĩa là trị số VDS để thông lộ nghẽn nhỏ hơn trong trường hợp VGS=0V và do đó, dòng điện bảo hoà ID cũng nhỏ hơn IDSS.

Chùm đặc tuyến ID=f(VDS) với VGS là thông số được gọi là đặc tuyến ra của JFET mắc theo kiểu cực nguồn chung.

VDS (volt)VGS = -4VVGS = -3VVGS = -2VVGS = -1VVGS = 0VID(mA)VDS=VP=8V0VGS = VGS(off) = -8VĐặc tuyến|VDS| = |VP|-|VGS|Vùng bảo hòa (vùng dòng điện hằng số)Hình 12

Khi VGS càng âm, dòng ID bảo hoà càng nhỏ. Khi VGS âm đến một trị nào đó, vùng hiếm chiếm gần như toàn bộ thông lộ và các điện tử không còn đủ năng lượng để vượt qua được và khi đó ID = 0. Trị số của VGS lúc đó gọi là VGS(off). Người ta chứng minh được trị số này bằng với điện thế nghẽn.

$| V_{\mathrm{GS(off)}} | = | V_P |$

Vì Vp chính là hiệu thế phân cực ngược các nối P-N vừa đủ để cho các vùng hiếm chạm nhau. Vì vậy, trong vùng bảo hoà ta có:

$| V_{\mathrm{DS}} | + | V_{\mathrm{GS}} | = | V_P |$

n+Sn+DKênh n-GatepThân p-Không có hạt tải điện di chuyển qua thông lộ (ID = IS = 0)Hình 13Vì nối cổng nguồn được phân cực nghịch, dòng điện IG chính là dòng điện rỉ ngược nên rất nhỏ, do đó dòng điện chạy vào cực thoát D được xem như bằng dòng điện ra khỏi cực nguồn S. ID # IS.

So sánh với BJT, ta thấy:

DSGCEBIG (rỉ)   0VCBVBEVGSIB nhỏVCEIE IS IC   IEID   IS-+++---VDS+-+Hình 14

Thí dụ: một JFET kênh N có IDSS=20mA và VGS(off)=-10V.

Tính IS khi VGS=0V? Tính VDS bảo hoà khi VGS = -2V.

Giải:

Khi VGS=0V   ID=IDSS=20mA và ID=IS=20mA

Ta có: $| V_P | = | V_{\mathrm{GS(off)}} | = 10V$ và
$| V_{\mathrm{DS}} | = | V_P | - | V_{\mathrm{GS}} | = 10 - 2 = 8$V

ĐẶC TUYẾN TRUYỀN CỦA JFET.

DSGTín hiệu vàoTín hiệuraCổng chungDSGTín hiệu vàoTín hiệuraNguồn chungSDGTín hiệu vàoTín hiệuraThoát chungHình 15Cũng giống như BJT, người ta cũng có 3 cách ráp của FET (JFET và MOSFET): mắc kiểu cực cổng chung (common-gate), cực nguồn chung (common-source) và cực thoát chung (common-drain).

So sánh với BJT NPN, ta thấy có sự tương đương như sau:

Các cực		Cách mắc	
FET	BJT	FET	BJT
Cực thoát DCực nguồn SCực cổng G	Cực thu CCực phát ECực nền B	Cực cổng chungCực nguồn chungCực thoát chung	Cực nền chungCực phát chungCực thu chung

Người ta chứng minh được khi VDS có trị số làm nghẽn thông lộ (JFET hoạt động trong vùng bảo hoà), ID và VGS thoả mãn hệ thức:

$I_D = I_{\text{DSS}}\left[1 - \frac{V_{\text{GS}}}{V_{\text{GS(off)}}}\right]^2$ hay $I_D = I_{\text{DSS}}\left[1 + \frac{V_{\text{GS}}}{V_P}\right]^2$

Phương trình này được gọi là phương trình truyền của JFET. Các thông số ID và VGS(off) được nhà sản xuất cho biết.

Để ý là: VGS và VGS(off) âm trong JFET thông lộ n và dương trong thông lộ p.

Người ta cũng có thể biểu thị sự thay đổi của dòng điện thoát ID theo điện thế cổng nguồn VGS trong vùng bảo hoà bằng một đặc tuyến gọi là đặc tuyến truyền bằng cách vẽ đường biểu diễn của phương trình truyền ở trên.

IVVVGGVDD+--++-GDSVGS+-+-VDSIDHình 16

2 4 6 8VDS (volt)VGS = -4VVGS = -3VVGS = -2VVGS = -1VVGS = 0VID(mA)VP0VGS = VGS(off) = -8VHình 17VGS(off)-8 -6 -4 -2VGS = -6V12963Đặc tuyếntruyềnĐặc tuyếnngõ ra

ẢNH HƯỞNG CỦA NHIỆT ĐỘ TRÊN JFET.

Như ta đã thấy trong JFET, người ta dùng điện trường kết hợp với sự phân cực nghịch của nối P-N để làm thay đổi điện trở (tức độ dẫn điện) của thông lộ của chất bán dẫn. cũng như BJT, các thông số của JFET cũng rất nhạy đối với nhiệt độ, ta sẽ khảo sát qua hai tác động chính của nhiệt độ:

Khi nhiệt độ tăng, vùng hiếm giảm, do đó độ rộng của thông lộ tăng lên, do đó điện trở của thông lộ giảm. (ID tăng)

Khi nhiệt độ tăng, độ linh động của các hạt tải điện giảm (ID giảm)

Do thông lộ tăng rộng theo nhiệt độ nên VGS(off) cũng tăng theo nhiệt độ. Thực nghiệm cho thấy $\mid V_{\mathrm{GS(off)}} \mid \text{hay} \mid V_P \mid$ tăng theo nhiệt độ với hệ số 2,2mV/10C.

Từ công thức: $I_D = I_{\mathrm{DSS}}\left[1 - \frac{V_{\mathrm{GS}}}{V_{\mathrm{GS(off)}}}\right]^2$

Cho thấy tác dụng này làm cho dòng điện ID tăng lên. Ngoài ra, do độ linh động của hạt tải điện giảm khi nhiệt độ tăng làm cho điện trở của thông lộ tăng lên nên dòng điện IDSS giảm khi nhiệt độ tăng, hiệu ứng này làm cho ID giảm khi nhiệt độ tăng.

Tổng hợp cả hai hiệu ứng này, người ta thấy nếu chọn trị số VGS thích hợp thì dòng thoát ID không đổi khi nhiệt độ thay đổi. Người ta chứng minh được trị số của VGS đó là:

$\mid V_{\mathrm{GS}} \mid = \mid V_P \mid -0{,}63V$ với VP là điện thế nghẽn ở nhiệt độ bình thường.

Các hình vẽ sau đây mô tả ảnh hưởng của nhiệt độ trên các đặc tuyến ra, đặc tuyến truyền và đặc tuyến của dòng ID theo nhiệt độ khi VGS làm thông số.

ID0VGS = 0VGS = -1V|VGS| = |VP|-0,63VID giảmID tăngVDS250 450Hình 18

0-100-50050100150IDIDIDSS(VDS cố định)-550C 250C +1500C|VGS| = |VP|-0,63VVGS(off)VGSt0C|VGS| = |VP|-0,63VVGS = -1VVGS = -0VHình 19

Ngoài ra, một tác dụng thứ ba của nhiệt độ lên JFET là làm phát sinh các hạt tải điện trong vùng hiếm giữa thông lộ-cổng và tạo ra một dòng điện rỉ cực cổng IGSS (gate leakage current). Dòng IGSS được nhà sản xuất cho biết. dòng rỉ IGSS chính là dòng điện phân cực nghịch nối P-N giữa cực cổng và cực nguồn. Dòng điện này là dòng điện rỉ cổng-nguồn khi nối tắt cực nguồn với cực thoát. Dòng IGSS tăng gấp đôi khi nhiệt độ tăng lên 100C.

$$I_{\mathrm{GSS}}(t^0C) = I_{\mathrm{GSS}}(25^0C)2^{\frac{(t-25)}{10}}$$

VGGDSIGSSVDS = 0VHình 20

MOSFET LOẠI HIẾM (DEPLETION MOSFET: DE MOSFET)

Ta thấy rằng khi áp một điện thế âm vào JFET kênh N thì vùng hiếm rộng ra. Sự gia tăng của vùng hiếm làm cho thông lộ hẹp lại và điện trở của thông lộ tăng lên. Kết quả sau cùng là tạo ra dòng điện ID nhỏ hơn IDSS.

Bây giờ, nếu ta áp điện thế dương VGS vào JFET kênh N thì vùng hiếm sẽ hẹp lại (do phân cực thuận cổng nguồn), thông lộ rộng ra và điện trở thông lộ giảm xuống, kết quả là dòng điện ID sẽ lớn hơn IDSS.

Trong các ứng dụng thông thường, người ta đều phân cực nghịch nối cổng nguồn (VGS âm đối với JFET kênh N và dương đối với JFET kênh P) và được gọi là điều hành theo kiểu hiếm.

JFET cũng có thể điều hành theo kiểu tăng (VGS dương đối với JFET kênh N và âm đối với JFET kênh P) nhưng ít khi được ứng dụng, vì mục đích của JFET là tổng trở vào lớn, nghĩa là dòng điện IG ở cực cổng - nguồn trong JFET sẽ làm giảm tổng trở vào, do đó thông thường người ta giới hạn trị số phân cực thuận của nối cổng - nguồn tối đa là 0,2V (trị số danh định là 0,5V).

VGGGDSIGSSVDSVDD+-VGS+-Phân cực kiểu hiếmPhân cực kiểu tăng(Tối đa 0,2V)+-+-00-4VVGSVGS = 0,2VVGS = 0VVGS = -1VVGS = -2VVGS = -3VVDSIDIDIDIDSSĐiều hành kiểu tăngĐiều hành kiểu hiếm0,2VHình 21JFET kênh N

+VGGGDSVDSVDD-VGS-+Phân cực kiểu hiếmPhân cực kiểu tăng(Tối đa 0,2V)-+-+VGGIDHình 22

Tuy JFET có tổng trở vào khá lớn nhưng cũng còn khá nhỏ so với đèn chân không. Để tăng tổng trở vào, người ta đã tạo một loại transistor trường khác sao cho cực cổng cách điện hẳn cực nguồn. Lớp cách điện là Oxyt bán dẫn SiO2 nên transistor được gọi là MOSFET.

Ta phân biệt hai loại MOSFET: MOSFET loại hiếm và MOSFET loại tăng.

Hình sau đây mô tả cấu tạo căn bản MOSFET loại hiếm (DE - MOSFET) kênh N và kênh P.

Thân p-Kênh n-n+n+NguồnSCổngGThoátDTiếp xúc kim loạiSiO2GDSThân UGDSThân nối với nguồnKý hiệuDE-MOSFET kênh NHình 23

Thân n-Kênh p-p+p+NguồnSCổngGThoátDTiếp xúc kim loạiSiO2GDSThân UGDSThân nối với nguồnKý hiệuDE-MOSFET kênh PHình 24

Chú ý rằng DE - MOSFET có 4 cực: cực thoát D, cực nguồn S, cực cổng G và thân U (subtrate). Trong các ứng dụng thông thường, thân U được nối với nguồn S.

Để DE-MOSFET hoạt động, người ta áp một nguồn điện VDD vào cực thoát và cực nguồn (cực dương của nguồn điện nối với cực thoát D và cực âm nối với cực nguồn S trong DE-MOSFET kênh N và ngược lại trong DE-MOSFET kênh P). Điện thế VGS giữa cực cổng và cực nguồn có thể âm (DE-MOSFET kênh N điều hành theo kiểu hiếm) hoặc dương (DE-MOSFET kênh N điều hành theo kiểu tăng)

Thân p-Kênh n-n+SGDSiO2- VDD ++ VGG -n+Thân p-Kênh n-n+ thoátVùng hiếm do cổng âm đẩy các điện tử và thoát dương hút các điện tử về nóTiếp xúc kim loại cực cổngVùng hiếm giữa phân cực nghịch p- và vùng thoát n+Hình 25Điều hành theo kiểu hiếm

Thân p-n-n+SGDSiO2- VDD +- VGG +n+Điện tử tập trung dưới sức hút nguồn dương của cực cổng làm cho điện trở thông lộ giảmĐiều hành theo kiểu tăngHình 26

Khi VGS = 0V (cực cổng nối thẳng với cực nguồn), điện tử di chuyển giữa cực âm của nguồn điện VDD qua kênh n- đến vùng thoát (cực dương của nguồn điện VDD) tạo ra dòng điện thoát ID. Khi điện thế VDS càng lớn thì điện tích âm ở cổng G càng nhiều (do cổng G cùng điên thế với nguồn S) càng đẩy các điện tử trong kênh n- ra xa làm cho vùng hiếm rộng thêm. Khi vùng hiếm vừa chắn ngang kênh thì kênh bị nghẽn và dòng điện thoát ID đạt đến trị số bảo hoà IDSS.

Khi VGS càng âm, sự nghẽn xảy ra càng sớm và dòng điện bảo hoà ID càng nhỏ.

Khi VGS dương (điều hành theo kiểu tăng), điện tích dương của cực cổng hút các điện tử về mặt tiếp xúc càng nhiều, vùng hiếm hẹp lại tức thông lộ rộng ra, điện trở thông lộ giảm nhỏ. Điều này làm cho dòng thoát ID lớn hơn trong trường hợp VGS = 0V.

00VGS(off) < 0 VGSVGS = +1VVGS = 0VVGS = -1VVGS = -2VVGS = -3VVDS (volt)ID (mA)IDSSĐiều hành kiểu tăngĐiều hành kiểu hiếm2VHình 27DE-MOSFET kênh NVGS = +2VIDmaxĐặc tuyến truyềnĐặc tuyến ngõ raID (mA)Vì cực cổng cách điện hẳn khỏi cực nguồn nên tổng trở vào của DE-MOSFET lớn hơn JFET nhiều. Cũng vì thế, khi điều hành theo kiểu tăng, nguồn VGS có thể lớn hơn 0,2V. Thế nhưng ta phải có giới hạn của dòng ID gọi là IDMAX. Đặc tuyến truyền và đặc tuyến ngõ ra như sau:

00VGS(off) > 0 VGSVGS = -1VVGS = 0VVGS = +1VVGS = +2VVGS = +3VVDS (volt)ID (mA)IDSSĐiều hành kiểu tăngĐiều hành kiểu hiếm-2VHình 28DE-MOSFET kênh PVGS = -2VIDmaxĐặc tuyến truyềnĐặc tuyến ngõ raID (mA)

Như vậy, khi hoạt động, DE-MOSFET giống hệt JFET chỉ có tổng trở vào lớn hơn và dòng rỉ IGSS nhỏ hơn nhiều so với JFET.

MOSFET LOẠI TĂNG (ENHANCEMENT MOSFET: E-MOSFET)

MOSFET loại tăng cũng có hai loại: E-MOSFET kênh N và E-MOSFET kênh P.

Về mặt cấu tạo cũng giống như DE-MOSFET, chỉ khác là bình thường không có thông lộ nối liền giữa hai vùng thoát D và vùng nguồn S.

Thân p-n+n+NguồnSCổngGThoátDTiếp xúc kim loạiSiO2GDSThân UGDSThân nối với nguồnKý hiệuE-MOSFET kênh NHình 29Thân UMô hình cấu tạo và ký hiệu được diễn tả bằng hình vẽ sau đây:

Thân n-p+p+NguồnSCổngGThoátDTiếp xúc kim loạiSiO2GDSThân UGDSThân nối với nguồnKý hiệuE-MOSFET kênh PHình 30Thân U

Khi VGS < 0V, (ở E-MOSFET kênh N), do không có thông lộ nối liền giữa hai vùng thoát nguồn nên mặc dù có nguồn điện thế VDD áp vào hai

cực thoát và nguồn, điện tử cũng không thể di chuyển nên không có dòng thoát ID (ID # 0V). Lúc này, chỉ có một dòng điện rỉ rất nhỏ chạy qua.

Thân p-n+SGDSiO2- VDD +VGS = 0Vn+Mạch tương đươngHình 31

Khi VGS>0, một điện trường được tạo ra ở vùng cổng. Do cổng mang điện tích dương nên hút các điện tử trong nền p- (là hạt tải điện thiểu số) đến tập trung ở mặt đối diện của vùng cổng. Khi VGS đủ lớn, lực hút mạnh, các điện tử đến tập trung nhiều và tạo thành một thông lộ tạm thời nối liền hai vùng nguồn S và thoát D. Điện thế VGS mà từ đó dòng điện thoát ID bắt đầu tăng được gọi là điện thế thềm cổng - nguồn (gate-to-source threshold voltage) VGS(th). Khi VGS tăng lớn hơn VGS(th), dòng điện thoát ID tiếp tục tăng nhanh.

Người ta chứng minh được rằng:

$$I_D = K\left[V_{\mathrm{GS}} - V_{\mathrm{GS(th)}}\right]^2$$

Trong đó:ID là dòng điện thoát của E-MOSFET

K là hằng số với đơn vị $\frac{A}{V^2}$

VGS là điện thế phân cực cổng nguồn.

VGS(th) là điện thế thềm cổng nguồn.

Hằng số K thường được tìm một cách gián tiếp từ các thông số do nhà sản xuất cung cấp.

Thí dụ: Một E-MOSFET kênh N có VGS(th) =3,8V và dòng điện thoát ID = 10mA khi VGS = 8V. Tìm dòng điện thoát ID khi VGS = 6V.

Giải: trước tiên ta tìm hằng số K từ các thông số:

$$K = \frac{I_D}{\left[V_{\mathrm{GS}} - V_{\mathrm{GS(th)}}\right]^2} = \frac{10.10^{-3}}{\left[8-3{,}8\right]^2} = 5{,}67.10^{-4}\,\frac{A}{V^2}$$

Vậy dòng thoát ID và VGS là:

$$I_D = K\left[V_{\text{GS}} - V_{\text{GS(th)}}\right]^2 = 5{,}67.10^{-4}[6 - 3{,}8]^2$$

ID = 2,74 mA

Thân p-n+SGDSiO2- VDD +- VGG +n+Thông lộ tạm thờiVGS VGS(th) 00VGSVGS = 6VVGS = 5VVGS = 4VVGS = 3VVGS = 2VVDS (volt)ID (mA)VGS(th)Hình 32VGS = 7VIDmaxĐặc tuyến truyềnĐặc tuyến ngõ raID (mA)VGSmax

XÁC ĐỊNH ĐIỂM ĐIỀU HÀNH:

~C2C1RD = 820 RG 100K v0(t)vGS(t) +-+VDD = 20V-VGG = -1VHình 33Ta xem mô hình của một mạch khuếch đại tín hiệu nhỏ dùng JFET kênh N mắc theo kiểu cực nguồn chung

RD = 820 VGS +-VDD = 20VHình 34VGG = -1V+-VDS IGSS ID RG 100K Mạch tương đương một chiều (tức mạch phân cực) như sau:

Cũng giống như transistor thường (BJT), để xác định điểm điều hành Q, người ta dùng 3 bước:

Áp dụng định luật Krichoff ở mạch ngõ vào để tìm VGS.

Dùng đặc tuyến truyền hay công thức: $I_D = I_{\text{DSS}}\left[1 - \frac{V_{\text{GS}}}{V_{\text{GS(off)}}}\right]^2$trong trường hợp DE-MOSFET hoặc công thức $I_D = K\left[V_{\text{GS}} - V_{\text{GS(th)}}\right]^2$trong trường hợp E-MOSFET để xác định dòng điện thoát ID.

Áp dụng định luật Krichoff ở mạch ngõ ra để tìm hiệu điện thế VDS.

Bây giờ, ta thử ứng dụng vào mạch điện hình trên:

Mạch ngõ vào, ta có:

$$V_{\text{GG}} - R_G I_{\text{GSS}} + V_{\text{GS}} = 0$$

Suy ra, $V_{\text{GS}} = -V_{\text{GG}} + R_G I_{\text{GSS}}$

Vì dòng điện IGSS rất nhỏ nên ta có thể bỏ qua.

Như vậy, $V_{\text{GS}} \approx -V_{\text{GG}}$

Trong trường hợp trên, VGS = -1

Đây là phương trình biểu diễn đường phân cực (bias line) và giao điểm của đường thẳng này với đặc tuyến truyền là điểm điều hành Q.

Nhờ đặc tuyến truyền, ta có thể xác định được dòng thoát ID.

00VGS(off) VGSVGS = 0VVGS = -1VVGS = -2VVGS = -3VVGS = -4VVDSIDIDIDSSHình 35IDSSIDID-1VDS(off) =VDDVDSQ

[missing_resource: .wmf]

Đường thẳng lấy điệnĐường phân cựcVGS = -VGG = -1VQ

- Để xác định điện thế VDS, ta áp dụng định luật Kirchoff cho mạch ngõ ra:

VDD = RDID + VDS

VDS = VDD – RDID

Đây là phương trình của đường thẳng lấy điện tĩnh. Giao điểm của đường thẳng này với đặc tuyến ngõ ra với VGS = -VGG = -1V chính là điểm tĩnh điều hành Q.

FET VỚI TÍN HIỆU XOAY CHIỀU VÀ MẠCH TƯƠNG ĐƯƠNG VỚI TÍN HIỆU NHỎ

~C2C1RD = 820 RG 100K v0(t)vGS(t) +-+VDD = 20V-VGG = -1VHình 36vS(t) vDS(t) +-vS(t) t 0 -10mV +10mV Giả sử ta áp một tín hiệu xoay

chiều hình sin vs(t) có biên độ điện thế đỉnh là 10mV vào ngõ vào của một mạch khuếch đại cực nguồn chung dùng JFET kênh N

C1 và C2 là 2 tụ liên lạc, được chọn sao cho có dung kháng rất nhỏ ở tần số của tín hiệu và có thể được xem như nối tắt ở tần số tín hiệu.

Nguồn tín hiệu vs(t) sẽ chồng lên điện thế phân cực VGS nên điện thế cổng nguồn vGS(t) ở thời điểm t là:

vGS(t) = VGS + Vgs(t)

= -1V + 0,01sin t (V)

vGS(t) t -1V -1,01V -0,99V 0Hình 37

Nguồn tín hiệu có điện thế đỉnh nhỏ nên điện thế cổng nguồn vẫn luôn luôn âm. Nhờ đặc tuyến truyền, chúng ta thấy rằng điểm điều hành sẽ di chuyển khi VGS thay đổI theo tín hiệu. Ở thời điểm khi VGS ít âm hơn, dòng thoát iD(t) tăng và khi VGS âm nhiều hơn, dòng thoát iD(t) giảm. Vậy dòng điện thoát iD(t) thay đổi cùng chiều với vGS(t) và có trị số quanh dòng phân cực ID tỉnh (được giả sử là 12,25mA). Độ gia tăng của iD(t) và độ giảm của iD(t) bằng nhau với tín hiệu nhỏ (giả sử là 0,035mA). (Xem hình trang sau).

Sự thay đổi dòng điện thoát iD(t) sẽ làm thay đổi hiệu số điện thế giữa cực thoát và cực nguồn.

Ta có vDS(t) = VDD – iD(t).RD. Khi iD(t) có trị số tối đa, thì vDS(t) có trị số tối thiểu và ngược lại. Điều này có nghĩa là sự thay đổi của vDS(t) ngược chiều với sự thay đổi của dòng iD(t) tức ngược chiều với sự thay đổi của hiệu thế ngõ vào vGS(t), người ta bảo điện thế ngõ ra ngược pha - lệch pha 180o so với điện thế tín hiệu ngõ vào.

Người ta định nghĩa độ lợi của mạch khuếch đại là tỉ số đỉnh đối đỉnh của hiệu thế tín hiệu ngõ ra và trị số đỉnh đối đỉnh của hiệu thế tín hiệu ngõ vào:

$$A_V = \frac{v_o(t)}{v_S(t)}$$

Trong trường hợp của thí dụ trên:

$$A_V = \frac{v_o(t)}{v_S(t)} = \frac{0{,}0574V_{P-P}\langle -180^o}{0{,}02V_{P-P}}$$

AV=2,87 -180o

Người ta dùng dấu - để biểu diễn độ lệch pha 180o

VGS0ID(mA)Q-1V-1,01V-0.99VVGS(off)12,285mA12,215mARD = 820 v0(t) = vds(t)VDD = +20ViD(t)C2vDS(t)vS(t)t0,01V-0,01V0 t0-0,99V-1,01V-1vGS(t) t012,285iD(t) (mA)12,21512,250 t09,9837vDS(t)(V)9,92639,9550v0(t)t0,0287V-0,0287V0Hình 38

* Mạch tương đương của FET với tín hiệu nhỏ:

igvgsvdsidHình 39Người ta có thể coi FET như một tứ cực có dòng điện và điện thế ngõ vào là vgs và ig. Dòng điện và điện thế ngõ ra là vds và id

Do dòng ig rất nhỏ nên FET có tổng trở ngõ vào là:

$r_\pi = \frac{v_{\text{gs}}}{i_g}$ rất lớn

Dòng thoát id là một hàm số theo vgs và vds. Với tín hiệu nhỏ (dòng điện và điện thế chỉ biến thiên quanh điểm điều hành), ta sẽ có:

$$i_D = \frac{\partial i_D}{\partial v_{\text{GS}}}\Big|_Q v_{\text{gs}} + \frac{\partial i_D}{\partial v_{\text{DS}}}\Big|_Q v_{\text{DS}}$$

Người ta đặt:

$g_m = \frac{\partial i_D}{\partial v_{\text{GS}}}$ $\frac{1}{r_o} = \frac{\partial i_D}{\partial v_{\text{DS}}}$

| và |

$|_Q$ $|_Q$

Ta có: $i_d = g_m v_{\text{gs}} + \frac{1}{r_o} v_{\text{ds}}(\text{coù theå ñaët} \frac{1}{r_o} = g_o)$

vgs = r .ig

vgsGDSr gmvgsr0vdsidHình 40Các phương trình này được diễn tả bằng giản đồ sau đây gọi là mạch tương đương xoay chiều của FET.

vgsGDSgmvgsr0vdsidHình 41Riêng đối với E-MOSFET, do tổng trở vào r rất lớn, nên trong mạch tương đương người ta có thể bỏ r

ĐIỆN DẪN TRUYỀN (TRANSCONDUCTANCE) CỦA JFET VÀ DEMOSFET.

Cũng tương tự như ở BJT, một cách tổng quát người ta định nghĩa điện dẫn truyền của FET là tỉ số: $g_m = \frac{i_d(t)}{v_{\text{gs}}(t)}$

QVGS (volt)ID(mA) VGS IDVGS(off)IDSS

[missing_resource: .wmf]

Độ dốc tại điểm ID = IDSS là gmoĐộ dốc tại điểm Q là:Hình 42Điện dẫn truyền có thể được suy ra từ đặc tuyến truyền, đó chính là độ dốc của tiếp tuyến với đặc tuyến truyền tại điểm điều hành Q

Về mặt toán học, từ phương trình truyền:

$$I_D = I_{\text{DSS}} \left[1 - \frac{V_{\text{GS}}}{V_{\text{GS(off)}}}\right]^2$$

Ta suy ra: $g_m = \frac{\mathrm{dI}_D}{\mathrm{dV}_{\mathrm{GS}}} = I_{\mathrm{DSS}}\left[1 - \frac{V_{\mathrm{GS}}}{V_{\mathrm{GS(off)}}}\right]^2$

$g_m = -\frac{2\mathrm{I}_{\mathrm{DSS}}}{V_{\mathrm{GS(off)}}} = \left[1 - \frac{V_{\mathrm{GS}}}{V_{\mathrm{GS(off)}}}\right]$

Trị số của gm khi VGS = 0volt (tức khi ID=IDSS) được gọi là gmo.

Vậy: $g_{\mathrm{mo}} = -\frac{2\mathrm{I}_{\mathrm{DSS}}}{V_{\mathrm{GS(off)}}}$

Từ đó ta thấy: $g_m = g_{\mathrm{mo}}\left[1 - \frac{V_{\mathrm{GS}}}{V_{\mathrm{GS(off)}}}\right]$

Trong đó: gm: là điện dẫn truyền của JFET hay DE-MOSFET với tín hiệu nhỏ

gmo: là gm khi VGS= 0V

VGS: Điện thế phân cực cổng - nguồn

VGS(off): Điện thế phân cực cổng - nguồn làm JFET hay DE-MOSFET ngưng.

Ngoài ra từ công thức: $I_D = I_{\mathrm{DSS}}\left[1 - \frac{V_{\mathrm{GS}}}{V_{\mathrm{GS(off)}}}\right]^2$ Ta suy ra: $\sqrt{\frac{I_D}{I_{\mathrm{DSS}}}} = \left[1 - \frac{V_{\mathrm{GS}}}{V_{\mathrm{GS(off)}}}\right]$

Vậy: $g_m = g_{\mathrm{mo}}\sqrt{\frac{I_D}{I_{\mathrm{DSS}}}}$

Phương trình trên cho ta thấy sự liên hệ giữa điện dẫn truyền gm với dòng điện thoát ID tại điểm điều hành Q. gmo được xác định từ các thông số IDSS và VGS(off) do nhà sản xuất cung cấp.

ĐIỆN DẪN TRUYỀN CỦA E-MOSFET.

Do công thức tính dòng điện thoát ID theo VGS của E-MOSFET khác với JFET và DE-MOSFET nên điện dẫn truyền của nó cũng khác.

Từ công thức truyền của E-MOSFET

$I_D = K\left[V_{\mathrm{GS}} - V_{\mathrm{GS(th)}}\right]^2$

Ta có: $g_m = \frac{\mathrm{dI}_D}{\mathrm{dV}_{\mathrm{GS}}} = \frac{d}{\mathrm{dV}_{\mathrm{GS}}}\left[K\left[V_{\mathrm{GS}} - V_{\mathrm{GS(th)}}\right]^2\right]$

$g_m = 2\mathrm{K}\left[V_{\mathrm{GS}} - V_{\mathrm{GS(th)}}\right]$

Ngoài ra: $V_{\mathrm{GS}} = \sqrt{\frac{I_D}{K}} + V_{\mathrm{GS(th)}}$

Thay vào trên ta được: $g_m = 2\sqrt{\mathrm{KI}_D}$

Trong đó:

gm: là điện dẫn truyền của E-MOSFET cho tín hiệu nhỏ

K: là hằng số với đơn vị Amp/volt2

ID: Dòng diện phân cực cực thoát D

Ta thấy gm tùy thuộc vào dòng điện thoát ID, nếu gọi gm1 là điện dẫn truyền của E-MOSFET ứng với dòng thoát ID1 và gm2 là điện dẫn truyền của E-MOSFET ứng với dòng thoát ID2

VGS (volt)ID(mA)ID1QIDmax

[missing_resource: .wmf]

Độ dốc tại Q là gm1VGS(th)0Hình 43Ta có: $g_{m1} = 2\sqrt{\mathrm{KI}_{D1}}$ và $g_{m2} = 2\sqrt{\mathrm{KI}_{D2}}$ nên: $g_{m2} = g_{m1}\sqrt{\frac{I_{D2}}{I_{D1}}}$

TỔNG TRỞ VÀO VÀ TỔNG TRỞ RA CỦA FET.

- Giống như ở BJT, người ta cũng dùng hiệu ứng Early để định nghĩa tổng trở ra của FET (ở vùng bảo hòa, khi VDS tăng, dòng điện ID cũng hơi tăng và chùm đặc tuyến ra cũng hội tụ tại một điểm gọi là điện thế Early).

Nếu gọi VA là điện thế Early ta có:

- $r_o = \frac{V_A}{I_D}\mathrm{r}_o\mathrm{: Toång\ trôû\ ra\ cuûa\ FET}$
- 0VDS(volt)Early voltageID(mA)VGSHình 44ro như vậy thAy đổi theo dòng thoát ID và có trị số khoảng vài M đến hơn 10M

- Do JFET thường được dùng theo kiểu hiếm (phân cực nghịch nối cổng - nguồn) nên tổng trở vào lớn (hàng trăm M). Riêng E-MOSFET và DE-MOSFET do cực cổng cách điện hẳn khỏi cực nguồn nên tổng trở vào rất lớn (hàng trăm M). Kết quả là người ta có thể xem gần đúng tổng trở vào của FET là vô hạn.

Với FET : r

vgsGDSr gmvgsr0vdsidHình 45 (a)vgsGDSgmvgsr0vdsidHình 45 (b)vgsGDSgmvgsvdsidHình 45 (c)Trong các mạch sử dụng với tín hiệu nhỏ người ta có thể dùng mạch tương đương cho FET như hình (a) hoặc hình (b). Nếu tải không lớn lắm, trong mạch tương đương người ta có thể bỏ cả ro

Hình 45

CMOS TUYẾN TÍNH (LINEAR CMOS).

Nếu ta có một E-MOSFET kênh P và một E-MOSFET kênh N mắc như hình sau đây ta được một linh kiện tổ hợp và được gọi là CMOS (Complementary MOSFET).

G1S1D1G2D2S2vi(t)v0(t)Q1 E-MOSFET kênh PQ2 E-MOSFET kênh NQ1Q2Hình 46

p-n+n+S2G2D2SiO2Hình 47Thân n-p+p+D1S1G1Thật ra nó được cấu trúc như sau:

Cấu trúc CMOS được dùng rất nhiều trong IC tuyến tính và IC số

+ Bây giờ ta xét mạch căn bản như trên, ta thử xem đáp ứng của CMOS khi tín hiệu vào có dạng xung vuông như hình vẽ. Mạch này được ứng dụng làm cổng đảo và là tầng cuối của OP-AMP (IC thuật toán).

- Khi vi = 5V (0 t t1); E-MOSFET kênh P ngưng vì vGS(t)=0V, trong lúc đó E-MOSFET kênh N dẫn mạnh vì vGS(t)=5V nên điện thế ngõ ra vo(t)=0V.

- Khi vi(t)=0V (t t1), E-MOSFET kênh P dẫn điện mạnh (vì vGS(t) = -5V) trong lúc E-MOSFET kênh N không dẫn điện (vì vGS(t) = 0V) nên điện thế ngõ ra vo(t)=VDD=5V.

G1S1D1G2D2S2vi(t)v0(t)Q1Q2Hình 48VDD = 15Vvi(t)t05Vt1vo(t)t05Vt1

Như vậy, tác dụng của CMOS là một mạch đảo (inverter)

G1S1D1G2D2S2vi(t)v0(t)Q1 PQ2 NHình 49VDD = +15V

[missing_resource: .wmf]

vi(t)t0vo(t)t0Ta xem một mạch khuếch đại đơn giản dùng CMOS tuyến tính:

$V_{\mathrm{GG}} = \frac{V_{\mathrm{DD}}}{2} = 7{,}5V$

- Khi vi(t) dương, E-MOSFET kênh N dẫn điện mạnh hơn và E-MOSFET kênh P bắt đầu dẫn điện yếu hơn. Do đó vo(t) giảm.

- Khi vi(t) dương, E-MOSFET kênh P dẫn điện mạnh hơn và E-MOSFET kênh N bắt đầu dẫn điện yếu hơn, nên vo(t) tăng.

Như vây ta thấy tín hiệu ngõ vào và ngõ ra ngược pha nhau (lệnh pha 180o)

MOSFET CÔNG SUẤT: V-MOS VÀ D-MOS.

Các transistor trường ứng (JFET và MOSFET) mà ta đã khảo sát ở trên chỉ thích hợp cho các mạch có biên độ tín hiệu nhỏ như tiền khuếch đại, trộn sóng, khuếch đại cao tần, trung tần, dao động… năm 1976, người ta phát minh ra loại transistor trường có công suất vừa, đến lớn với khả năng dòng thoát đến vài chục ampere và công suất có thể lên đến vài chục Watt.

V-MOS:

Thật ra đây là một loại E-MOSFET cải tiến, cũng là không có sẵn thông lộ và điều hành theo kiểu tăng. sự khác nhau về cấu trúc E-MOSFET và V-MOS được trình bày bằng hình vẽ sau:

Thông lộ sẽ hình thànhp- thânn+n+NguồnSCổngGThoátDSiO2Hình 50E-MOSFET kênh NThông lộ sẽ hình thànhNguồnSCổngGSiO2V-MOS kênh NNguồnSn+n-n+n+ppThoátD

Khi VGS dương và lớn hơn VGS(th), thông lộ được hình thành dọc theo rãnh V và dòng electron sẽ chạy thẳng từ hai nguồn S đến cực thoát D. Vì lý do này nên được gọi là V-MOS (Vertical MOSFET).

D-MOS:

Cũng là một loại E-MOSFET hoạt động theo kiểu tăng, ứng dụng hiện tượng khuếch tán đôi (double-diffused) nên được gọi là D-MOS. Có cấu

trúc như sau:

n+n+Thân n+n-p+p+NguồnSCổngGNguồnSThoát DDMOS kênh NThông lộ sẽ hình thànhHình 51

Các đặc tính hoạt động của V-MOS và D-MOS cũng giống như E-MOSFET. Ngoài ra, các đặc điểm riêng của V-MOS và D-MOS là:

- Điện trở động rds khi hoạt động rất nhỏ (thường nhỏ hơn 1)

- Có thể khuếch đại công suất ở tần số rất cao

- Dải thông của mạch khuếch đại công suất có thể lên đến vài chục MHz

- V-MOS và D-MOS cũng có kênh N và kênh P, nhưng kênh N thông dụng hơn

- V-MOS và D-MOS cũng có ký hiệu như E-MOSFET

Họ FET có thể tóm tắt như sau

FETJFETMOSFETJFETkênh NJFETKênh PDE-MOSFETKiểu hiếm + tăngE-MOSFETKiểu tăngDE-MOSFETKênh NDE-MOSFETKênh PE-MOSFETKênh NE-MOSFETKênh PV-MOSKênh ND-MOSKênh NCMOSV-MOSKênh PD-MOSKênh P

Bài tập cuối chương

1. Tính VD, và điện dẫn truyền gm trong mạch:

[missing_resource: .wmf]

IDSS = 4mAVGS(off) = -4VVD

1. [missing_resource: .wmf]

IDSS = 4mAVGS(off) = -4VTrong mạch điện sau, tính điện thế phân cực VD và điện dẫn truyền gm.

2. [missing_resource: graphics1.wmf]
   Trong mạch điện sau, tính điện thế phân cực VD, VG. Cho biết E-MOSFET có hệ số $k = 1\ \frac{\text{mA}}{V^2}$ và VGS(th) = 3V.

Linh kiện có 4 lớp bán dẫn PNPNN và những linh kiện khác

LINH KIỆN CÓ BỐN LỚP BÁN DẪN PNPN VÀ NHỮNG LINH KIỆN KHÁC

SCR (THYRISTOR – SILICON CONTROLLED RECTIFIER).

Cấu tạo và đặc tính:

SCR được cấu tạo bởi 4 lớp bán dẫn PNPN (có 3 nối PN). Như tên gọi ta thấy SCR là một diode chỉnh lưu được kiểm soát bởi cổng silicium. Các tíêp xúc kim loại được tạo ra các cực Anod A, Catot K và cổng G.

AnodAKCatodGCổng(Gate) PNPNKCatodGCổng(Gate)NPNAnodAPNP CBECBEAAKKGIGIC2IC1IB2T1T2GCấu tạoMô hình tương đươngMô hình tương đươngKý hiệuHình 1

Nếu ta mắc một nguồn điện một chiều VAA vào SCR như hình sau. một dòng điện nhỏ IG kích vào cực cổng G sẽ làm nối PN giữa cực cổng G và catot K dẫn phát khởi dòng điện anod IA qua SCR lớn hơn nhiều. Nếu ta đổi chiều nguồn VAA (cực dương nối với catod, cục âm nối với anod) sẽ không có dòng điện qua SCR cho dù có dòng điện kích IG. Như vậy ta có thể hiểu SCR như một diode nhưng có thêm cực cổng G và để SCR dẫn điện phải có dòng điện kích IG vào cực cổng.

AKGCổng(Gate)PNPNRGVGGRAVAAIAIGVAKHình 2

Ta thấy SCR có thể coi như tương đương với hai transistor PNP và NPN liên kết nhau qua ngõ nền và thu

Khi có một dòng điện nhỏ IG kích vào cực nền của Transistor NPN T1 tức cổng G của SCR. Dòng điện IG sẽ tạo ra dòng cực thu IC1 lớn hơn, mà IC1 lại chính là dòng nền IB2 của transistor PNP T2 nên tạo ra dòng thu IC2 lại lớn hơn trước… Hiện tượng này cứ tiếp tục nên cả hai

transistor nhanh chóng trở nên bảo hòa. Dòng bảo hòa qua hai transistor chính là dòng anod của SCR. Dòng điện này tùy thuộc vào VAA và điện trở tải RA.

Cơ chế hoạt động như trên của SCR cho thấy dòng IG không cần lớn và chỉ cần tồn tại trong thời gian ngắn. Khi SCR đã dẫn điện, nếu ta ngắt bỏ IG thì SCR vẫn tiếp tục dẫn điện, nghĩa là ta không thể ngắt SCR bằng cực cổng, đây cũng là một nhược điểm của SCR so với transistor.

Người ta chỉ có thể ngắt SCR bằng cách cắt nguồn VAA hoặc giảm VAA sao cho dòng điện qua SCR nhỏ hơn một trị số nào đó (tùy thuộc vào từng SCR) gọi là dòng điện duy trì IH (hodding current).

Đặc tuyến Volt-Ampere của SCR:

Đặc tuyến này trình bày sự biến thiên của dòng điện anod IA theo điện thế anod-catod VAK với dòng cổng IG coi như thông số.

- Khi SCR được phân cực nghịch (điện thế anod âm hơn điện thế catod), chỉ có một dòng điện rỉ rất nhỏ chạy qua SCR.

- Khi SCR được phân cực thuận (điện thế anod dương hơn điện thế catod), nếu ta nối tắt (hoặc để hở) nguồn VGG (IG=0), khi VAK còn nhỏ, chỉ có một dòng điện rất nhỏ chạy qua SCR (trong thực tế người ta xem như SCR không dẫn điện), nhưng khi VAK đạt đền một trị số nào đó (tùy thuộc vào từng SCR) gọi là điện thế quay về VBO thì điện thế VAK tự động sụt xuống khoảng 0,7V như diode thường. Dòng điện tương ứng bây giờ chính là dòng điện duy trì IH. Từ bây giờ, SCR chuyển sang trạng thái dẫn điện và có đặc tuyến gần giống như diode thường.

Nếu ta tăng nguồn VGG để tạo dòng kích IG, ta thấy điện thế quay về nhỏ hơn và khi dòng kích IG càng lớn, điện thế quay về VBO càng nhỏ.

0IHIASCRDiode thườngVAK0,7VVBOIG = 0IG2 > IG1 > 0VBRHình 3

Các thông số của SCR:

Sau đây là các thông số kỹ thuật chính của SCR

- Dòng thuận tối đa:

Là dòng điện anod IA trung bình lớn nhất mà SCR có thể chịu đựng được liên tục. Trong trường hợp dòng lớn, SCR phải được giải nhiệt đầy đủ. Dòng thuận tối đa tùy thuộc vào mỗi SCR, có thể từ vài trăm mA đến hàng trăm Ampere.

- Điện thế ngược tối đa:

Đây là điện thế phân cực nghịch tối đa mà chưa xảy ra sự hủy thác (breakdown). Đây là trị số VBR ở hình trên. SCR được chế tạo với điện thế nghịch từ vài chục volt đến hàng ngàn volt.

- Dòng chốt (latching current):

Là dòng thuận tối thiểu để giữ SCR ở trạng thái dẫn điện sau khi SCR từ trạng thái ngưng sang trạng thái dẫn. Dòng chốt thường lớn hơn dòng duy trì chút ít ở SCR công suất nhỏ và lớn hơn dòng duy trì khá nhiều ở SCR có công suất lớn.

- Dòng cổng tối thiểu (Minimun gate current):

Như đã thấy, khi điện thế VAK lớn hơn VBO thì SCR sẽ chuyển sang trạng thái dẫn điện mà không cần dòng kích IG. Tuy nhiên trong ứng dụng, thường người ta phải tạo ra một dòng cổng để SCR dẫn điện ngay. Tùy theo mỗi SCR, dòng cổng tối thiểu từ dưới 1mA đến vài chục mA. Nói chung, SCR có công suất càng lớn thì cần dòng kích lớn. Tuy nhiên, nên chú ý là dòng cổng không được quá lớn, có thể làm hỏng nối cổng-catod của SCR.

- Thời gian mở (turn – on time):

Là thời gian từ lúc bắt đầu có xung kích đến lúc SCR dẫn gần bảo hòa (thường là 0,9 lần dòng định mức). Thởi gian mở khoảng vài S. Như vậy, thời gian hiện diện của xung kích phải lâu hơn thời gian mở.

- Thời gian tắt (turn – off time):

Để tắt SCR, người ta giảm điện thế VAK xuống 0Volt, tức dòng anod cũng bằng 0. Thế nhưng nếu ta hạ điện thế anod xuống 0 rồi tăng lên ngay thì SCR vẫn dẫn điện mặc dù không có dòng kích. Thời gian tắt SCR là thời gian từ lúc điện thế VAK xuống 0 đến lúc lên cao trở lại mà SCR không dẫn điện trở lại. Thời gian này lớn hơn thời gian mở, thường khoảng vài chục S. Như vậy, SCR là linh kiện chậm, hoạt động ở tần số thấp, tối đa khoảng vài chục KHz.

- Tốc độ tăng điện thế dv/dt:

AKGCRHình 4Ta có thể làm SCR dẫn điện bằng cách tăng điện thế anod lên đến điện thế quay về VBO hoặc bằng cách dùng dòng kích cực cổng. Một cách khác là tăng điện thế anod nhanh tức dv/dt lớn mà bản thân điện thế V anod không cần lớn. Thông số dv/dt là tốc độ tăng thế lớn nhất mà SCR chưa dẫn, vượt trên vị trí này SCR sẽ dẫn điện. Lý do là có một điện dung nội Cb giữa hai cực nền của transistor trong mô hình tương đương của SCR. dòng điện qua tụ là: $i_{\mathrm{cb}} = C_b \frac{\mathrm{dV}}{\mathrm{dt}}$. Dòng điện này chạy vào cực nền của T1. Khi dV/dt đủ lớn thì icb lớn đủ sức kích SCR. Người ta thường tránh hiện tượng này bằng cách mắc một tụ C và điện trở R song song với SCR để chia bớt dòng icb.

- Tốc độ tăng dòng thuận tối đa di/dt:

Đây là trị số tối đa của tốc độ tăng dòng anod. Trên trị số này SCR có thể bị hư. Lý do là khi SCR chuyển từ trạng thái ngưng sang trạng thái dẫn, hiệu thế giữa anod và catod còn lớn trong lúc dòng điện anod tăng nhanh khiến công suất tiêu tán tức thời có thể quá lớn. Khi SCR bắt đầu dẫn, công suất tiêu tán tập trung ở gần vùng cổng nên vùng này dễ bị hư hỏng. Khả năng chịu đựng của di/dt tùy thuộc vào mỗi SCR.

SCR hoạt động ở điện thế xoay chiều

Khi SCR hoạt động ở điện thế xoay chiều tần số thấp (thí dụ 50Hz hoặc 60Hz) thì vấn đề tắt SCR được giải quyết dễ dàng. Khi không có xung kích thì mạng điện xuống gần 0V, SCR sẽ ngưng. Dĩ nhiên ở bán kỳ âm SCR không hoạt động mặc dù có xung kích.

Tải L~IG220V/50HzIGV TảiGóc dẫnSCR ngưngSCR dẫnHình 5V

Để tăng công suất cho tải, người ta cho SCR hoạt động ở nguồn chỉnh lưu toàn kỳ.

Tải L~IG220V/50HzIGV TảiGóc dẫnHình 6

Vì điện 50Hz có chu kỳ T=1/50=20nS nên thời gian điện thế xấp xỉ 0V đủ làm ngưng SCR.

Vài ứng dụng đơn giản:

[missing_resource: .wmf]

220V/50HzĐược chọn tùy theo dòng nạp accu+-Hình 7Mạch đèn khẩn cấp khi mất điện:

Bình thường đèn 6V cháy sáng nhờ nguồn điện qua mạch chỉnh lưu. Lúc này SCR ngưng dẫn do bị phân cực nghịch, accu được nạp qua D1, R1. Khi mất điện, nguồn điện accu sẽ làm thông SCR và thắp sáng đèn.

Mạch nạp accu tự động (trang sau)

[missing_resource: .wmf]

+-R1 47 2WR2 47 2WVZ = 11VR4 47 2WVR 750 2WHình 8~220V6V

- Khi accu nạp chưa đầy, SCR1 dẫn, SCR2 ngưng

- Khi accu đã nạp đầy, điện thế cực dương lên cao, kích SCR2 làm SCR2 dẫn, chia bớt dòng nạp bảo vệ accu.

- VR dùng để chỉnh mức bảo vệ (giảm nhỏ dòng nạp)

TRIAC (TRIOD AC SEMICONDUCTOR SWITCH).

IGnppnnnnnT2T1ĐầuGCổng(Gate) pnpT1ĐầuT2G+npnpT1ĐầuT2GIG+--+T2T1T2T1GG+T2T1G T2T1Hình 9Thường được coi như một SCR lưỡng hướng vì có thể dẫn điện theo hai chiều. Hình sau đây cho thấy cấu tạo, mô hình tương đương và cấu tạo của Triac.

Như vậy, ta thấy Triac như gồm bởi một SCR PNPN dẫn điện theo chiều từ trên xuống dưới, kích bởi dòng cổng dương và một SCR NPNP dẫn điện theo chiều từ dưới lên kích bởi dòng cổng âm. Hai cực còn lại gọi là hai đầu cuối chính (main terminal).

- Do đầu T2 dương hơn đầu T1, để Triac dẫn điện ta có thể kích dòng cổng dương và khi đầu T2 âm hơn T1ta có thể kích dòng cổng âm.

T2T1GIG0IHIAV210,7V+VBO-VBOHình 10V21- Như vậy đặc tuyến V-I của Triac có dạng sau:

T2T1GIG > 0+-T2T1GIG < 0+-T2T1GIG < 0-+T2T1GIG > 0-+Cách 1Cách 2Cách 3Cách 4Hình 11- Thật ra, do sự tương tác của vùng bán dẫn, Triac được nảy theo 4 cách khác nhau, được trình bày bằng hình vẽ sau đây:

Cách (1) và cách (3) nhạy nhất, kế đến là cách (2) và cách (4). Do tính chất dẫn điện cả hai chiều, Triac dùng trong mạng điện xoay chiều thuận lợi hơn SCR. Thí dụ sau đây cho thấy ứng dụng của Triac trong mạng điện xoay chiều.

[missing_resource: .wmf]

220V/50HzTải+-VLHình 12Góc dẫnTriac dẫntVL

SCS (SILICON – CONTROLLED SWITCH).

NNAnodAKCatodGKCổngCatodCấu tạoPPGACổngAnodKAGKGAAKGKGAMô hình tương đươngHình 13Ký hiệuKAGKGASCS còn được gọi là Tetrode thyristor (thyristor có 4 cực). Về mặt cấu tạo, SCS giống như SCR nhưng có thêm một cổng gọi là cổng anod nên cổng kia (ở SCR) được gọi là cổng catod.

[missing_resource: .wmf]

Hình 15Relais đóng mạch báo độngNhư vậy, khi ta áp một xung dương vào cổng catod thi SCS dẫn điện. Khi SCS đang hoạt động, nếu ta áp một xung dương vào cổng anod thì SCS sẽ ngưng dẫn. Như vậy, đối với SCS, cổng catod dùng để mở SCS, và cổng anod dùng để tắt SCS. Tuy có khả năng như SCR, nhưng thường người ta chỉ chế tạo SCS công suất nhỏ (phần lớn dưới vài trăm miniwatt) và do cổng catod rất nhạy (chỉ cần kích cổng catod khoảng vài chục A) nên SCS được ứng dụng làm một switch điện tử nhạy.

Ví dụ sau là một mạch báo động dùng SCS như một cảm biến điện thế:

Ở ngõ vào thường người ta mắc một miếng kim loại, khi sờ tay vào, SCS dẫn điện Led tương ứng cháy sáng, Relais hoạt động đóng mạch báo động hoạt động.

DIAC

ppnnnAnod 1Anod 2Cấu tạoAnod 1Anod 2Ký hiệuAnod 1Anod 2Tương đươngAnod 1Anod 2Hình 16Về cấu tạo, DIAC giống như một SCR

không có cực cổng hay đúng hơn là một transistor không có cực nền. Hình sau đây mô tả cấu tạo, ký hiệu và mạch tương đương của DIAC.

Khi áp một hiệu điện thế một chiều theo một chiều nhất định thì khi đến điện thế VBO, DIAC dẫn điện và khi áp hiệu thế theo chiều ngược lại thì đến trị số -VBO, DIAC cũng dẫn điện, DIAC thể hiện một điện trở âm (điện thế hai đầu DIAC giảm khi dòng điện qua DIAC tăng). Từ các tính chất trên, DIAC tương đương với hai Diode Zener mắc đối đầu. Thực tế, khi không có DIAC, người ta có thể dùng hai Diode Zener có điện thế Zener thích hợp để thay thế. (Hình 17)

Trong ứng dụng, DIAC thường dùng để mở Triac. Thí dụ như mạch điều chỉnh độ sáng của bóng đèn (Hình 18)

0IV+VBO-VBOHình 17

[missing_resource: .wmf]

Bóng ĐènBóng ĐènCHình 18220V/50Hz

Ở bán ký dương thì điện thế tăng, tụ nạp điện cho đến điện thế VBO thì DIAC dẫn, tạo dòng kích cho Triac dẫn điện. Hết bán kỳ dương, Triac tạm ngưng. Đến bán kỳ âm tụ C nạp điện theo chiều ngược lại đến điện thế -VBO, DIAC lại dẫn điện kích Triac dẫn điện. Ta thay đổi VR để thay đổi thời hằng nạp điện của tụ C, do đó thay đổi góc dẫn của Triac đưa đến làm thay đổi độ sáng của bóng đèn.

DIOD SHOCKLEY.

NNAnodAKCatodPPHình 19- K+ AIA-+VfIBOVBO0VfDiod shockley gầm có 4 lớp bán dẫn PNPN (diod 4 lớp) nhưng chỉ có hai cực. Cấu tạo cơ bản và ký hiệu cùng với đặc tuyến Volt-Ampere khi phân cực thuận được mô tả ở hình vẽ sau đây:

Ta thấy đặc tuyến giống như SCR lúc dòng cổng IG=0V, nhưng điện thế quay về VBO của Diod shockley nhỏ hơn nhiều. Khi ta tăng điện thế phân cực thuận, khi điện thế anod-catod tới trị số VBO thì Diod shockley bắt đầu dẫn, điện thế hai đầu giảm nhỏ và sau đó hoạt động như Diod bình thường.

[missing_resource: .wmf]

TảiHình 20220V/50HzÁp dụng thông thường của Diod shockley là dùng để kích SCR. Khi phân cực nghịch, Diod shockley cũng không dẫn điện.

- Bán kỳ dương, tụ C nạp điện đến điện thế VBO thì Diod shockley dẫn điện, kích SCR dẫn.

Bán kỳ âm, Diod shockley ngưng, SCR cũng ngưng.

GTO (GATE TURN – OFF SWITCH).

GTO là một linh kiện có 4 lớp bán dẫn PNPN như SCR. cấu tạo và ký hiệu được mô tả như sau:

NNAnodAKCatodPPG CổngG CổngAnodAKCatodHình 21Ký hiệu

Tuy có ký hiệu khác với SCR và SCS nhưng các tính chất thì tương tự. Sự khác biệt cơ bản cũng là sự tiến bộ của GTO so với SCR hoặc SCS là có thể mở hoặc tắt GTO chỉ bằng một cổng (mở GTO bằng cách đưa xung dương vào cực cổng và tắt GTO bằng cách đưa xung âm vào cực cổng).

- So với SCR, GTO cần dòng điện kích lớn hơn (thường hàng trăm mA)

AKR2VAA=+200V+VoR1VRC1VRHình 22AKG- Một tính chất quan trọng nữa của GTO là tính chuyển mạch. Thới gian mở của GTO cũng giống như SCR (khoảng 1 s), nhưng thời gian tắt (thời gian chuyển từ trạng thái dẫn điện sang trạng thái ngưng dẫn) thì nhỏ hơn SCR rất

nhiều (khoảng 1 s ở GTO và từ 5 s đến 30 s ở SCR). Do đó GTO dùng như một linh kiệncó chuyển mạch nhanh. GTO thường được dùng rất phổ biến trong các mạch đếm, mạch tạo xung, mạch điều hoà điện thế… mạch sau đây là một ứng dụng của GTO để tạo tín hiệu răng cưa kết hợp với Diod Zener.

Khi cấp điện, GTO dẫn, anod và catod xem như nối tắt. C1 nạp điện đến điện thế nguồn VAA, lúc đó VGK<0 làm GTO ngưng dẫn. Tụ C1 xả điện qua R3=VR+R2. Thời gian xả điện tùy thuộc vào thời hằng =R3C1. Khi Vo<VZ, GTO lại dẫn điện và chu kỳ mới lại được lập lại.

Hình 23VoVAAVZ0

UJT (UNIJUNCTION TRANSISTOR – TRANSISTOR ĐỘC NỐI).

Transistor thường (BJT) gọi là Transistor lưỡng cực vì có hai nối PN trong lúc UJT chỉ có một độc nhất nối P-N. Tuy không thông dụng như BJT, nhưng UJT có một số đặc tính đặc biệt nên một thời đã giữ vai trò quan trọng trong các mạch tạo dạng sóng và định giờ.

Cấu tạo và đặc tính của UJT:

n-pB2B1NềnNềnEPhátEB2B1EB1B2Hình 24Hình sau đây mô tả cấu tạo đơn giản hoá và ký hiệu của UJT

Một thỏi bán dẫn pha nhẹ loại n- với hai lớp tiếp xúc kim loại ở hai đầu tạo thành hai cực nền B1 và B2. Nối PN được hình thành thường là hợp chất của dây nhôm nhỏ đóng vai trò chất bán dẫn loại P. Vùng P này nằm cách vùng B1 khoảng 70% so với chiều dài của hai cực nền B1, B2. Dây nhôm đóng vai trò cực phát E.

[missing_resource: .wmf]

Mạch tương đương của UJTIEREEEHình 25Hình sau đây trình bày cách áp dụng điện thế một chiều vào các cực của UJT để khảo sát các đặc tính của nó.

- Khi chưa áp VEE vào cực phát E (cực phát E để hở) thỏi bán dẫn là một điện trở với nguồn điện thế VBB, được ký hiệu RBB và gọi là điện trở liên nền (thường có trị số từ 4 K đến 10 K). Từ mô hình tương đương ta thấy Diod được dùng để diễn tả nối P-N giữa vùng P và vùng n-. Điện trở RB1 và RB2 diễn tả điện trở của thỏi bán dẫn n-. Như vậy:
$R_{\mathrm{BB}} = R_{B1} + R_{B2} \mid_{I_E=0}$

Vậy điện thế tại điểm A là:

$$V_A = \frac{R_{B1}}{R_{B1}+R_{B2}} V_{\mathrm{BB}} = \eta . V_{\mathrm{BB}} > 0$$

Trong đó: $\eta = \frac{R_{B1}}{R_{B1}+R_{B2}} = \frac{R_{B1}}{R_{\mathrm{BB}}}$được gọi là tỉ số nội tại (intrinsic stand – off) RBB và được cho bởi nhà sản xuất.

- Bây giờ, ta cấp nguồn VEE vào cực phát và nền B1 (cực dương nối về cực phát). Khi VEE=0V (nối cực phát E xuống mass), vì VA có điện thế dương nên Diod được phân cực nghịch và ta chỉ có một dòng điện rỉ nhỏ chạy ra từ cực phát. tăng VEE lớn dần, dòng điện IE bắt đầu tăng theo chiều dương (dòng rỉ ngược IE giảm dần, và triệt tiêu, sau đó dương dần). Khi VE có trị số

VE=VD+VA

VE=0,5V + VB2B1 (ở đây VB2B1 = VBB) thì Diod phân cực thậun và bắt đầu dẫn điện mạnh.

Vùng điện trở âm0VEIEVPVVIPIV0ĐỉnhThung lũngVEIEVPIV0VVHình 26Điện thế VE=0,5V + VB2B1=VP được gọi là điện thế đỉnh (peak-point voltage) của UJT.

Khi VE=VP, nối P-N phân cực thuận, lỗ trống từ vùng phát khuếch tán vào vùng n- và di chuyển đến vùng nền B1, lúc đó lỗ trống cũng hút các

điện tử từ mass lên. Vì độ dẫn điện của chất bán dẫn là một hàm số của mật độ điện tử di động nên điện trở RB1 giảm. Kết quả là lúc đó dòng IE tăng và điện thế VE giảm. Ta có một vùng điện trở âm.

Điện trở động nhìn từ cực phát E trong vùng điện trở âm là: $r_d = -\frac{\Delta V_E}{\Delta I_E}$

Khi IE tăng, RB1 giảm trong lúc RB2 ít bị ảnh hưởng nên điện trở liên nền RBB giảm. Khi IE đủ lớn, điện trở liên nền RBB chủ yếu là RB2. Kết thúc vùng điện trở âm là vùng thung lũng, lúc đó dòng IE đủ lớn và RB1 quá nhỏ không giảm nữa (chú ý là dòng ra cực nền B1) gồm có dòng điện liên nền IB cộng với dòng phát IE) nên VE không giảm mà bắt đầu tăng khi IE tăng. Vùng này được gọi là vùng bảo hòa.

Như vây ta nhận thấy:

- Dòng đỉnh IP là dòng tối thiểu của cực phát E để đặt UJT hoạt động trong vùng điện trở âm. Dòng điện thung lũng IV là dòng điện tối đa của IE trong vùng điện trở âm.

- Tương tự, điện thế đỉnh VP là điện thế thung lũng VV là điện thế tối đa và tối thiểu của VEB1 đặt UJT trong vùng điện trở âm.

Trong các ứng dụng của UJT, người ta cho UJT hoạt động trong vùng điện trở âm, muốn vậy, ta phải xác định điện trở RE để IP<IE<IV

Q

[missing_resource: .wmf]

VEB1IE0VEB1IE0IPIVVVVPVBB > VPREmaxREminHình 27Thí dụ trong mạch sau đây, ta xác định trị số tối đa và tối thiểu của RE

Ta có: $R_{E\text{max}} = -\frac{\Delta V}{\Delta I} = -\frac{V_{\text{BB}}-V_P}{0-I_P} = \frac{V_{\text{BB}}-V_P}{I_P}$

Và $R_{E\text{min}} = -\frac{\Delta V}{\Delta I} = -\frac{V_{\text{BB}}-V_V}{0-\text{IV}} = \frac{V_{\text{BB}}-V_V}{I_V}$

Như vậy: $\frac{V_{\mathrm{BB}}-V_{V}}{I_{V}} \leq R_{E} \leq \frac{V_{\mathrm{BB}}-V_{P}}{I_{P}}$

Các thông số kỹ thuật của UJT và vấn đề ổn định nhiệt cho đỉnh:

Sau đây là các thông số của UJT:

- Điện trở liên nền RBB: là điện trở giữa hai cực nên khi cực phát để hở. RBB tăng khi nhiệt độ tăng theo hệ số 0,8%/1oC

- Tỉ số nội tại: $\eta = \frac{R_{B1}}{R_{B1}+R_{B2}} = \frac{R_{B1}}{R_{\mathrm{BB}}}$ Tỉ số này cũng được định nghĩa khi cực phát E để hở.

- Điện thế đỉnh VP và dòng điện đỉnh IP. VP giảm khi nhiệt độ tăng vì điện thế ngưỡng của nối PN giảm khi nhiệt độ tăng. Dòng IP giảm khi VBB tăng.

- Điện thế thung lũng VV và dòng điện thung lũng IV. Cả VV và IV đều tăng khi VBB tăng.

- Điện thế cực phát bảo hòa VEsat: là hiệu điện thế giữa cực phát E và cực nền B1 được đo ở IE=10mA hay hơn và VBB ở 10V. Trị số thông thường của VEsat là 4 volt (lớn hơn nhiều so với diod thường).

Ổn định nhiệt cho đỉnh: Điện thế đỉnh VP là thông số quan trọng nhất của UJT. Như đã thấy, sự thay đổi của điện thế đỉnh VP chủ yếu là do điện thế ngưỡng của nối PN vì tỉ số   thay đổi không đáng kể.

[missing_resource: .wmf]

Hình 28Người ta ổn định nhiệt cho VP bằng cách thêm một điện trở nhỏ R2 (thường khoảng vài trăm ohm) giữa nền B2 và nguồn VBB. Ngoài ra người ta cũng mắc một điện trở nhỏ R1 cũng khoảng vài trăm ohm ở cực nền B1 để lấy tín hiệu ra.

Khi nhiệt độ tăng, điện trở liên nền RBB tăng nên điện thế liên nền VB2B1 tăng. Chọn R2 sao cho sự tăng của VB2B1 bù trừ sự giảm của điện thế ngưỡng của nối PN. Trị của R2 được chọn gần đúng theo công thức: $R_2 \approx \frac{(0{,}4 \rightarrow 0{,}8) R_{\text{BB}}}{\eta V_{\text{BB}}}$

Ngoài ra R2 còn phụ thuộc vào cấu tạo của UJT. Trị chọn theo thực nghiệm khoảng vài trăm ohm.

Ứng dụng đơn giản của UJT:

Mạch dao động thư giãn (relaxation oscillator)

[missing_resource: .wmf]

VEtVC1 = VP0C1 nạpC1 xã (rất nhanh)VB2VB1VEtttVPVVHình 29Người ta thường dùng UJT làm thành một mạch dao động tạo xung. Dạng mạch và trị số các linh kiện điển hình như sau:

Khi cấp điện, tụ C1 bắt đầu nạp điện qua điện trở RE. (Diod phát-nền 1 bị phân cực nghịch, dòng điện phát IE xấp xỉ bằng không). Điện thế hai đầu tụ tăng dần, khi đến điện thế đỉnh VP, UJT bắt đều dẫn điện. Tụ C1 phóng nhanh qua UJT và điện trở R1. Điện thế hai đầu tụ (tức VE) giảm nhanh đến điện thế thung lũng VV. Đến đây UJT bắt đầu ngưng và chu kỳ mới lập lại.

[missing_resource: .wmf]

Hình 30220V/50HzTải* Dùng UJT tạo xung kích cho SCR

- Bán kỳ dương nếu có xung đưa vào cực cổng thì SCR dẫn điện. Bán kỳ âm SCR ngưng.

- Điều chỉnh góc dẫn của SCR bằng cách thay đổi tần số dao động của UJT.

PUT (Programmable Unijunction Transistor).

Như tên gọi, PUT giống như một UJT có đặc tính thay đổi được. Tuy vậy về cấu tạo, PUT khác hẳn UJT

NNAnodAKCatodPPG CổngG CổngAnodAKCatodCấu tạoKý hiệuPhân cực

[missing_resource: .wmf]

Hình 31

Để ý là cổng G nằm ở vùng N gần anod nên để PUT dẫn điện, ngoài việc điện thế anod lớn hơn điện thế catod, điện thế anod còn phải lớn hơn điện thế cổng một điện thế ngưỡng của nối PN.

Ta có: $V_{\text{GK}} = \frac{R_{B1}}{R_{B1}+R_{B2}} V_{\text{BB}} = \eta V_{\text{BB}}$

Trong đó: $\eta = \frac{R_{B1}}{R_{B1}+R_{B2}}$ như được định nghĩa trong UJT

Tuy nhiên, nên nhớ là UJT, RB1và RB2 là điện trở nội của UJT, Trong lúc ở PUT, RB1 và RB2 là các điện trở phân cực bên ngoài.

VAK0IPIVIAVPVùng điện trở âmHình 32Đặc tuyến của dòng IA theo điện thế cổng VAK cũng giống như ở UJT

Điện thế đỉnh VP được tính bởi: VP = VD+ VBB

mà VD = 0,7V (thí dụ Si)

VG = VBB VP = VG + 0,7V

Tuy PUT và UJT có đặc tính giống nhau nhưng dòng điện đỉnh và thung lũng của PUT nhỏ hơn UJT

tVA0VPVV

[missing_resource: .wmf]

KXảNạpHình 33+ Mạch dao động thư giãn dùng PUT

Chú ý trong mạch dùng PUT, ngõ xả của tụ điện là anod. Tín hiệu ra được sử dụng thường lấy ở catod (và có thể dùng kích SCR như ở UJT)

VGVKttVK = VBBVK = VP-VVHình 3434

Linh kiện quang điện tử
Đề cập đến một số các linh kiện quang điện tử thông dụng như quang điện trở, quang diod, quang transistor, led… các linh kiện quang điện tử quá đặc biệt không được đề cập đến.

ÁNH SÁNG.

Sóng vô tuyến trong hệ thống truyền thanh, truyền hình, ánh sánh phát ở đèn tia X trong y khoa… Tuy có các công dụng khác nhau nhưng lại có chung một bản chất và được gọi là sóng điện từ hay bức xạ điện từ. Điểm khác nhau cơ bản của sóng điện từ là tần số hay bước sóng. Giữa tần số và bước sóng liên hệ bằng hệ thức $\lambda = \frac{c}{f}$

Trong đóc là vận tốc ánh sáng = 3.108m/s

f là tần số tính bằng Hz

Bước sóng tính bằng m. Ngoài ra người ta thường dùng các ước số:

m = 10-6m ; nm = 10-9m và Amstron = Å = 10-10m

Sự khác biệt về tần số dẫn đến một sự khác biệt quan trọng khác là ta có thể thấy được sóng điện từ hay không. Mắt người chỉ thấy được sóng điện từ trong một dải tần số rất hẹp gọi là ánh sáng thấy được hay thường gọi tắt là ánh sáng. Về phía tần số thấp hơn gọi là bức xạ hồng ngoại (infrared) và phía tần số cao hơn gọi là bức xạ tử ngoại (ultraviolet).

Ta chỉ có thể thấy được bức xạ có tần số khoảng 4.10-14Hz (tức bước sóng 750nm) đến tần số khoảng 7,8.1014Hz (tức bước sóng khoảng 380nm)

Hồng ngoại(=750nm)4.1014HzTử ngoại(=380nm)7,8.1014Hz

Trong vùng ánh sáng thấy được, nếu chỉ có một khoảng ngắn của dải tần số nói trên thì cảm giác của mắt ghi nhận được 7 màu:

380nm 430 470 500 560 590 650 750nm TímViolet	LơBlue	LamCyan	Xanh láGreen	VàngYellow	CamOrange	ĐỏRed

Chú ý là giới hạn trên chỉ có tính cách tương đối. Sự khác nhau về tần số lại dẫn đến một sự khác biệt quan trọng nữa đó là năng lượng bức xạ. Năng lượng bức xạ tỉ lệ với tần số theo công thức: E=h.f với h: hằng số planck = 6,624.10-34J.sec

Như ta thấy, biên độ trung bình của phổ được gọi là cường độ sáng và được đo bằng đơn vị footcandles. Thí dụ nguồn sáng là một bóng đèn tròn, thì ở một điểm càng xa nguồn, cường độ sáng càng yếu nhưng số lượng ánh sáng tỏa ra trong một góc khối (hình nón) là không đổi và được gọi là quang thông. Đơn vị của quang thông là Lumens (Lm) hay Watt.

1 Lm = 1,496.10-10 watt

Đơn vị của cường độ ánh sáng là foot-candles (fc), Lm/ft2 hay W/m2. Trong đó:

1 Lm/ft2 = 1 fc = 1,609.10-12 W/m2

QUANG ĐIỆN TRỞ (PHOTORESISTANCE).

Hình dạng Ký hiệuHình 1Là điện trở có trị số càng giảm khi được chiếu sáng càng mạnh. Điện trở tối (khi không được chiếu sáng - ở trong bóng tối) thường trên 1M , trị số này giảm rất nhỏ có thể dưới 100   khi được chiếu sáng mạnh

Nguyên lý làm việc của quang điện trở là khi ánh sáng chiếu vào chất bán dẫn (có thể là Cadmium sulfide – CdS, Cadmium selenide – CdSe) làm phát sinh các điện tử tự do, tức sự dẫn điện tăng lên và làm giảm điện trở của chất bán dẫn. Các đặc tính điện và độ nhạy của quang điện trở dĩ nhiên tùy thuộc vào vật liệu dùng trong chế tạo.

Điện trở   0fc1000100001050,1101001000Hình 2

Về phương diện năng lượng, ta nói ánh sáng đã cung cấp một năng lượng E=h.f để các điện tử nhảy từ dãi hóa trị lên dãi dẫn điện. Như vậy năng lượng cần thiết h.f phải lớn hơn năng lượng của dãi cấm.

Vài ứng dụng của quang điện trở:

Quang điện trở được dùng rất phổ biến trong các mạch điều khiển

1. Mạch báo động:

SCRNguồn sáng hồng ngoạiR1Bóng đèn hoặc chuông tảiB+Hình 3

Khi quang điện trở được chiếu sáng (trạng thái thường trực) có điện trở nhỏ, điện thế cổng của SCR giảm nhỏ không đủ dòng kích nên SCR ngưng. Khi nguồn sáng bị chắn, R tăng nhanh, điện thế cổng SCR tăng làm SCR dẫn điện, dòng điện qua tải làm cho mạch báo động hoạt động.

Người ta cũng có thể dùng mạch như trên, với tải là một bóng đèn để có thể cháy sáng về đêm và tắt vào ban ngày. Hoặc có thể tải là một relais để điều khiển một mạch báo động có công suất lớn hơn.

[missing_resource: .wmf]

Bóng đènA Hình 4220V/50Hz2. Mạch mở điện tự động về đêm dùng điện AC:

Ban ngày, trị số của quang điện trở nhỏ. Điện thế ở điểm A không đủ để mở Diac nên Triac không hoạt động, đèn tắt. về đêm, quang trở tăng trị số, làm tăng điện thế ở điểm A, thông Diac và kích Triac dẫn điện, bóng đèn sáng lên.

QUANG DIOD (PHOTODIODE).

Ta biết rằng khi một nối P-N được phân cực thuận thì vùng hiếm hẹp và dòng thuận lớn vì do hạt tải điện đa số (điện tử ở chất bán dẫn loại N và lỗ trống ở chất bán dẫn loại P) di chuyển tạo nên. Khi phân cực nghịch, vùng hiếm rộng và chỉ có dòng điện rỉ nhỏ (dòng bảo hòa nghịch I0) chạy qua.

RVIKý hiệuPhân cựcHình 5

Bây giờ ta xem một nối P-N được phân cực nghịch. Thí nghiệm cho thấy khi chiếu sáng ánh sáng vào mối nối (giả sử diod được chế tạo trong suốt), ta thấy dòng điện nghịch tăng lên gần như tỉ lệ với quang thông trong lúc dòng điện thuận không tăng. Hiện tượng này được dùng để chế tạo quang diod.

Khi ánh sáng chiếu vào nối P-N có đủ năng lượng làm phát sinh các cặp điện tử - lỗ trống ở sát hai bên mối nối làm mật độ hạt tải điện thiểu số tăng lên. Các hạt tải điện thiểu số này khuếch tán qua mối nối tạo nên

dòng điện đáng kể cộng thêm vào dòng điện bảo hòa nghịch I0 tự nhiên của diod, thường là dưới vài trăm nA với quang diod Si và dưới vài chục A với quang diod Ge.

Độ nhạy của quang diod tùy thuộc vào chất bán dẫn là Si, Ge hay Selenium… Hình vẽ sau đây cho thấy độ nhạy đó theo tần số của ánh sáng chiếu vào các chất bán dẫn này:

(Ao)Độ nhạy (%)100755025200040006000800010000120001400000SiSeGeTử ngoạiÁnh sáng thấy đượcHồng ngoại04000fc3000fc2000fc1000fcL = 0Điện thế phân cực nghịchHình 7Dòng điện nghịch mADòng tối0,10,20,30,40,5

Đặc tuyến V-I của quang diod với quang thông là thông số cho thấy ở quang thông nhỏ khi điện thế phân cực nghịch nhỏ, dòng điện tăng theo điện thế phân cực, nhưng khi điện thế phân cực lớn hơn vài volt, dòng điện gần như bảo hòa (không đổi khi điện thế phân cực nghịch tăng). khi quang thông lớn, dòng điện thay đổi theo điện thế phân cực nghịch. Tần số hoạt động của quang diod có thể lên đến hành MHz. Quang diod cũng như quang điện trở thường được dùng trong các mạch điều khiển để đóng - mở mạch điện (dẫn điện khi có ánh sáng chiếu vào và ngưng khi tối).

QUANG TRANSISTOR (PHOTO TRANSISTOR).

Quang transistor là nới rộng đương nhiên của quang diod. Về mặt cấu tạo, quang transistor cũng giống như transistor thường nhưng cực nền để hở. Quang transistor có một thấu kính trong suốt để tập trung ánh sáng vào nối P-N giữa thu và nền.

Khi cực nền để hở, nối nền-phát được phân cực thuậnchút ít do các dòng điện rỉ (điện thế VBE lúc đó khoảng vài chục mV ở transistor Si) và nối thu-nền được phân cực nghịch nên transistor ở vùng tác động.

0 5 4 3 2 1VCEĐặc tuyến V-IQuang thông12345IC (mA)NPNBhfRVCCICvoltKý hiệuPhân cựcHình 8Vì nối thu-nền được phân cực nghịch nên có dòng rỉ Ico chạy giữa cực thu và cực nền. Vì cực nền bỏ trống, nối nền-phát được phân cực thuận chút ít nên dòng điện cực thu là Ico(1+). Đây là dòng tối của quang transistor.

Khi có ánh sáng chiếu vào mối nối thu nền thì sự xuất hiện của các cặp điện tử và lỗ trống như trong quang diod làm phát sinh một dòng điện I do ánh sáng nên dòng điện thu trở thành: IC=(+1)(Ico+I)

Như vậy, trong quang transistor, cả dòng tối lẫn dòng chiếu sáng đều được nhân lên (+1) lần so với quang diod nên dễ dàng sử dụng hơn. Hình trên trình bày đặc tính V-I của quang transistor với quang thông là một thông số. Ta thấy đặc tuyến này giống như đặc tuyến của transistor thường mắc theo kiểu cực phát chung.

Có nhiều loại quang transistor như loại một transistor dùng để chuyển mạch dùng trong các mạch điều khiển, mạch đếm… loại quang transistor Darlington có độ nhạy rất cao. Ngoài ra người ta còn chế tạo các quang SCR, quang triac…

Quang transistorQuang DarlingtonAKQuang SCRT2T1GQuang TRIACHình 9

Vài ứng dụng của quang transistor:

1. Quang kế:

Đây là mạch đơn giản để đo cường độ ánh sáng, biến trở 5K dùng để chuẩn máy nhờ một quang kế mẩu. Khi ánh sáng chiếu vào càng mạch, quang transistor càng dẫn mạnh, kim điện kế lệch càng nhiều. Dĩ nhiên ở mạch trên ta cũng có thể dùng quang điện trở hay quang diod nhưng kém nhạy hơn.

9V5K KHình 10

[missing_resource: .wmf]

Hình 112. Đóng hay tắt Relais:

Trong mạch đóng relais, khi quang transistor được chiếu sáng nó dẫn điện làm T1 thông, Relais hoạt động. Ngược lại trong mạch tắt relais, ở trạng thái thường trực quang transistor không được chiếu sáng nên quang transistor ngưng và T1 luôn thông, Relais ở trạng thái đóng. Khi được chiếu sáng, quang transistor dẫn mạnh làm T1 ngưng, Relais không hoạt động (ở trạng thái tắt).

DIOD PHÁT QUANG (LED-LIGHT EMITTING DIODE).

Ở quang trở, quang diod và quang transistor, năng lượng củaq ánh sáng chiếu vào chất bán dẫn và cấp năng lượng cho các điện tử vượt dãi cấm. Ngược lại khi một điện tử từ dãi dẫn điện rớt xuống dãi hoá trị thí sẽ phát ra một năng lượng E=h.f

Dải dẫn điệnDải hóa trịDải cấmhfHình 12Khi phân cực thuận một nối P-N, điện tử tự do từ vùng N xuyên qua vùng P và tái hợp với lỗ trống (về phương diện năng lượng ta nói các điện tử trong dãi dẫn điện – có năng lượng cao – rơi xuống dãi hoá trị - có năng lượng thấp – và kết hợp với lỗ trống), khi tái hợp thì sinh ra năng lượng.

Đối với diod Ge, Si thì năng lượng phát ra dưới dạng nhệit. Nhưng đối với diod cấu tạo bằng GaAs (Gallium Arsenide) năng lượng phát ra là ánh sáng hồng ngoại (không thấy được) dùng trong các mạch báo động, điều khiển từ xa…). Với GaAsP (Gallium Arsenide phosphor) năng lượng phát ra là ánh sáng vàng hay đỏ. Với GaP (Gallium phosphor), năng lượng ánh sáng phát ra màu vàng hoặc xanh lá cây. Các Led phát ra ánh sáng thấy được dùng để làm đèn báo, trang trí… Phần ngoài của LED có một thấu kính để tập trung ánh sáng phát ra ngoài.

Ký hiệu

[missing_resource: .wmf]

Phân cực

[missing_resource: .wmf]

Đặc tuyếnID (mA)VD (volt)1086420121.5.73SiGaAsGaAsP đỏGaAsP vàngGaP lụcHình 13

Để có ánh sáng liên tục, người ta phân cực thuận LED. Tùy theo vật liệu cấu tạo, điện thế thềm của LED thay đổi từ 1 đến 2.5V và dòng điện qua LED tối đa khoảng vài mA.

NỐI QUANG. (OPTO COUPLER-PHOTOCOUPLER-OPTOISOLATOR)

Một đèn LED và một linh kiện quang điện tử như quang transistor, quang SCR, quang Triac, quang transistor Darlington có thể tạo nên sự truyền tín hiệu mà không cần đường mạch chung.

Các nối quang thường được chế tạo dưới dạng IC cho phép cách ly phần điện công suất mà thường là cao thế khỏi mạch điều khiển tinh vi ở phía LED. Đây là một ưu điểm rất lớn của nối quang.

4N25 (Transistor output)1236544N29 (Darlington output)123654   HC11C2 (SCR output)123654MOC3021 (Triac output)123654   Hình 14Hình sau đây giới thiệu một số nối quang điển hình:

Hình sau đây giới thiệu một áp dụng của nối quang

[missing_resource: .wmf]

TảiHình 15In 3V   30V220VAC

- Q1: Bảo vệ nối quang khi điện thế nguồn lớn (chia bớt dòng điện qua LED).

- Khi LED sáng, nối quang hoạt động kích hai SCR hoạt động (mỗi SCR hoạt động ở một bán kỳ khi có xung kích từ nối quang) cấp dòng cho tải.

- Khi LED tắt, nối quang ngưng, 2 SCR ngưng, ngắt dòng qua tải.

- Mạch này là một ví dụ về mạch SSR (Solid – State – Relay).

Sơ lược về IC
Sơ lược về IC

KHÁI NIỆM VỀ IC - SỰ KẾT TỤ TRONG HỆ THỐNG ĐIỆN TỬ.

IC (Intergated-Circuit) là một mạch điện tử mà các thành phần tác động và thụ động đều được chế tạo kết tụ trong hoặc trên một đế (subtrate) hay thân hoặc không thể tách rời nhau được. Đế này, có thể là một phiến bán dẫn (hầu hết là Si) hoặc một phiến cách điện.

Một IC thường có kích thước dài rộng cỡ vài trăm đến vài ngàn micron, dày cỡ vài trăm micron được đựng trong một vỏ bằng kim lọai hoặc bằng plastic. Những IC như vậy thường là một bộ phận chức năng (function device) tức là một bộ phận có khả năng thể hiện một chức năng điện tử nào đó. Sự kết tụ (integration) các thành phần của mạch điện tử cũng như các bộ phận cấu thành của một hệ thống điện tử vẫn là hướng tìm tòi và theo đuổi từ lâu trong ngành điện tử. Nhu cầu của sự kết tụ phát minh từ sự kết tụ tất nhiên của các mạch và hệ thống điện tử theo chiều hướng từ đơn giản đến phức tạp, từ nhỏ đến lớn, từ tần số thấp (tốc độ chậm) đến tần số cao (tốc độ nhanh). Sự tiến triển này là hậu quả tất yếu của nhu cầu ngày càng tăng trong việc xử lý lượng tin tức (information) ngày càng nhiều của xã hội phát triển.

Những hệ thống điện tử công phu và phức tạp gồm rất nhiều thành phần, bộ phận. Do đó nảy ra nhiều vấn đề cần giải quyết:

1. Khoảng không gian mà số lượng lớn các thành phần chiếm đoạt (thể tích). Một máy tính điện tử cần dùng đến hàng triệu, hàng vài chục triệu bộ phận rời. Nếu không thực hiện bằng mạch IC, thì không những thể tích của nó sẽ lớn một cách bất tiện mà điện năng cung cấp cho nó cũng sẽ vô cùng phức tạp. Mà nếu có thỏa mãn chăng nữa, thì máy cũng không thực dụng.

2. Độ khả tín (reliability) của hệ thống điện tử: là độ đáng tin cậy trong hoạt động đúng theo tiêu chuẩn thiết kế. Độ khả tín của một hệ thống tất nhiên phụ thuộc vào độ khả tín của các thành phần cấu thành và các bộ phận nối tiếp giữa chúng. Hệ thống cáng phức tạp, số bộ phận càng tăng và chỗ nối tiếp càng nhiều. Vì vậy, nếu dùng bộ phận rời cho các hệ thống phức tạp, độ khả tín của nó sẽ giảm thấp. Một hệ thống như vậy sẽ trục trặc rất nhanh.

3. Tuổi thọ trung bình t của một hệ thống điện tử gồm n thành phần sẽ là:

$$\frac{1}{t} = \frac{1}{t_1} + \frac{1}{t_2} + ... + \frac{1}{t_n}$$

Nếu t1=t2=...=tn thì $t = \frac{t_i}{n}$

Vậy nếu một transistor có tuổi thọ là 108h, thì một máy tính gồm 500000 ngàn transistor sẽ chỉ có tuổi thọ $\frac{10^8}{5.10^5} = 200$giôø

Các thành phần trong IC được chế tạo đồng thời và cũng cùng phương pháp, nên tuổi thọ IC xấp xỉ một tuổi thọ một transistor Planar.

4. Một hệ thống (hay một máy) điện tử có cấu tạo như hình vẽ:

Vật liệuBộ phận linh kiệnBộ phận linh kiệnMạch điện tử cơ bảnBộ phận cấu thành hệ thốngHệ thống điện tử thốnfBộ phận chức năng

Sự kết tụ áp dụng vào IC thường thực hiện ở giai đoạn bộ phận chức năng. Song khái niệm kết tụ không nhất thiết dừng lại ở giai đoạn này. Người ta vẫn nỗ lực để kết tụ với mật độ cực cao trong IC, nằm hướng tới việc kết tụ toàn thể hệ thống điện tử trên một phiếm (chíp)

Năm	1947	1950	1961	1966	1971	1980	1985
Công nghệ	Phát minh Transi-stor	Linh kiện rời	SSI	MSI	LSI	VLSI	ULS
Số Transistor trên 1 chip trong các sản phẩm thương mại	1	1	10	100 1000	1000 20000	20000 500000	>50
Các sản phẩm tiêu biểu		BJTDiode	Linh kiện planar, Cổng logic, Flip Flop	Mạch đếm, đa hợp, mạch cộng	Vi xử lý 8 bit, ROM, RAM	Vi xử lý 16 và 32 bit	Vi x chuy dụn xử l ảnh, thờI gian thực

SSI: Small scale integration: Tích hợp qui mô nhỏ

MSI: Medium scale intergration: Tích hợp qui mô trung bình

LSI: Large scale integration: Tích hợp theo qui mô lớn

GSI: Ultra large scale integration: Tích hợp qui mô khổng lồ

Tóm lại, công nhệ IC đưa đến những điểm lợi so với kỹ thuật linh kiện rời như sau:

- Giá thành sản phẩm hạ

- Kích cỡ nhỏ

- Độ khả tín cao (tất cả các thành phần được chế tạo cùng lúc và không có những điểm hàn, nối).

- Tăng chất lượng (do giá thành hạ, các mặt phức tạp hơn có thể được chọn để hệ thống đạt đến những tính năng tốt nhất).

- Các linh kiện được phối hợp tốt (matched). Vì tất cả các transistor được chế tạo đồng thời và cùng một qui trình nên các thông số tương ứng của chúng về cơ bản có cùng độ lớn đối với sự biến thiên của nhiệt độ.

- Tuổi thọ cao.

CÁC LOẠI IC.

Dựa trên qui trình sản xuất, có thể chia IC ra làm 3 loại:

IC màng (film IC):

Trên một đế bằng chất cách điện, dùng các lớp màng tạo nên các thành phần khác. Loại này chỉ gồm các thành phần thụ động như điện trở, tụ điện, và cuộn cảm mà thôi.

- Dây nối giữa các bộ phận: Dùng màng kim loại có điện trở súât nhỏ như Au, Al,Cu...
- Điện trở: Dùng màng kim loại hoặc hợp kim có điện trở suất lớn như Ni-Cr; Ni-Cr-Al; Cr-Si; Cr có thể tạo nên điện trở có trị số rất lớn.
- Tụ điện: Dùng màng kim loại để đóng vai trò bản cực và dùng màng điện môi SiO; SiO2, Al2O3; Ta2O5. Tuy nhiên khó tạo được tụ có điện dung lớn hơn 0,02 F/cm2.
- Cuộn cảm: dùng một màng kim loại hình xoắn. Tuy nhiên khó tạo được cuộn cảm lớn quá 5 H với kích thước hợplý. Trong sơ đồ IC, người ta tránh dùng cuộn cảm để không chiếm thể tích.
- Cách điện giữa các bộ phận: Dùng SiO; SiO2; Al2O3.

Có một thời, Transistor màng mỏng được nghiên cứu rất nhiều để ứng dụng vào IC màng. Nhưng tiếc là transistor màng chưa đạt đến giai đoạn thực dụng, nếu không phải là ít có triển vọng thực dụng.

IC đơn tính thể (Monolithic IC):

Còn gọi là IC bán dẫn (Semiconductor IC) – là IC dùng một đế (Subtrate) bằng chất bán dẫn (thường là Si). Trên (hay trong) đế đó, người ta chế tạo transistor, diode, điện trở, tụ điện. Rồi dùng chất cách điện SiO2 để phủ lên che chở cho các bộ phận đó trên lớp SiO2, dùng màng kim loại để nối các bộ phận với nhau.

- Transistor, diode đều là các bộ phận bán dẫn.
- Điện trở: được chế tạo bằng cách lợi dụng điện trở của lớp bán dẫn có khuếch tán tạp chất.
- Tụ điện: Được chế tạo bằng cách lợi dụng điện dung của vùng hiếm tại một nối P-N bị phân cực nghịch.

Đôi khi người ta có thể thêm những thành phần khác hơn của các thành phần kể trên để dùng cho các mục đích đặc thù

Các thành phần trên được chế tạo thành một số rất nhiều trên cùng một chip. Có rất nhiều mối nối giữa chúng và chúng được cách ly nhờ những nối P-N bị phân cực nghịch (điện trở có hàng trăm M)

IC lai (hibrid IC).

Là loại IC lai giữa hai loại trên

Từ vi mạch màng mỏng (chỉ chứa các thành phần thụ động), người ta gắn ngay trên đế của nó những thành phần tích cực (transistor, diode) tại những nơi đã dành sẵn. Các transistor và diode gắn trong mạch lai không cần có vỏ hay để riêng, mà chỉ cần được bảo vệ bằng một lớp men tráng.

Ưu điểm của mạch lai là:

- Có thể tạo nhiều IC (Digital hay Analog)
- Có khả năng tạo ra các phần tử thụ động có các giá trị khác nhau với sai số nhỏ.
- Có khả năng đặt trên một đế, các phần tử màng mỏng, các transistor, diode và ngay cả các loại IC bán dẫn.

Thực ra khi chế tạo, người ta có thể dùng qui trình phối hợp. Các thành phần tác động được chế tạo theo các thành phần kỹ thuật planar, còn các thành phần thụ động thì theo kỹ thuật màng. Nhưng vì quá trình chế tạo các thành phần tác động và thụ động được thực hiện không đồng thời nên các đặc tính và thông số của các thành phần thụ động không phụ thuộc vào các đặc tính và thông số của các thành phần tác động mà chỉ phụ

thuộc vào việc lựa chọn vật liệu, bề dầy và hình dáng. Ngoài ra, vì các transistor của IC loại này nằm trong đế, nên kích thước IC được thu nhỏ nhiều so với IC chứa transistor rời.

IC chế tạo bằng qui trình phối hợp của nhiều ưu điểm. Với kỹ thuật màng, trên một diện tích nhỏ có thể tạo ra một điện trở có giá trị lớn, hệ số nhiệt nhỏ. Điều khiển tốc độ ngưng động của màng, có thể tạo ra một màng điện trở với độ chính xác rất cao.

SƠ LƯỢC VỀ QUI TRÌNH CHẾ TẠO MỘT IC ĐƠN TINH THỂ.

Các giai đoạn chế tạo một IC đơn tinh thể có thành phần tác động là BJT, được đơn giản hóa gồm các bước sau:

0.15mm25 – 75mmn - SiNền P-Si0.025mm0.15mmn - SiNền P-Si0.5 mSiO2Hình 1Bước 1:

a. Từ một nền P-Si (hoặc n-Si) đơn tinh thể

b. Tạo một lớp epitaxy mỏng loại N-Si

c. Phủ một lớp cách điện SiO_2

Bước 2:

Dùng phương pháp quang khắc để khử lớp SiO_2 ở một số chỗ nhất định, tạo ra các cửa sổ ở bề mặt tinh thể. Từ các cửa sổ, có thể khuếch tán tạp chất vào.

Đầu tiên, vẽ sơ đồ những nơi cần mở cửa sổ, chụp hình sơ đồ rồi lấy phim âm bản, thu nhỏ lại. Những nơi cần mở của sổ là vùng tối trên phim

P-SifilmuvChất cảm quangSiO2n-SiP-SiChất cảm quangSiO2n-SiHòa tanRắn lạiP-SiSiO2n-SiHòa tanThânPnnSiO2Khuếch tán pĐảoNềnPnnSiO2Khuếch tán BaseppNềnPnnSiO2Khuếch tán EmitterppnnHình 2a. Bôi một lớp cản quang trên bề mặt. Đặt phim ở trên rọi tia cực tím vào những nơi cần mở cửa sổ được lớp đen trên phim bảo vệ. Nhúng tinh thể vào dung dịch tricloetylen. Chỉ những nơi cần mở cửa sổ lớp cản quang mới bị hòa tan, các nơi khác rắn lại.

b.Lại đem tinh thể nhúng vào dung dịch fluorhydric. Chỉ những nơi cần mở cửa sổ lớp SiO_2 bị hòa tan, những nơi khác nhờ lớp cản quang che chở.

c. Đem tẩy lớp cản quang

d. Khuếch tán chất bán dẫn P sâu đến thân, tạo ra các đảo N.

e. Lại mở cửa sổ, khuếch tán chất bán dẫn P vào các đảo N (khuếch tán Base)

f. Lại mở cửa sổ, khuếch tán chất bán dẫn N vào (khuếch tán Emitter)

g. Phủ kim loại. Thực hiện các chỗ nối

Thí dụ:

Một mạch điện đơn giản như sau, được chế tạo dưới dạng IC đơn tinh thể.

[missing_resource: .wmf]

Hình 3

Thân pnpnpn+npn+n+n+n+Điện trở2Diode1Transistor5 4Diode nối3Kim loại AlSiO2CollectorBaseEmitterTiếp xúc kim loạiHình 4

IC SỐ (IC DIGITAL) VÀ IC TƯƠNG TỰ (IC ANALOG).

Dựa trên chức năng xử lý tín hiệu, người ta chia IC là hai loại: IC Digital và IC Analog (còn gọi là IC tuyến tính)

IC Digital:

Là loại IC xử lý tín hiệu số. Tín hiệu số (Digital signal) là tín hiệu có trị giá nhị phân (0 và 1). Hai mức điện thế tương ứng với hai trị giá (hai logic) đó là:

- Mức High (cao): 5V đối với IC CMOS và 3,6V đối với IC TTL

- Mức Low (thấp): 0V đối với IC CMOS và 0,3V đối với IC TTL

Thông thường logic 1 tương ứng với mức H, logic 0 tương ứng với mức L

Logic 1 và logic 0 để chỉ hai trạng thái đối nghịch nhau: Đóng và mở, đúng và sai, cao và thấp…

Chủng loại IC digital không nhiều. Chúng chỉ gồm một số các loại mạch logic căn bản, gọi là cổng logic.

Về công nghệ chế tạo, IC digital gồm các loại:

- RTL: Resistor – Transistor logic

- DTL: Diode – Transistor logic

- TTL: Transistor – Transistor logic

- MOS: metal – oxide Semiconductor

- CMOS: Complementary MOS

IC analog:

Là loại IC xử lý tín hiệu Analog, đó là loại tín hiệu biến đổi liên tục so với IC Digital, loại IC Analog phát triển chậm hơn. Một lý do là vì IC Analog phần lớn đều là mạch chuyện dụng (special use), trừ một vài trường hợp đặc biệt như OP-AMP (IC khuếch đại thuật toán), khuếch đại Video và những mạch phổ dụng (universal use). Do đó để thoả mãn nhu cầu sử dụng, người ta phải thiết kế, chế tạo rất nhiều loại khác nhau.

Tài liệu tham khảo

****

1. Fleeman - Electronic Devices, Discrete and Intergrated - Printice - Hall International-1998.
2. Boylestad and Nashelky - Electronic Devices and Circuit Theory - Printice - Hall International 1998.
3. J.Millman - Micro electronics, Digital and Analog, Circuits and Systems - Mc.Graw.Hill Book Company - 1979.
4. Nguyễn Hữu Phương - Điện tử trung cấp - Sở Giáo Dục & Đào Tạo TP HCM-1992